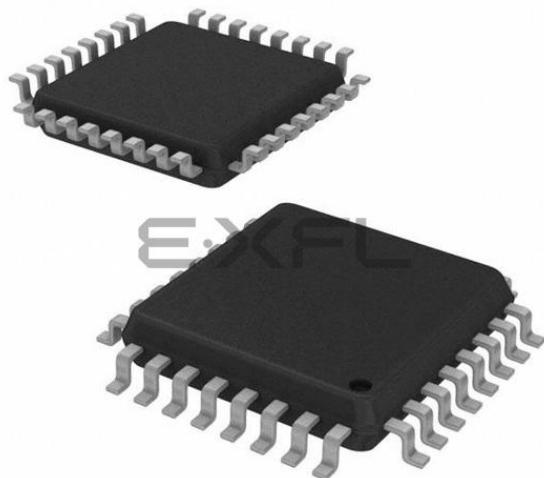




Welcome to [E-XFL.COM](#)

What is "[Embedded - Microcontrollers](#)"?

"[Embedded - Microcontrollers](#)" refer to small, integrated circuits designed to perform specific tasks within larger systems. These microcontrollers are essentially compact computers on a single chip, containing a processor core, memory, and programmable input/output peripherals. They are called "embedded" because they are embedded within electronic devices to control various functions, rather than serving as standalone computers. Microcontrollers are crucial in modern electronics, providing the intelligence and control needed for a wide range of applications.

Applications of "[Embedded - Microcontrollers](#)"

Details

Product Status	Active
Core Processor	S08
Core Size	8-Bit
Speed	40MHz
Connectivity	CANbus, I ² C, LINbus, SCI, SPI
Peripherals	LVD, POR, PWM, WDT
Number of I/O	25
Program Memory Size	32KB (32K x 8)
Program Memory Type	FLASH
EEPROM Size	1K x 8
RAM Size	2K x 8
Voltage - Supply (Vcc/Vdd)	2.7V ~ 5.5V
Data Converters	A/D 10x12b
Oscillator Type	External
Operating Temperature	-40°C ~ 85°C (TA)
Mounting Type	Surface Mount
Package / Case	32-LQFP
Supplier Device Package	32-LQFP (7x7)
Purchase URL	https://www.e-xfl.com/product-detail/nxp-semiconductors/mc9s08dz32aclc

章节号	标题	页码
4.5.2	编程和擦除时间	50
4.5.3	编程和擦除命令的执行	50
4.5.4	突发编程执行	52
4.5.5	分区擦除终止	53
4.5.6	访问错误	55
4.5.7	块保护	55
4.5.8	向量重定向	56
4.5.9	安全性	56
4.5.10	EEPROM 映射	57
4.5.11	Flash 和 EEPROM 寄存器及控制位	57

第 5 章 复位、中断和系统总控制

5.1	介绍	65
5.2	特性	65
5.3	MCU 复位	65
5.4	计算机正常操作 (COP) 看门狗	66
5.5	中断	67
5.5.1	中断堆栈帧	67
5.5.2	外部中断请求 (IRQ) 管脚	68
5.5.3	中断向量、源和本地掩码	69
5.6	低电压检测 (LVD) 系统	71
5.6.1	加电复位操作	71
5.6.2	低压检测 (LVD) 复位操作	71
5.6.3	低压警告 (LVW) 中断操作	71
5.7	MCLK 输出	71
5.8	复位、中断及系统控制寄存器和控制位	71
5.8.1	中断管脚请求状态和控制寄存器 (IRQSC)	72
5.8.2	系统复位状态寄存器 (SRS)	72
5.8.3	系统后台调试强制复位寄存器 (SBDFR)	74
5.8.4	系统选项寄存器 1 (SOPT1)	74
5.8.5	系统选项寄存器 2 (SOPT2)	75
5.8.6	系统器件识别寄存器 (SDIDH, SDIDL)	76
5.8.7	系统电源管理状态和控制寄存器 1 (SPMSC1)	77
5.8.8	系统电源管理状态和控制寄存器 2 (SPMSC2)	78

第 6 章 并行输入 / 输出控制

6.1	端口数据和数据方向	81
6.2	上拉、斜率和驱动强度	82
6.3	管脚中断	83
6.3.1	仅边沿敏感度	83

章节号	标题	页码
8.2.2	运行模式	131
8.3	外部信号描述	131
8.4	寄存器定义	131
8.4.1	MCG 控制寄存器 1 (MCGC1)	131
8.4.2	MCG 控制寄存器 2 (MCGC2)	132
8.4.3	MCG 修正寄存器 (MCGTRM)	133
8.4.4	MCG 状态和控制寄存器 (MCGSC)	134
8.4.5	MCG Control Register 3 (MCGC3)	135
8.5	特性描述	136
8.5.1	运行模式	136
8.5.2	模式切换	140
8.5.3	总线分频器	140
8.5.4	低功率位使用	140
8.5.5	内部参考时钟	141
8.5.6	外部参考时钟	141
8.5.7	固定频率时钟	141
8.6	初始化 / 应用报文	141
8.6.1	MCG 模块初始化顺序	142
8.6.2	MCG 模式切换	143
8.6.3	校准内部参考时钟 (IRC)	154

第 9 章 模拟比较器 (S08ACMPV3)

9.1	介绍	157
9.1.1	ACMP 配置报文	157
9.1.2	特性	159
9.1.3	运行模式	159
9.1.4	结构图	160
9.2	外部信号描述	160
9.3	存储器映射 / 寄存器定义	161
9.3.1	ACMPx 状态和控制寄存器 (ACMPxSC)	161
9.4	功能描述	162

第 10 章 数模转换器 (S08ADC12V1)

10.1	介绍	163
10.1.1	模拟功率和接地信号名称	163
10.1.2	信道分配	163
10.1.3	替代时钟	164
10.1.4	硬件触发	165
10.1.5	温度传感器	165
10.2.6	特性	167

4.5.4 突发编程执行

突发编程命令能在比标准编程命令更短的时间内对数据的连续字节进行编程。这是因为 Flash 阵列的高电压在编程操作之间不需要断开。通常情况下，在发出编程或擦除命令后，必须启用与 Flash 相关的一个内部电荷泵用于为阵列提供高电压。命令执行完成后，该电荷泵会被关闭。发出突发编程命令后，电荷泵在以下两种条件下会被开启而且在突发编程操作完成后将保持开启状态：

- 下一个突发编程命令序列在设置 **FCCF** 位之前已开始。
- 下一个顺序地址从所编程的当前字节所在的相同突发块中选择一个字节。该 Flash 中的突发块包括 32 个字节。新的突发块在每个 32 字节地址的边界开始。

在突发模式下对一系列连续字节的第一个字节进行编程所需要的时间与标准模式下编程一个字节所需的时间相同。如果达到上述两个条件，后面的字节将在突发编程时间内编程。如果下一个顺序地址是新的一行的开始，那么该字节的编程时间将是标准时间而不是突发时间。这是因为到阵列的高电压必须断开后重新开启。如果在当前命令完成前，队列中没有任何新的突发命令，那么电荷泵将关闭，高电压将从阵列上断开。

图 4-3 为执行突发编程操作的流程。

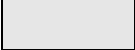
表 5-10. SPMSC1 寄存器字段描述

字段	描述
4 LVDRE	低压检测复位使能 — 这个 write-once 位支持 LVD 事件生成硬件复位（假设 LVDE = 1）。 0 LVD 事件不生成硬件复位。 1 当发生使能的低压检测事件时，强制实行 MCU 复位。
3 LVDSE	低压检测停止使能 — 假设 LVDE = 1，这个读 / 写位决定当 MCU 处于停止模式时是否操作低压检测功能。 0 停止模式期间低压检测禁止。 1 停止模式期间低压检测使能。
2 LVDE	低压检测使能 — 这个 write-once 位支持低压检测逻辑，并且限定该寄存器中的其他位的操作。 0 LVD 逻辑禁止。 1 LVD 逻辑使能。
0 BGBE	带隙缓冲器使能 — 这个位支持内部缓冲器，提供带隙电压参考，可供任何一个内部通道上的 ADC 和 ACMP 模块使用。 0 带隙缓冲器禁止。 1 带隙缓冲器使能。

5.8.8 系统电源管理状态和控制寄存器 2 (SPMSC2)

该寄存器用来报告低压警告功能状态，配置 MCU 的停止模式行为。该寄存器应在用户复位初始化程序期间写入，以设置期望的控制，即便期望的设置与复位设置相同。

	7	6	5	4	3	2	1	0
R	0	0	LVDV ¹	LVWV	PPDF	0	0	PPDC ²
W						PPDACK		
加电复位：	0	0	0	0	0	0	0	0
LVD 复位：	0	0	u	u	0	0	0	0
其他复位：	0	0	u	u	0	0	0	0

 = 未实现或预留

u = 未受复位影响

¹ 加电复位后，这个位只能写入一次。其他写入被忽略。

² 复位后这个字节只能写入一次。其他写入被忽略。

图 5-10. 系统电源管理状态和控制寄存器 2 (SPMSC2)

表 5-11. SPMSC2 寄存器字段描述

字段	描述
5 LVDV	低压检测电压选择 — 这个单次写入有效的位选择低压检测（LVD）跳变点设置。它还选择警告电压范围。参见表 5-12。
4 LVWV	低压警告电压选择 — 这个位选择低压警告（LVW）跳变点电压。参见表 5-12。
3 PPDF	局部断电标志 — 这个只读状态位显示 MCU 已经从 STOP2 模式中恢复。 0 MCU 还没有从 STOP2 模式中恢复。 1 MCU 已经从 STOP2 模式中恢复。

表 5-11. SPMSC2 寄存器字段描述

字段	描述
2 PPDACK	局部断电确认 — 向 PPDACK 写入 1 清除 PPDF 位。
0 PPDC	局部断电控制 — 这个单次写入有效的位控制着是选择 STOP2 还是选择 STOP3 模式。 0 Stop3 模式启动。 1 Stop2 、局部断电、模式启动。

表 5-12. LVD 和 LVW 跳变点典型值¹

LVDV:LVWV	LVW 跳变点	LVD 跳变点
0:0	$V_{LVW0} = 2.74\text{ V}$	$V_{LVD0} = 2.56\text{ V}$
0:1	$V_{LVW1} = 2.92\text{ V}$	
1:0	$V_{LVW2} = 4.3\text{ V}$	$V_{LVD1} = 4.0\text{ V}$
1:1	$V_{LVW3} = 4.6\text{ V}$	

¹ 最小最大值请参见附录电气特性。

6.5.5.2 E 端口数据方向寄存器 (PTEDD)

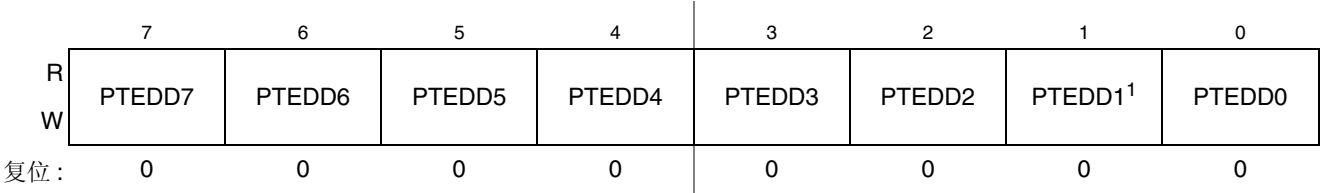


图 6-33. E 端口数据方向寄存器 (PTEDD)

¹ PTEDD1 对输入 PTE1 管脚没有影响。

表 6-31. PTEDD 寄存器字段描述

字段	描述
7:0 PTEDD[7:0]	E 端口位的数据方向 — 这些读 / 写位控制着 E 端口管脚的方向以及为 PTED 读数读取的内容。 0 输入（输出驱动被禁止），读数返回管脚值。 1 E 端口位 - 输出驱动使能，PTED 读取返回 PTEDn 内容。

6.5.5.3 E 端口上拉使能寄存器 (PTEPE)

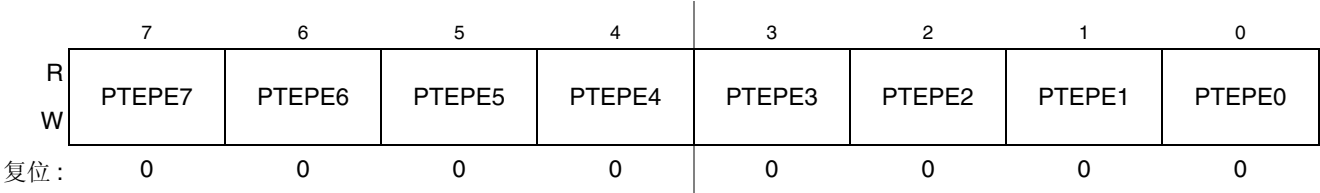


图 6-34. E 端口寄存器内部上拉使能 (PTEPE)

表 6-32. PTEPE 寄存器字段描述

字段	描述
7:0 PTEPE[7:0]	E 端口内部上拉使能位 — 这些控制位决定是否相关的 PTE 管脚使能内部上拉器件。对于配置为输出的 E 端口管脚，这些位不会产生影响，同时内部拉器件被禁止。 0 E 端口位 - 内部上拉器件禁止。 1 E 端口位 - 内部上拉器件使能。

注意

只有当使用管脚中断功能且配置了相应的边沿选择和管脚选择功能时，才能使用下拉器件。

表 7-2. 指令集小结 (第 4 页, 共 9 页)

Source Form	Operation	Address Mode	Object Code	Cycles	Cyc-by-Cyc Details	Affect on CCR	
						V 1 1 H	I N Z C
CMP #opr8i CMP opr8a CMP opr16a CMP oprx16,X CMP oprx8,X CMP ,X CMP oprx16,SP CMP oprx8,SP	比较存储器和累加器 A - M (CCR 已更新, 但操作数未变)	IMM DIR EXT IX2 IX1 IX SP2 SP1	A1 ii B1 dd C1 hh ll D1 ee ff E1 ff F1 9E D1 ee ff 9E E1 ff	2 3 4 4 3 3 5 4	pp rpp prpp prpp rpp rfp pprpp prpp	↑ 1 1 -	- ↓ ↓ ↓
COM opr8a COMA COMX COM oprx8,X COM ,X COM oprx8,SP	补数 (1 的补数) $M \sim (\overline{M}) = \$FF - (M)$ $A \sim (\overline{A}) = \$FF - (A)$ $X \sim (\overline{X}) = \$FF - (X)$ $M \sim (\overline{M}) = \$FF - (M)$ $M \sim (\overline{M}) = \$FF - (M)$ $M \sim (\overline{M}) = \$FF - (M)$	DIR INH INH IX1 IX SP1	33 dd 43 53 63 ff 73 9E 63 ff	5 1 1 5 4 6	rffwpp p p rffwpp rfwp prffwpp	0 1 1 -	- ↓ ↓ 1
CPHX opr16a CPHX #opr16i CPHX opr8a CPHX oprx8,SP	比较索引寄存器 (H:X) 和存储器 (H:X) - (M:M + \$0001) (CCR 已更新, 但操作数未变)	EXT IMM DIR SP1	3E hh ll 65 jj kk 75 dd 9E F3 ff	6 3 5 6	prrrfpp ppp rrfpp prrrfpp	↑ 1 1 -	- ↓ ↓ ↓
CPX #opr8i CPX opr8a CPX opr16a CPX oprx16,X CPX oprx8,X CPX ,X CPX oprx16,SP CPX oprx8,SP	比较 X (索引寄存器低) 和存储器 X - M (CCR 已更新, 但操作数未变)	IMM DIR EXT IX2 IX1 IX SP2 SP1	A3 ii B3 dd C3 hh ll D3 ee ff E3 ff F3 9E D3 ee ff 9E E3 ff	2 3 4 4 3 3 5 4	pp rpp prpp prpp rpp rfp pprpp prpp	↑ 1 1 -	- ↓ ↓ ↓
DAA	十进调整累加器 BCD 值的 ADD 或 ADC 后	INH	72	1	p	U 1 1 -	- ↓ ↓ ↓
DBNZ opr8a,rel DBNZ rel DBNZX rel DBNZ oprx8,X,rel DBNZ ,X,rel DBNZ oprx8,SP,rel	减量 A, X, 或 M, 如果非 0, 分支 (如果 (result) $\neq 0$) DBNZX 影响 X 而非 H	DIR INH INH IX1 IX SP1	3B dd rr 4B rr 5B rr 6B ff rr 7B rr 9E 6B ff rr	7 4 4 7 6 8	rffwpppp fppp fppp rffwpppp rffwppp prffwpppp	- 1 1 -	- - - -
DEC opr8a DECA DECX DEC oprx8,X DEC ,X DEC oprx8,SP	减量 $M \sim (M) - \$01$ $A \sim (A) - \$01$ $X \sim (X) - \$01$ $M \sim (M) - \$01$ $M \sim (M) - \$01$ $M \sim (M) - \$01$	DIR INH INH IX1 IX SP1	3A dd 4A 5A 6A ff 7A 9E 6A ff	5 1 1 5 4 6	rffwpp p p rffwpp rfwp prffwpp	↑ 1 1 -	- ↓ ↓ -
DIV	除 $A \sim (H:A)^3(X)$; H ~ 余数	INH	52	6	fffffp	- 1 1 -	- - ↓ ↓
EOR #opr8i EOR opr8a EOR opr16a EOR oprx16,X EOR oprx8,X EOR ,X EOR oprx16,SP EOR oprx8,SP	存储器和累加器 " 异或 " $A \sim (A \oplus M)$	IMM DIR EXT IX2 IX1 IX SP2 SP1	A8 ii B8 dd C8 hh ll D8 ee ff E8 ff F8 9E D8 ee ff 9E E8 ff	2 3 4 4 3 3 5 4	pp rpp prpp prpp rpp rfp pprpp prpp	0 1 1 -	- ↓ ↓ -

10.1.4 硬件触发

ADC 硬件触发（即 ADHWT）是来自实时时钟（RTC）的输出。RTC 计数器可以用 MCGERCLK 为时钟源，也可以用 1 kHz 时钟源计时。

RTC 的周期由输入时钟频率、RTCPS 位和 RTCMOD 寄存器决定。当 ADC 硬件触发使能时，RTC 计数器溢出触发 ADC 转换。

RTC 可以在经过配置后，在 MCU 运行、等待和 STOP3 模式中引发硬件触发。

10.1.5 温度传感器

要使用片上温度传感器，用户必须实施以下操作：

- 设置 ADC 为长采样模式，最高 1MHz 时钟
- 采集带死区参考电压通道（AD27）
 - 通过采集带死区参考电压通道的电压 VBG，用户可以确定 VDD。有关带死区参考电压值的报文，请 A.6，“DC 特性”。
- 转换温度传感器通道（AD26）
 - 使用计算得到的 VDD，将 AD26 的数字量转换成电压 V_{TEMP}

等式 10-1 提供了一个温度传感器的近似传递函数。

$$\text{Temp} = 25 - ((V_{TEMP} - V_{TEMP25}) \div m) \quad \text{等式 10-1}$$

其中：

- V_{TEMP} 是在当前环境温度下温度传感器通道道的电压。
- V_{TEMP25} 是 25 °C 时的温度传感器通道的电压。
- 是以 V/°C 表示的热 / 冷电压与温度斜率比较值

如需进行温度计算，请使用 ADC Electricals 表中的 V_{TEMP25} 和 m 值。

在应代码中，用户读取温度传感器通道、计算 V_{TEMP} 值并与 V_{TEMP25} 进行比较。如果 V_{TEMP} 大于 V_{TEMP25} ，冷端斜率值就应用于 等式 10-1. 如果 V_{TEMP} 小于 V_{TEMP25} ，热端斜率值就应用于 等式 10-1. 为了提高准确性，用户应标定死区参考电压和温度传感器。

在 25 °C 上标定将精度提高到 ± 4.5 °C。

-40 °C、25 °C 和 125 °C 三个点上的标定能够将精度提高到 ± 2.5 °C。一旦完成了标定，用户就需要计算热端斜率和冷端斜率。在应用代码中，用户使用等式 10-1 计算温度，然后决定温度是高于还是低于 25 °C。一旦确定了温度，用户就能够使用标定期间获得的热 / 冷斜率，重新计算温度。

10.4 寄存器定义

以下这些存储器映射寄存器控制和显示 ADC 的运行状态：

- 状态和控制寄存器， ADCSC1
- 状态和控制寄存器， ADCSC2
- 数据结果寄存器， ADCRH 和 ADCRL
- 比较值寄存器， ADCCVH 和 ADCCVL
- 配置寄存器， ADCCFG
- 管脚使能寄存器， APCTL1、APCTL2 和 APCTL3

10.4.1 状态和控制寄存器 1（ADCSC1）

本节介绍 ADC 状态和控制寄存器（ADCSC1）的功能。写入 ADCSC1 会中断当前转换，并发起一个新转换（如果 ADCH 位等于全 1 以外的值）。



图 10-3. 状态和控制寄存器（ADCSC1）

表 10-3. ADCSC1 寄存器字段描述

字段	描述
7 COCO	转换完成标志 — COCO 标记是只读位，在每次转换完成时置位，这时比较功能被禁止（ACFE = 0）。当比较功能使能（ACFE = 1）时，只有当比较结果为真时才在转换完成时设置 COCO 标记。每次当写入 ADCSC1 或读取 ADCRL 时，该位就被清除。 0 转换未完成 1 转换完成
6 AIEN	中断使能 — AIEN 用来使能转换完成中断。当 COCO 已置位且 AIEN 为 1 时，中断将被触发。 0 转换完成中断禁止 1 转换完成中断使能
5 ADCO	连续转换使能 — ADCO 用来使能连续转换。 0 当选择软件触发时写入 ADCSC1，进行一次转换，或者当选择硬件触发时 ADHWT 触发后，进行一次转换。 1 当选择软件触发时写入 ADCSC1，开始连续转换，或者当选择硬件触发时 ADHWT 触发后，开始连续转换。
4:0 ADCH	输入通道选择 — ADCH 位形成一个 5 位字段，该字段用来选择其中的一个输入通道。图 10-5 详细地描述了输入通道。 通道选择位全部设置为 1 时，逐次逼近转换器子系统关闭。该功能能够彻底禁止 ADC，隔离所有输入通道。用此种方式终止连续转换，可以防止多余的的一次单次转换。当禁止连续转换时，就不需要通过把通道选择位都设置为 1 的方式使 ADC 处于低功耗状态，因为当转换完成时模块会自动进入低功耗状态。

在 8 位模式中，比较过程中不使用 ADCCVH。

10.4.5 比较值低地址寄存器 (ADCCVL)

寄存器包含 12 位或 10 位比较值的低 8 位或者 8 位比较值的所有 8 位。位 ADCV7:ADCV0 与 12 位、10 位或 8 位模式转换结果的低 8 位进行比较。

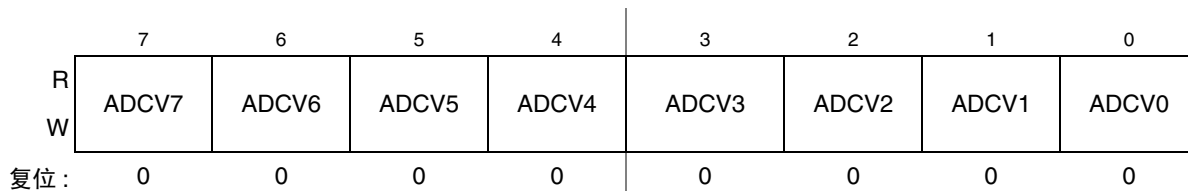


图 10-9. 比较值低地址寄存器 (ADCCVL)

10.4.6

10.4.7 配置寄存器 (ADCCFG)

ADCCFG 用来选择运行模式、时钟源、时钟分频、低功率或长采样时间配置。

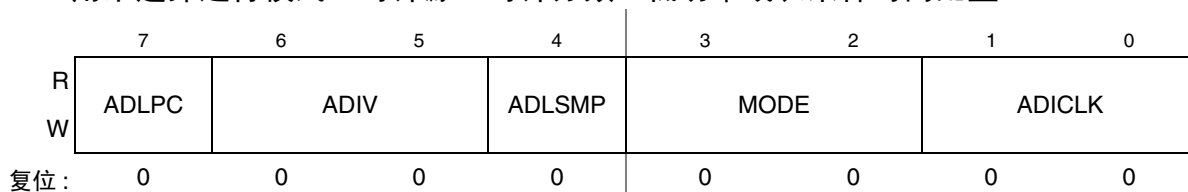


图 10-10. 配置寄存器 (ADCCFG)

表 10-5. ADCCFG 寄存器字段描述

字段	描述
7 ADLPC	低功率配置 — ADLPC 控制逐次逼近转换器的速度和功率配置。当不需要更高采样率时，ADLPC 可以用来优化功耗。 0 高速配置 1 低功率配置：{FC31} 功率的降低以最大时钟速度为代价。
6:5 ADIV	时钟分频选择 — ADIV 选择 ADC 生成内部时钟 ADCK 所使用的分频率。 表 10-6 显示了可用时钟配置。
4 ADLSMP	长采样时间配置 — ADLSMP 选择长采样时间和短采样时间。这样可以调节采样时间，实现对高抗阻输入的精确采样，或者最大限度地提高对低抗阻输入的转换速度。如果在连续转换模式下不需要高转换速率，更长的采样时间还可以用来降低整体功耗。 0 短采样时间 1 长采样时间
3:2 模式	转换模式选择 — MODE 位用来选择是 12、10 或 8 位转换。请参见表 10-7。
1:0 ADICLK	输入时钟选择 — ADICLK 位选择生成内部时钟 ADCK 的输入时钟源。请参见表 10-8。

当提供了 ADHWT 源且已使能了硬件触发 (ADTRG=1) 时, ADHWT 的上升沿上就发起转换。如果转换进行过程中再出现上升沿, 该上升沿就被忽略。在连续转换模式下, 只是触发连续转换的初始上升沿有效。硬件触发功能可以结合任意转换模式和配置一起运行。

10.5.4 转换控制

转换可以在 12 位、10 位或 8 位模式下进行, 由 MODE 位决定。转换可以由软件或硬件触发发起。此外, ADC 模块也可以设置为低功率操作、长采样时间、连续转换或将转换结果与软件设定的比较值自动比较的方式。

10.5.4.1 发起转换

转换的发起:

- 如果选择软件触发操作, 在 ADCSC1 写入 (ADCH 位不全为 1) 后。
- 即使选择硬件触发操作, 在硬件触发 (ADHWT) 事件后。
- 当使能连续转换时, 在把结果传输到数据寄存器后。

如果使能连续转换, 在当前转换完成会就自动发起一个新转换。在软件触发操作中, 连续转换在写入 ADCSC1 后就开始, 并且一直持续直到被中止。在硬件触发操作中, 连续转换在硬件触发事件后开始, 并且一直持续直到被中止。

10.5.4.2 完成转换

当转换结果被传输到数据结果寄存器 ADCRH 和 ADCRL 中时, 转换完成。这通过置位 COCO 标识。如果置位 COCO 时 AIEN 高, 就会触发中断。

如果原有数据正在在 12 位或 10 位 MODE 中被读取, 拦截机制可以防止新结果覆盖 ADCRH 和 ADCRL 中的原有数据 (ADCRH 寄存器已被读取, 但 ADCRL 寄存器还没有)。当拦截处于工作状态时, 数据传输被拦截, COCO 未被置位而且新转换结果丢失。在使能了比较功能但比较条件不成立的单次转换中, 拦截不会起作用, ADC 操作终止。在其他模式下, 当数据传输被拦截时, 都会发起另另外一次转换, 而无论 ADCO 处于何种状态 (单次或连续转换使能)。

如果单次转换使能, 拦截机制可能会导致几个转换被丢失, 且功耗过高。为了避免这一问题, 数据寄存器必须在发起单转换且完成了转换后再读取。

10.5.4.3 中止转换

当出现下列情况时, 进行中的任何转换都将中止:

- ADCSC1 写入 (当前转换被中止, 如果 ADCH 不都是 1, 则会发起一个新转换。)
- ADCSC2、ADCCFG、ADCCVH 或 ADCCVL 写入。这表明出现运行模式更改, 当前转换因此无效。
- MCU 复位。
- MCU 进入停止模式, ADACK 被禁止。

当转换被中止时, 数据寄存器、ADCRH 和 ADCRL 的内容都不变, 保持上次成功转换完成后传输的值。如果由于复位中断了转换, ADCRH 和 ADCRL 返回其复位状态。

表 12-9. CANRFLG 寄存器字段描述 (continued)

字段	描述
3:2 TSTAT[1:0]	发送器状态位 — 错误计数器的值控制着 MSCAN 的实际 CAN 总线状态。只要设置了状态变化中断标志 (CSCIF)，这些位就显示 MSCAN 的与接收器有关的适当 CAN 总线状态。位 TSTAT1、TSTAT0 的编码是： 00 TxOK: 0 ≤ 接收错误计数器 ≤ 96 01 RxOK: 0 < 接收错误计数器 ≤ 127 10 RxERR: 127 < 接收错误计数器 ≤ 255 11 Bus-off1: 发送错误计数器 > 255
1 OVRIF	溢出中断标志 — 该标志在出现数据溢出情况时设置。如果没有被屏蔽，当设置了该标志时有一个错误中断产生。 0 无数据溢出情况 1 检测到数据溢出
0 RXF ²	接收缓冲器已满标志 — 当新报文被转移到接收器 FIFO 中时，RXF 由 MSCAN 进行置位。该标志表示移位缓冲器是否接收了正确的报文（匹配标识符，匹配循环冗余代码（CRC）和未检测到其他错误）。在 CPU 从接收器 FIFO 中的 RxFG 缓冲器那里读取了该报文后，RXF 标志必须清除，以释放缓冲器。已设置的 RXF 标志禁止下一个 FIFO 条目转移到前景缓冲器（RxFG）。如果未被屏蔽，当设置了该标志时有一个接收中断产生。 0 RxFG 中没有新报文 1 接收器 FIFO 非空。RxFG 中有报文

¹ 处于“总线脱离”状态的最重要 CAN 总线状态的冗余报文。只有当 Tx 错误计数器的错误超过 255 个时才会出现这种情况。总线脱离会影响接收器状态。一旦发送器离开其总线脱离状态，接收器状态也立即跳到 RxOK。也请参见本寄存器中的 TSTAT[1:0] 编码。

² T 为确保数据完整性，当 RXF 标志清除时，不要读取接收缓冲器寄存器。对于那些有双 CPU 的 MCU 来说，当 RXF 标志被清除时读取接收缓冲器寄存器可能会导致 CPU 故障。

12.3.5 MSCAN 接收器中断使能寄存器 (CANRIER)

该寄存器包含用于 CANRFLG 寄存器中描述的中断标志的中断使能位。

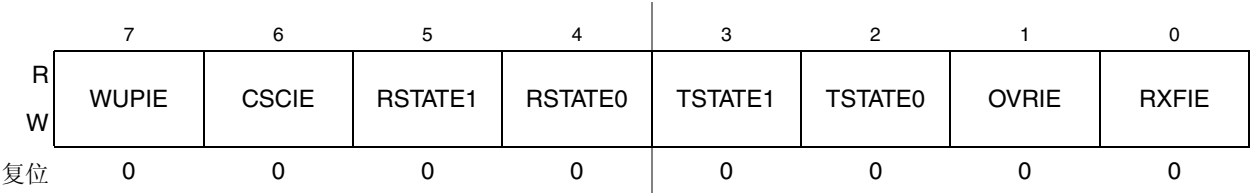


图 12-9. MSCAN 接收器中断使能寄存器 (CANRIER)

注意

当初始化模式处于有效状态时，CANRIER 寄存器保持复位状态 (INITRQ=1 and INITAK=1). 当未处于初始化模式时，该寄存器可以写入（INITRQ=0，INITAK=0）。

The RSTATE[1:0], TSTATE[1:0] 位不受初始化模式影响。

读取：任何时间

写入：未处于初始化模式的任何时间。

表 12-12. CANTIER 寄存器字段描述

字段	描述
2:0 TXEIE[2:0]	发送器空中断使能 0 无中断请求从该事件中生成。 1 发送器空（发送缓冲器可用于发送）事件引起发送器空中断请求。更多报文参见 12.5.2.2，“发送结构”。

12.3.8 MSCAN Transmitter 发送器报文中止请求寄存器 (CANTARQ)

The CANTARQ 寄存器中止报文发送队列的请求。

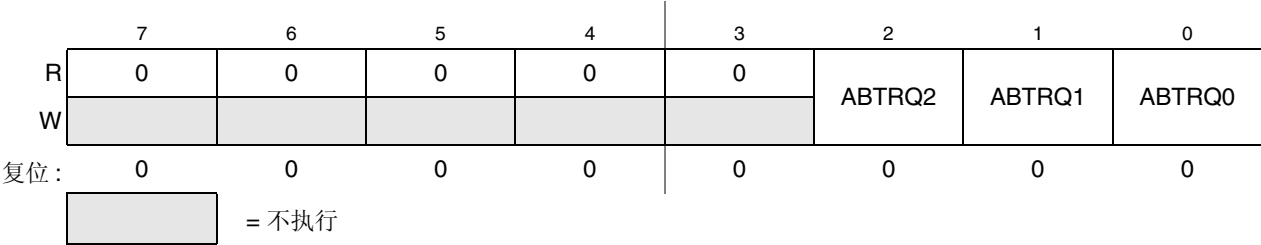


图 12-12. MSCAN 发送器报文中止请求寄存器 (CANTARQ)

注意

当初始化模式处于有效状态时，CANTARQ 寄存器保持复位状态（INITRQ=1，INITAK=1）。当未处于初始化模式时，该寄存器可以写入（INITRQ=0，INITAK=0）。

读取：任何时间

写入：未处于初始化模式的任何时间

表 12-13. CANTARQ 寄存器字段描述

字段	描述
2:0 ABTRQ[2:0]	中止请求 —CPU 设置 ABTRQ _x 位，请求中止预定的报文缓冲器（TXE _x = 0）。如果报文还没有开始发送，或者如果发送没有成功（仲裁丢失或错误），MSCAN 就同意请求。当报文被中止时，相关 TXE（参见 12.3.6，“MSCAN 发送器标志寄存器（CANTFLG）”）和中止确认标志（ABTAK，参见 12.3.9，“MSCAN 发送器报文中止确认寄存器（CANTAACK）”被设置，且若使能就触发发送中断。CPU 不能复位 ABTRQ _x 。每当设置了相关的 TXE 标志时，ABTRQ _x 就被复位。 0 无中止请求 1 中止请求产生

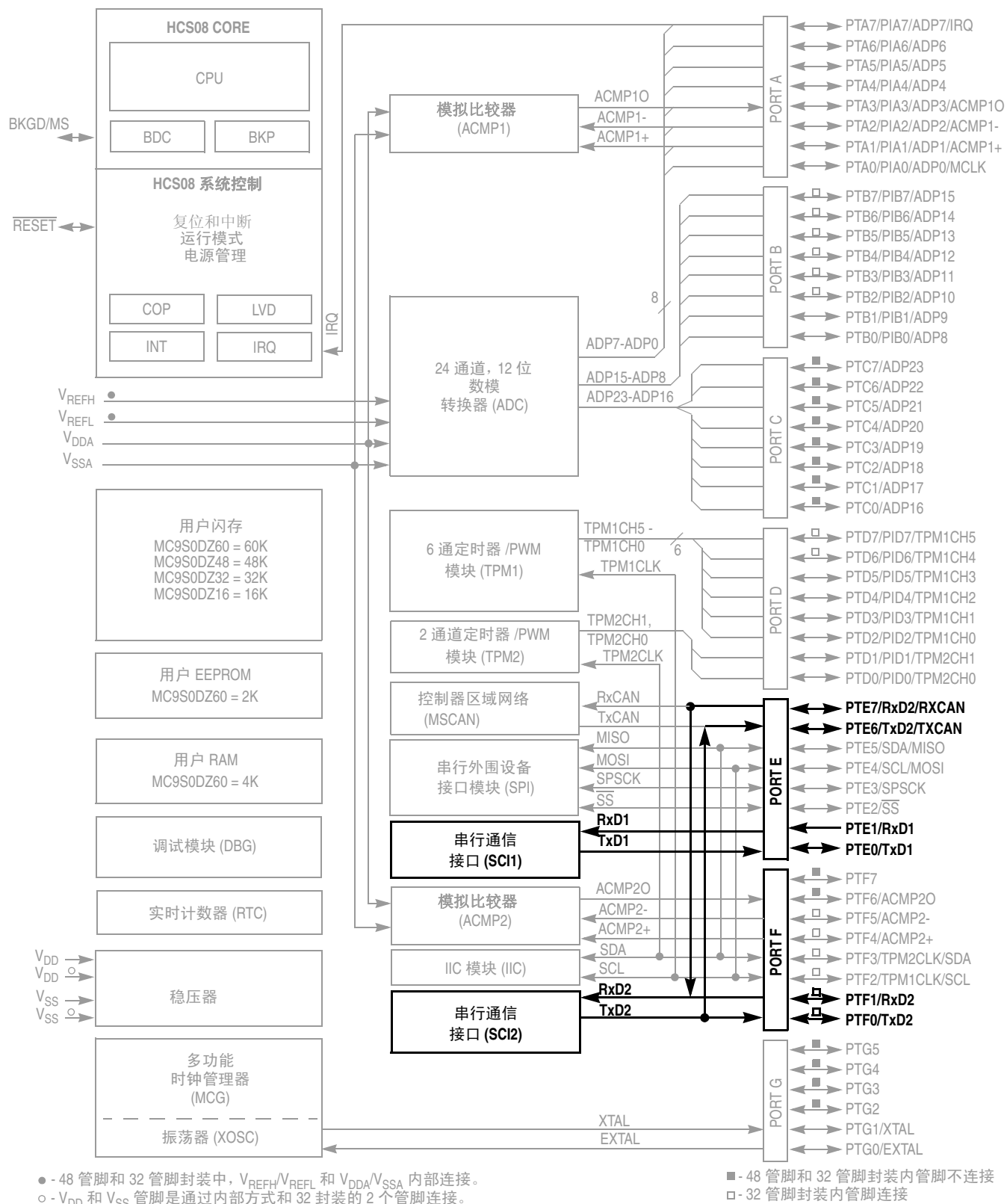


图 14-1. MC9S08DZ60 结构图

表 14-7. SCIXS2 字段描述

字段	描述
7 LBKDIF	中止符检测中断标记 — 当使能了 LIN 中止符检测电路且检测到 LIN 中止字符时，就设置 LBKDIF。将“1”写入其中可以清除 LBKDIF。 0 未检测到 LIN 中止字符。 1 检测到 LIN 中止字符。
6 RXEDGIF	RxD 管脚活动边沿中断标记 — 当 RxD 管脚上出现活动边沿（如果 RXINV = 0，下降；如果 RXINV = 1，上升）时，就设置 RXEDGIF。将“1”写入其中清除 RXEDGIF。 0 接收管脚上未出现活动边沿。 1 接收管脚上出现活动边沿。
4 RXINV ¹	接收数据颠倒 — 设置该位反转已接收数据输入的极性。 0 接收数据未被反转 1 接收数据被反转
3 RWUID	接收唤醒闲置检测 — RWUID 控制着唤醒接收器的闲置字符是否设置 IDLE 位。 0 在接收待机状态（RWU = 1）期间，检测到闲置字符时不设置 IDLE 位。 1 在接收待机状态（RWU = 1）期间，检测到闲置字符时设置 IDLE 位。
2 BRK13	中止字符生成长度 — BRK13 用于选择较长的发送中止字符长度。成帧错误的检测不受该位状态的影响。 0 中止字符用 10 位时间（如果 M = 1，则是 11 位时间）长度发送 1 中止字符用 13 位时间（如果 M = 1，则是 14 位时间）长度发送
1 LBKDE	LIN 中止字符检测使能 — LBKDE 用来选择较长中止字符检测长度。当设置了 LBKDE 时，防止设置成帧错误（FE）和接收数据寄存器已满（RDRF）标记。 0 中止字符在 10 位时间（如果 M = 1，则是 11 位时间）长度上检测。 1 中止字符在 11 位时间（如果 M = 1，则是 12 位时间）长度上检测。
0 RAF	接收器活动标记 — 当 SCI 接收器检测到有效起始位开始时，设置 RAF，并且当接收器检测到闲置线路时，RAF 被自动清除。这种状态标记可以用来检查在引导 MCU 进入停止模式前，是否正在接收 SCI 字符。 0 SCI 接收器闲置，正在等待起始位。 1 SCI 接收器活动（RxD 输入不闲置）。

¹ 设置 RXINV 会反转所有情况下的 RxD 输入：数据位、起始位和停止位、中止字符和闲置。

当在 LIN 系统中使用内部振荡器时，需要把中止符检测阈值提高 1 个位时间。在 LIN 中所允许的最坏计时情况下，0x00 数据字符在运行速度比主器件快 14% 的辅器件上的长度可能达到 10.26 位时间。这将触发旨在检测 10 位中断符号的常规中止符检测电路。当设置了 LBKDE 位时，成帧错误被禁止，中止符检测阈值从 10 位变为 11 位，从而防止把 0x00 数据字符错误检测为一个 LIN 的中止符。

- 中央对齐 pwm 模式

16 位模数寄存器值的两倍设置 PWM 输出周期，而通道值寄存器设置一半占空比持续时间。定时器计数器向上计数，直到达到模数值，然后向下计数直到达到 0。向下计数的情况下，计数与通道值寄存器匹配时，PWM 输出进入活动状态。向上计数的情况下，计数与通道值寄存器匹配时，PWM 输出进入非活动状态。这类 PWM 信号被称为中央对齐，因为所有通道的活动占空比的中心与计数值 0 对齐。用于小型设备中的发动机类型需要这类 PWM 应用。

这只是一个简要介绍。运行模式的详细介绍请参见后面的各小节。

16.1.3 结构图

TPM 为每个通道使用一个输入 / 输出 (I/O) 管脚，即 TPMxCHn (定时器通道 n)，其中 n 为通道编号 (1-8)。TPM 与通用 I/O 端口管脚分享其 I/O 管脚 (请参考全芯片规范中的输入 / 输出管脚描述，了解如何完成具体芯片执行)。

图 16-2 显示了 TPM 结构。TPM 的中心组件是 16 位计数器。该计数器既可作为自由运行的计数器运行，又可作为模数向上 / 向下计数器运行。TPM 计数器 (以正常的向上计数模式运行时) 为输入捕捉、输出比较和边缘对齐 PWM 功能提供定时参考。定时器计数器模数寄存器 TPMxMODH:TPMxMODL 控制计数器的模数值 (0x0000 或 0xFFFF 值有效地使计数器自由运行)。软件可随时读取计数器值而不影响计数序列。向 TPMxCNT 计数器的任何一半写入任何数据值都会复位计数器。

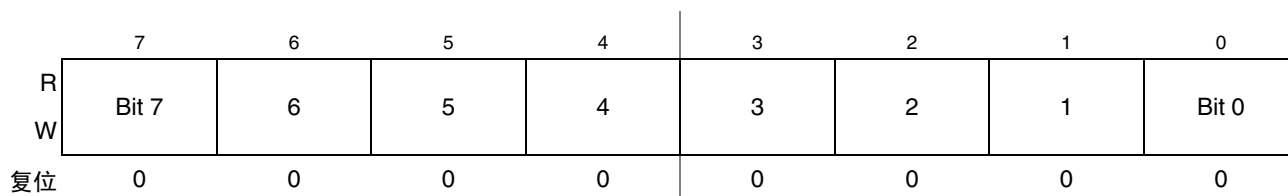


图 16-14. TPM 通道值寄存器低字节 (TPMxCnVL)

在输入捕捉模式下，读取任何一个字节（无论是 TPMxCnVH 还是 TPMxCnVL）都会使两个字节的內容锁入到缓冲器中。这些内容一直锁定在那里，直到另一半被读取。当 TPMxCnSC 寄存器被写入时（不管 BDM 模式是否使能），锁存机制可复位（为未锁定状态）。向通道寄存器的任何写入操作在输入捕捉模式下将被忽视。

BDM 处于有效状态时，一致性机制是冻结的（除非通过写入 TPMxCnSC 寄存器复位），这样缓冲器中锁定的内容将一直保持 BDM 处于有效状态时的锁定状态，即使通道寄存器的一半或两个一半都在 BDM 处于有效状态时被读取。这确保了如果 BDM w 处于有效状态时用户正在读取 16 位寄存器，那么在返回正常运行后它将从 16 位值的另一半中读取适当的值。在 BDM 模式下从 TPMxCnVH 和 TPMxCnVL 寄存器中读取的值是这些寄存器的值而不是它们的读取缓冲器的值。

在输出比较或 PWM 模式下，写入任何一个字节（无论是 TPMxCnVH 还是 TPMxCnVL）都会将该值锁入到缓冲器中。两个字节都被写入后，他们根据 CLKSb:CLKSA 位的值和所选模式作为连贯的 16 位值发送到定时器通道寄存器中，因此：

- 如果 (clksb:clksa = 0:0)，那么寄存器在第二个字节被写入时更新。
- 如果 (clksb:clksa not = 0:0 而且在 epwm 或 cpwm 模式下)，那么寄存器在第二个字节被写入后和 tpm 计数器下次发生变化（预分频器计数结束）时更新。
- 如果 (clksb:clksa not = 0:0 而且在 epwm 或 cpwm 模式下)，寄存器在两个字节被写入后以及 tpm 计数器从 (tpmxmodh:tpmxmodl - 1) 变为 (tpmxmodh:tpmxmodl) 时更新。如果 tpm 计数器为自由运行的计数器，那么更新在 tpm 计数器从 0xffff 变为 0x0000 时进行。

锁存机制可通过写入 TPMxCnSC 寄存器（不管 BDM 是否处于活动状态）来手动复位。这种锁定机制允许按从小到大或从大到小的顺序进行连贯的 16 位写入，这对各种编译器的编译都非常友好。

当 BDM 处于有效状态时，一致性机制被冻结，这样缓冲器中锁定的内容仍可保持 BDM 处于有效状态时的锁定状态，即使通道寄存器的一半或两个一半都在 BDM 处于有效状态时被写入。当处于有效状态时，向通道寄存器的任何写入操作都会绕过缓冲器锁定并直接写入到通道寄存器中。一旦恢复正常运行，BDM 处于有效状态时写入到通道寄存器的值用于 PWM 和输出比较操作。处于有效状态时，通道寄存器写入不会干扰一致性序列的部分完成。一致性机制全部运行完毕后，可通过用户写入的缓冲值（BDM 未处于活动状态时）更新通道寄存器。

表 A-5. ESD 和闭锁保护特性

编号	参数	符号	最小值	最大值	单位
1	人体模式 (HBM)	V_{HBM}	+/- 2000	—	V
2	充电器件模式 (CDM)	V_{CDM}	+/- 500	—	V
3	$T_A = 125^\circ\text{C}$ 时的闭锁电流	I_{LAT}	+/- 100	—	mA

A.6 DC 特性

本小节介绍了电源要求、I/O 管脚特性及各种操作模式中的电源电流信息。

表 A-6. DC 特性

编号	C	特性	符号	条件	最小值	典型值 ¹	最大值	单位
1	—	操作电压	V _{DD}		2.7	—	5.5	V
2	P	所有 I/O 管脚、低驱动强度	V _{OH}	5 V, I _{Load} = −2 mA	V _{DD} − 1.5	—	—	V
	C			3 V, I _{Load} = −0.6 mA	V _{DD} − 1.5	—	—	
	C			5 V, I _{Load} = −0.4 mA	V _{DD} − 0.8	—	—	
	C			3 V, I _{Load} = −0.24 mA	V _{DD} − 0.8	—	—	
	P	所有 I/O 管脚、高驱动强度		5 V, I _{Load} = −10 mA	V _{DD} − 1.5	—	—	
	C			3 V, I _{Load} = −3 mA	V _{DD} − 1.5	—	—	
	C			5 V, I _{Load} = −2 mA	V _{DD} − 0.8	—	—	
	C			3 V, I _{Load} = −0.4 mA	V _{DD} − 0.8	—	—	
3	C	高电流输出 所有端口的最大总 I _{OH}	I _{OHT}	5 V	0	—	-100	mA
				3 V	0	—	-60	
4	P	所有 I/O 管脚、低驱动强度	V _{OL}	5 V, I _{Load} = 2 mA	—	—	1.5	V
	C			3 V, I _{Load} = 0.6 mA	—	—	1.5	
	C			5 V, I _{Load} = 0.4 mA	—	—	0.8	
	C			3 V, I _{Load} = 0.24 mA	—	—	0.8	
	P	所有 I/O 管脚、高驱动强度		5 V, I _{Load} = 10 mA	—	—	1.5	
	C			3 V, I _{Load} = 3 mA	—	—	1.5	
	C			5 V, I _{Load} = 2 mA	—	—	0.8	
	C			3 V, I _{Load} = 0.4 mA	—	—	0.8	
5	C	低电流输出 所有端口的最大总 I _{OL}	I _{OLT}	5 V	0	—	100	mA
				3 V	0	—	60	
6	C	高压输入；所有数字输入	V _{IH}	5V	0.65 x V _{DD}	—	—	V
7	C	低压输入；所有数字输入	V _{IL}	5V	—	—	0.35 x V _{DD}	
8	C	输入滞后	V _{hys}		0.06 x V _{DD}			mV
9	P	输入漏电流（每管脚） 仅针对所有输入管脚	I _{IIn}	V _{In} = V _{DD} or V _{SS}	—	0.1	1	μA

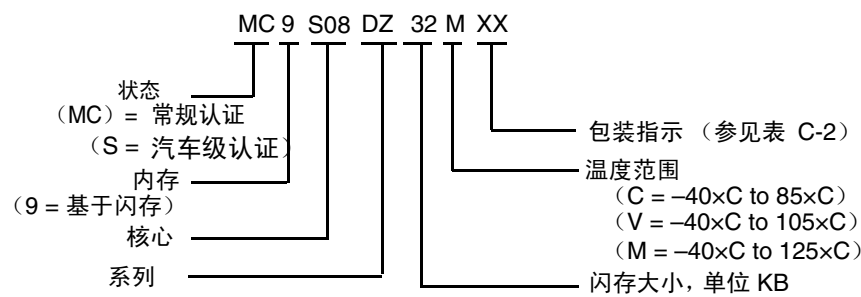
附录 C

订购信息和机械图

C.1 订购信息

本章包含 MC9S08DZ60 系列设备的订购信息。

设备编号体制举例：



C.1.1 MC9S08DZ60 Series 设备

表 C-1. MC9S08DZ60 Series 设备

设备编号	内存			可供包装 ¹
	FLASH	RAM	EEPROM	
MC9S08DZ60	60,032	4096	2048	64-LQFP, 48-LQFP, 32-LQFP
MC9S08DZ48	49,152	3072	1536	
MC9S08DZ32	33,792	2048	1024	
MC9S08DZ16	16,896	1024	512	48-LQFP, 32-LQFP

¹ 包装信息请参见表 C-2。

C.2 机械图

以下各页显示了下表中描述的包装的机械图：

表 C-2. Package 描述

Pin Count	典型值 e	Abbreviation	Designator	Document No.
64	低 Quad Flat Package	LQFP	LH	98ASS23234W
48	低 Quad Flat Package	LQFP	LF	98ASH00962A
32	低 Quad Flat Package	LQFP	LC	98ASH70029A