



Welcome to [E-XFL.COM](http://E-XFL.COM)

### What is "[Embedded - Microcontrollers](#)"?

"[Embedded - Microcontrollers](#)" refer to small, integrated circuits designed to perform specific tasks within larger systems. These microcontrollers are essentially compact computers on a single chip, containing a processor core, memory, and programmable input/output peripherals. They are called "embedded" because they are embedded within electronic devices to control various functions, rather than serving as standalone computers. Microcontrollers are crucial in modern electronics, providing the intelligence and control needed for a wide range of applications.

### Applications of "[Embedded - Microcontrollers](#)"

#### Details

Product Status	Active
Core Processor	S08
Core Size	8-Bit
Speed	40MHz
Connectivity	CANbus, I <sup>2</sup> C, LINbus, SCI, SPI
Peripherals	LVD, POR, PWM, WDT
Number of I/O	53
Program Memory Size	32KB (32K x 8)
Program Memory Type	FLASH
EEPROM Size	1K x 8
RAM Size	2K x 8
Voltage - Supply (Vcc/Vdd)	2.7V ~ 5.5V
Data Converters	A/D 24x12b
Oscillator Type	External
Operating Temperature	-40°C ~ 85°C (TA)
Mounting Type	Surface Mount
Package / Case	64-LQFP
Supplier Device Package	64-LQFP (10x10)
Purchase URL	<a href="https://www.e-xfl.com/pro/item?MUrl=&amp;PartUrl=mc9s08dz32clh">https://www.e-xfl.com/pro/item?MUrl=&amp;PartUrl=mc9s08dz32clh</a>

章节号	标题	页码
11.4	寄存器定义	193
11.4.1	IIC 地址寄存器 (IICA)	193
11.4.2	11.3.2 IIC 分频器寄存器 (IICF)	193
11.4.3	IIC 控制寄存器 (IICC1)	196
11.4.4	IIC 状态寄存器 (IICS)	196
11.4.5	IIC 数据 I/O 寄存器 (IICD)	197
11.4.6	IIC 控制寄存器 2 (IICC2)	198
11.5	功能描述	199
11.5.1	IIC 协议	199
11.5.2	10 位地址	202
11.5.3	通用呼叫地址	203
11.6	复位	203
11.7	中断	203
11.7.1	字节传输中断	203
11.7.2	地址检测中断	203
11.7.3	仲裁丢失中断	204
11.8	初始化 / 应用报文	205

## 第 12 章 飞思卡尔控制器局域网 (S08MSCANV1)

12.1	介绍	207
12.1.1	特性	209
12.1.2	运行模式	209
12.1.3	结构图	210
12.2	外部信号描述	210
12.2.1	RXCAN — CAN 接收器输入管脚 Y	210
12.2.2	TXCAN — CAN T 发射器输出管脚	210
12.2.3	CAN 系统	210
12.3	寄存器定义	211
12.3.1	MSCAN 控制寄存器 0 (CANCTL0)	211
12.3.2	控制寄存器 1 (CANCTL1)	214
12.3.3	MSCAN 总线计时寄存 0 (CANBTR0)	215
12.3.4	MSCAN 总线计时寄存器 (CANBTR1)	216
12.3.5	MSCAN 接收器中断使能寄存器 (CANRIER)	219
12.3.6	MSCAN 发送器标志寄存器 (CANTFLG)	220
12.3.7	MSCAN 发送器中断使能寄存器 (CANTIER)	221
12.3.8	MSCAN Transmitter 发送器报文中止请求寄存器 (CANTARQ)	222
12.3.9	MSCAN 发送器报文中止确认寄存器 (CANTAACK)	223
12.3.10	MSCAN 发送缓冲器选择寄存器 (CANTBSEL)	223
12.3.11	MSCAN 标识符验收控制寄存器 (CANIDAC)	224
12.3.12	MSCAN 其他寄存器 (CANMISC)	225
12.3.13	MSCAN 接收错误计数器 (CANRXERR)	226

表 2-1. 管脚可用性 (按封装管脚数)

管脚编号			<-- 最低 优先级 --> 最高			
64	48	32	端口管脚 / 中断		Alt 1	Alt 2
1	1	—	PTB6	PIB6	ADP14	
2	—	—	PTC5		ADP21	
3	2	1	PTA7	PIA7	ADP7	IRQ
4	—	—	PTC6		ADP22	
5	3	—	PTB7	PIB7	ADP15	
6	—	—	PTC7		ADP23	
7	4	2				V <sub>DD</sub>
8	5	3				V <sub>SS</sub>
9	6	4	PTG0		EXTAL	
10	7	5	PTG1		XTAL	
11	8	6				RESET
12	9	—	PTF4			ACMP2+
13	10	—	PTF5			ACMP2-
14	—	—	PTF6			ACMP2O
15	11	7	PTE0		TxD1	
16	12	8	PTE1		RxD1	
17	13	9	PTE2			SS
18	14	10	PTE3			SPSCK
19	15	11	PTE4		SCL <sup>3</sup>	MOSI
20	16	12	PTE5		SDA <sup>3</sup>	MISO
21	—	—	PTG2			
22	—	—	PTG3			
23	17	—	PTF0			TxD2 <sup>4</sup>
24	18	—	PTF1			RxD2 <sup>4</sup>
25	19	—	PTF2		TPM1CLK	SCL <sup>3</sup>
26	20	—	PTF3		TPM2CLK	SDA <sup>3</sup>
27	—	—	PTG4			
28	—	—	PTG5			
29	21	13	PTE6		TxD2 <sup>4</sup>	TXCAN
30	22	14	PTE7		RxD2 <sup>4</sup>	RxCAN
31	23	15	PTD0	PID0		TPM2CH0
32	24	16	PTD1	PID1		TPM2CH1

管脚编号			<-- 最低 优先级 --> 最高			
64	48	32	端口管脚 / 中断		Alt 1	Alt 2
33	25	17	PTD2	PID2		TPM1CH0
34	26	18	PTD3	PID3		TPM1CH1
35	27	19	PTD4	PID4		TPM1CH2
36	28	20	PTD5	PID5		TPM1CH3
37	—	—	PTF7			
38	29	—				V <sub>SS</sub>
39	30	—				V <sub>DD</sub>
40	31	—	PTD6	PID6		TPM1CH4
41	32	—	PTD7	PID7		TPM1CH5
42	33	21			BKGD	MS
43	—	—	PTC0		ADP16	
44	34	22	PTB0	PIB0	ADP8	
45	—	—	PTC1		ADP17	
46	35	23	PTA0	PIA0	ADP0	MCLK
47	—	—	PTC2		ADP18	
48	36	24	PTB1	PIB1	ADP9	
49	37	25	PTA1	PIA1	ADP1 <sup>1</sup>	ACMP1+ <sup>1</sup>
50	38	—	PTB2	PIB2	ADP10	
51	39	26	PTA2	PIA2	ADP2	ACMP1- <sup>1</sup>
52	—	—	PTC3		ADP19	
53	40	—	PTB3	PIB3	ADP11	
54	41	27	PTA3	PIA3	ADP3	ACMP1O
55	42	28				V <sub>SSA</sub>
56	—	—				V <sub>REFL</sub>
57	43	29				V <sub>REFH</sub>
58	—	—				V <sub>DDA</sub>
59	44	30	PTA4	PIA4	ADP4	
60	45	—	PTB4	PIB4	ADP12	
61	—	—	PTC4		ADP20	
62	46	31	PTA5	PIA5	ADP5	
63	47	—	PTB5	PIB5	ADP13	
64	48	32	PTA6	PIA6	ADP6	

1. 如果这两个模拟模块都被启用，他们都将可以访问该管脚。

2.

V<sub>DD</sub> - 0.7 V。连接到该管脚上的内部门被拉到 V<sub>DD</sub> 上。

内部上拉器件被启用时在该管脚上测得的电压可能会低达

3. IIC 模块管脚可以通过 SOPT1 寄存器中的 IICPS 位进行重定位。缺省复位位置在 PTF2 和 PTF3 上。

4. SCI2 模块管脚可以通过 SOPT1 寄存器中的 SCI2PS 位进行重定位。缺省复位位置在 PTF0 和 PTF1 上。

表 4-3. 高端页面寄存器总结 (第 1 页, 共 3 页)

地址	寄存器名称	位 7	6	5	4	3	2	1	位 0
0x1845	PTAPS	PTAPS7	PTAPS6	PTAPS5	PTAPS4	PTAPS3	PTAPS2	PTAPS1	PTAPS0
0x1846	PTAES	PTAES7	PTAES6	PTAES5	PTAES4	PTAES3	PTAES2	PTAES1	PTAES0
0x1847	预留	—	—	—	—	—	—	—	—
0x1848	PTBPE	PTBPE7	PTBPE6	PTBPE5	PTBPE4	PTBPE3	PTBPE2	PTBPE1	PTBPE0
0x1849	PTBSE	PTBSE7	PTBSE6	PTBSE5	PTBSE4	PTBSE3	PTBSE2	PTBSE1	PTBSE0
0x184A	PTBDS	PTBDS7	PTBDS6	PTBDS5	PTBDS4	PTBDS3	PTBDS2	PTBDS1	PTBDS0
0x184B	预留	—	—	—	—	—	—	—	—
0x184C	PTBSC	0	0	0	0	PTBIF	PTBACK	PTBIE	PTBMOD
0x184D	PTBPS	PTBPS7	PTBPS6	PTBPS5	PTBPS4	PTBPS3	PTBPS2	PTBPS1	PTBPS0
0x184E	PTBES	PTBES7	PTBES6	PTBES5	PTBES4	PTBES3	PTBES2	PTBES1	PTBES0
0x184F	预留	—	—	—	—	—	—	—	—
0x1850	PTCPE	PTCPE7	PTCPE6	PTCPE5	PTCPE4	PTCPE3	PTCPE2	PTCPE1	PTCPE0
0x1851	PTCSE	PTCSE7	PTCSE6	PTCSE5	PTCSE4	PTCSE3	PTCSE2	PTCSE1	PTCSE0
0x1852	PTCDS	PTCDS7	PTCDS6	PTCDS5	PTCDS4	PTCDS3	PTCDS2	PTCDS1	PTCDS0
0x1853– 0x1857	预留	—	—	—	—	—	—	—	—
0x1858	PTDPE	PTDPE7	PTDPE6	PTDPE5	PTDPE4	PTDPE3	PTDPE2	PTDPE1	PTDPE0
0x1859	PTDSE	PTDSE7	PTDSE6	PTDSE5	PTDSE4	PTDSE3	PTDSE2	PTDSE1	PTDSE0
0x185A	PTDDS	PTDDS7	PTDDS6	PTDDS5	PTDDS4	PTDDS3	PTDDS2	PTDDS1	PTDDS0
0x185B	预留	—	—	—	—	—	—	—	—
0x185C	PTDSC	0	0	0	0	PTDIF	PTDACK	PTDIE	PTDMOD
0x185D	PTDPS	PTDPS7	PTDPS6	PTDPS5	PTDPS4	PTDPS3	PTDPS2	PTDPS1	PTDPS0
0x185E	PTDES	PTDES7	PTDES6	PTDES5	PTDES4	PTDES3	PTDES2	PTDES1	PTDES0
0x185F	预留	—	—	—	—	—	—	—	—
0x1860	PTEPE	PTEPE7	PTEPE6	PTEPE5	PTEPE4	PTEPE3	PTEPE2	PTEPE1	PTEPE0
0x1861	PTESE	PTESE7	PTESE6	PTESE5	PTESE4	PTESE3	PTESE2	PTESE1	PTESE0
0x1862	PTEDS	PTEDS7	PTEDS6	PTEDS5	PTEDS4	PTEDS3	PTEDS2	PTEDS1	PTEDS0
0x1863– 0x1867	预留	—	—	—	—	—	—	—	—
0x1868	PTFPE	PTFPE7	PTFPE6	PTFPE5	PTFPE4	PTFPE3	PTFPE2	PTFPE1	PTFPE0
0x1869	PTFSE	PTFSE7	PTFSE6	PTFSE5	PTFSE4	PTFSE3	PTFSE2	PTFSE1	PTFSE0
0x186A	PTFDS	PTFDS7	PTFDS6	PTFDS5	PTFDS4	PTFDS3	PTFDS2	PTFDS1	PTFDS0
0x186B– 0x186F	预留	—	—	—	—	—	—	—	—
0x1870	PTGPE	0	0	PTGPE5	PTGPE4	PTGPE3	PTGPE2	PTGPE1	PTGPE0
0x1871	PTGSE	0	0	PTGSE5	PTGSE4	PTGSE3	PTGSE2	PTGSE1	PTGSE0
0x1872	PTGDS	0	0	PTGDS5	PTGDS4	PTGDS3	PTGDS2	PTGDS1	PTGDS0
0x1873– 0x187F	预留	—	—	—	—	—	—	—	—
0x1880	CANCTL0	RXFRM	RXACT	CSWAI	SYNCH	TIME	WUPE	SLPRQ	INITRQ

### 4.5.11.2 Flash 和 EEPROM 选项寄存器 (FOPT 和 NVOPT)

在复位过程中，非易失性位置 NVOPT 上的内容从 Flash 拷贝到 FOPT 中。若想修改这个寄存器中的值，可对 Flash 中的 NVOPT 位置进行擦除和重新编程，然后发出新的 MCU 复位命令。

	7	6	5	4	3	2	1	0
R	KEYEN	FNORED	EPGMOD	0	0	0	SEC	
W								
复位	F	F	F	0	0	0	F	F

= 未实现或被预留
 F = 在复位期间从非易失性位置 NVOPT 上上载

图 4-6. Flash 和 EEPROM 选项寄存器 (FOPT)

表 4-9. FOPT 寄存器字段描述

字段	描述
7 KEYEN	<b>后门密钥机制启动</b> — 该位设置为 0 时，后门密钥机制不能用于关闭安全性。后门密钥机制只能从用户（受保护）固件上访问。BDM 命令不能用于写入可能会解锁后门密钥的密钥对比值。若欲了解有关后门密钥机制的更详尽信息，请参见 4.5.9，“安全性”。 0 不允许后门密钥访问。 1 如果用户固件写入一个与非易失性后门密钥（按顺序为 NVBACKKEY 到 NVBACKKEY+7）相匹配的 8 字节值，安全性在下一次 MCU 复位前会暂时关闭。
6 FNORED	<b>向量重定向禁用</b> — 该位为 1 时向量重定向被禁用。 0 向量重定向启用。 1 向量重定向禁用。
5 EPGMOD	<b>EEPROM 分区模式</b> — 该位为 0 时，每个分区分为两个页面（4 字节模式）。该位为 1 时，每个分区在一个页面中（8 字节模式）。 0 每个 EEPROM 分区的一半在页面 0 中而另一半在页面 1 中。 1 每个分区在一个页面中。
1:0 SEC	<b>安全状态代码</b> — 这个 2 位字段决定 MCU 的安全状态，如表 4-10 所示。MCU 处于安全状态时，RAM、EEPROM 和 Flash 中的内容不能通过指令从不安全的源（包括后台调试接口）上访问。后门密钥被成功输入或对 Flash 进行了成功的空白检查后，SEC 将变为 1:0。若欲了解有关安全性的更详尽信息，请参见 4.5.9，“安全性”。

表 4-10. Security States<sup>1</sup>

SEC[1:0]	描述
0:0	安全
0:1	安全
1:0	不安全
1:1	安全

<sup>1</sup> 后门密钥被成功输入或成功地对 Flash 进行了空白检查后，SEC 将变为 1:0。

表 4-12. FPROT 寄存器字段描述

字段	描述
7:6 EPS	<b>EEPROM 保护选择位</b> — 这个 2 位字段决定不能被擦除或编程的受保护 EEPROM 位置。参见表 4-13.
5:0 FPS	<b>Flash 保护选择位</b> — 这个 6 位字段决定不能被擦除或编程的受保护 Flash 位置。参见表 4-14.

表 4-13. EEPROM 块保护

EPS	受保护的地址域	受保护的内存大小 (字节)	受保护的扇区数量
0x3	N/A	0	0
0x2	0x17F0 - 0x17FF	32	4
0x1	0x17E0 - 0x17FF	64	8
0x0	0x17C0-0x17FF	128	16

表 4-14. Flash 块保护

FPS	受保护的地址域	受保护的内存大小 (字节)	受保护的扇区数量
0x3F	N/A	0	0
0x3E	0xFA00-0xFFFF	1.5K	2
0x3D	0xF400-0xFFFF	3K	4
0x3C	0xEE00-0xFFFF	4.5K	6
0x3B	0xE800-0xFFFF	6K	8
...	...	...	...
0x37	0xD000-0xFFFF	12K	16
0x36	0xCA00-0xFFFF	13.5K	18
0x35	0xC400-0xFFFF	15K	20
0x34	0xBE00-0xFFFF	16.5K	22
...	...	...	...
0x2C	0x8E00-0xFFFF	28.5K	38
0x2B	0x8800-0xFFFF	30K	40
0x2A	0x8200-0xFFFF	31.5K	42
0x29	0x7C00-0xFFFF	33K	44
...	...	...	...
0x22	0x5200-0xFFFF	43.5K	58
0x21	0x4C00-0xFFFF	45K	60
0x20	0x4600-0xFFFF	46.5K	62
0x19	0x4000-0xFFFF	48K	64
...	...	...	...

表 5-1. 向量摘要<sup>1</sup>

向量编号	地址 (高/低)	向量名称	模块	源	使能	描述
31	0xFFC0/0xFFC1	Vacmp2	ACMP2	ACF	ACIE	模拟比较器 2
30	0xFFC2/0xFFC3	Vacmp1	ACMP1	ACF	ACIE	模拟比较器 1
29	0xFFC4/0xFFC5	Vcantx	MSCAN	TXE[2:0]	TXEIE[2:0]	CAN 发送
28	0xFFC6/0xFFC7	Vcanrx	MSCAN	RXF	RXFIE	CAN 接收
27	0xFFC8/0xFFC9	Vcanerr	MSCAN	CSCIF, OVRIF	CSCIE, OVRIE	CAN 错误
26	0xFFCA/0xFFCB	Vcanwu	MSCAN	WUPIF	WUPIE	CAN 唤醒
25	0xFFCC/0xFFCD	Vrtc	RTC	RTIF	RTIE	实时中断
24	0xFFCE/0xFFCF	Viic	IIC	IICIS	IICIE	IIC 控制
23	0xFFD0/0xFFD1	Vadc	ADC	COCO	AIEN	ADC
22	0xFFD2/0xFFD3	Vport	端口 A,B,D	PTAIF, PTBIF, PTDIF	PTAIE, PTBIE, PTDIE	端口管脚
21	0xFFD4/0xFFD5	Vsci2tx	SCI2	TDRE, TC	TIE, TCIE	SCI2 发送
20	0xFFD6/0xFFD7	Vsci2rx	SCI2	IDLE, LBKDIF, RDRF, RXEDGIF	ILIE, LBKDIE, RIE, RXEDGIE	SCI2 接收
19	0xFFD8/0xFFD9	Vsci2err	SCI2	OR, NF FE, PF	ORIE, NFIE, FEIE, PFIE	SCI2 错误
18	0xFFDA/0xFFDB	Vsci1tx	SCI1	TDRE, TC	TIE, TCIE	SCI1 发送
17	0xFFDC/0xFFDD	Vsci1rx	SCI1	IDLE, LBKDIF, RDRF, RXEDGIF	ILIE, LBKDIE, RIE, RXEDGIE	SCI1 接收
16	0xFFDE/0xFFDF	Vsci1err	SCI1	OR, NF, FE, PF	ORIE, NFIE, FEIE, PFIE	SCI1 错误
15	0xFFE0/0xFFE1	Vspi	SPI	SPIF, MODF, SPTF	SPIE, SPIE, SPTIE	SPI
14	0xFFE2/0xFFE3	Vtpm2ovf	TPM2	TOF	TOIE	TPM2 溢出
13	0xFFE4/0xFFE5	Vtpm2ch1	TPM2	CH1F	CH1IE	TPM2 通道 1
12	0xFFE6/0xFFE7	Vtpm2ch0	TPM2	CH0F	CH0IE	TPM2 通道 0
11	0xFFE8/0xFFE9	Vtpm1ovf	TPM1	TOF	TOIE	TPM1 溢出
10	0xFFEA/0xFFEB	Vtpm1ch5	TPM1	CH5F	CH5IE	TPM1 通道 5
9	0xFFEC/0xFFED	Vtpm1ch4	TPM1	CH4F	CH4IE	TPM1 通道 4
8	0xFFEE/0xFFEF	Vtpm1ch3	TPM1	CH3F	CH3IE	TPM1 通道 3
7	0xFFFF0/0xFFFF1	Vtpm1ch2	TPM1	CH2F	CH2IE	TPM1 通道 2
6	0xFFFF2/0xFFFF3	Vtpm1ch1	TPM1	CH1F	CH1IE	TPM1 通道 1
5	0xFFFF4/0xFFFF5	Vtpm1ch0	TPM1	CH0F	CH0IE	TPM1 通道 0
4	0xFFFF6/0xFFFF7	Vlol	MCG	LOLS	LOLIE	锁定丢失
3	0xFFFF8/0xFFFF9	Vlvd	系统控制	LVWF	LVWIE	低压警告
2	0xFFFFA/0xFFFFB	Virq	IRQ	IRQF	IRQIE	IRQ pin
1	0xFFFFC/0xFFFFD	Vswi	内核	SWI 指令	—	软件中断
0	0xFFFFE/0xFFFFF	Vreset	系统控制	COP, LOC, LVD, RESET, ILOP, ILAD, POR, BDFR	COPE CME LVDRE — — — —	看门狗定时器 时钟丢失 低压检测 外部管脚 非法 opcode 非法地址 加电复位 BDM- 强制复位

<sup>1</sup> 向量优先级采用从低（第一行）到高（最后一行）的顺序表示。例如，Vreset 向量优先级最高。

## 6.5.4.6 D 端口中断状态和控制寄存器 (PTDSC)

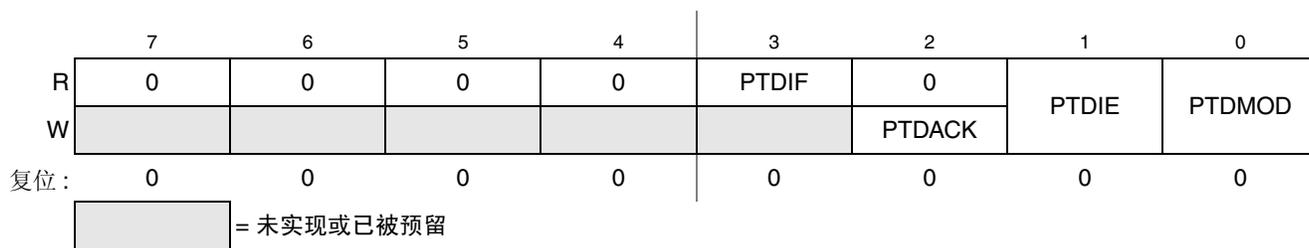


图 6-29. D 端口中断状态和控制寄存器 (PTDSC)

表 6-27. PTDSC 寄存器字段描述

字段	描述
3 PTDIF	<b>D 端口中断标志</b> — PTDIF 显示是否检测到 D 端口中断。写入对 PTDIF 没有任何影响。 0 未检测到 D 端口中断。 1 检测到 D 端口中断。
2 PTDACK	<b>D 端口中断确认</b> — 向 PTDACK 写入 1 是标记清除机制的一部分。PTDACK 的读数总为 0。
1 PTDIE	<b>D 端口中断功能</b> — PTDIE 决定是否请求 D 端口中断。 0 D 端口中断请求禁止。 1 D 端口中断请求使能。
0 PTDMOD	<b>D 端口检测模式</b> — PTDMOD (同 PTDES 位一起) 控制着 D 端口中断管脚的检测模式。 0 D 端口管脚只检测边沿。 1 D 端口管脚同时检测边沿和电平。

## 6.5.4.7 D 端口中断管脚选择寄存器 (PTDPS)

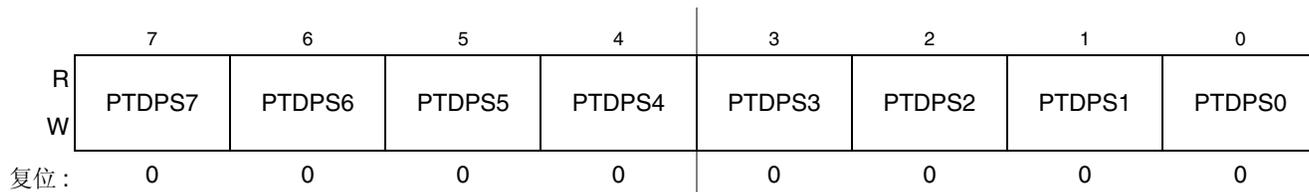
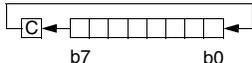
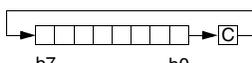


图 6-30. D 端口中断管脚选择寄存器 (PTDPS)

表 6-28. PTDPS 寄存器字段描述

字段	描述
7:0 PTDPS[7:0]	<b>D 端口中断管脚选择</b> — 每个 PTDPSn 位都允许相应的 D 端口中断管脚。 0 管脚禁止中断。 1 管脚允许中断。

表 7-2. 指令集小结 (第 6 页, 共 9 页)

Source Form	Operation	Address Mode	Object Code	Cycles	Cyc-by-Cyc Details	Affect on CCR	
						V I 1 H	I N Z C
MOV <i>opr8a,opr8a</i> MOV <i>opr8a,X+</i> MOV <i>#opr8i,opr8a</i> MOV <i>,X+,opr8a</i>	移动 (M) <sub>destination</sub> ← (M) <sub>source</sub> 在 IX+/DIR 和 DIR/IX+ 模式, H:X ← (H:X) + \$0001	DIR/DIR DIR/IX+ IMM/DIR IX+/DIR	4E dd dd 5E dd 6E ii dd 7E dd	5 5 4 5	rpwpp rfwpp pwpp rfwpp	0 1 1 -	- ↓ ↓ -
MUL	不带符号的乘法 X:A ← (X) × (A)	INH	42	5	ffffp	- 1 1 0	- - - - 0
NEG <i>opr8a</i> NEGA NEGX NEG <i>opr8,X</i> NEG <i>,X</i> NEG <i>opr8,SP</i>	否定 (2 的补数) M ← (M) = \$00 - (M) A ← (A) = \$00 - (A) X ← (X) = \$00 - (X) M ← (M) = \$00 - (M) M ← (M) = \$00 - (M) M ← (M) = \$00 - (M)	DIR INH INH IX1 IX SP1	30 dd 40 50 60 ff 70 9E 60 ff	5 1 1 5 4 6	rfwpp p p rfwpp rfwp prfwpp	↓ 1 1 -	- ↓ ↓ ↓
NOP	无操作 — 使用 1 总线周期	INH	9D	1	p	- 1 1 -	- - - - -
NSA	半位元组交换累加器 A ← (A[3:0]:A[7:4])	INH	62	1	p	- 1 1 -	- - - - -
ORA <i>#opr8i</i> ORA <i>opr8a</i> ORA <i>opr16a</i> ORA <i>opr8,X</i> ORA <i>opr8,X</i> ORA <i>,X</i> ORA <i>opr16,SP</i> ORA <i>opr8,SP</i>	累加器或存储器 " 兼或 " A ← (A)   (M)	IMM DIR EXT IX2 IX1 IX SP2 SP1	AA ii BA dd CA hh ll DA ee ff EA ff FA 9E DA ee ff 9E EA ff	2 3 4 4 3 3 5 4	pp rpp prpp prpp rpp rfp pprpp prpp	0 1 1 -	- ↓ ↓ -
PSHA	将累加器推送到堆栈 推 (A); SP ← (SP) - \$0001	INH	87	2	sp	- 1 1 -	- - - - -
PSHH	将 H (索引寄存器高) 推送到堆栈上 推 (H); SP ← (SP) - \$0001	INH	8B	2	sp	- 1 1 -	- - - - -
PSHX	将 X (索引寄存器低) 推送到堆栈上 推 (X); SP ← (SP) - \$0001	INH	89	2	sp	- 1 1 -	- - - - -
PULA	从堆栈拉累加器 SP ← (SP + \$0001); 拉 (A)	INH	86	3	ufp	- 1 1 -	- - - - -
PULH	从堆栈拉 H (索引寄存器高) SP ← (SP + \$0001); Pull (H)	INH	8A	3	ufp	- 1 1 -	- - - - -
PULX	从堆栈拉 X (索引寄存器低) SP ← (SP + \$0001); 拉 (X)	INH	88	3	ufp	- 1 1 -	- - - - -
ROL <i>opr8a</i> ROLA ROLX ROL <i>opr8,X</i> ROL <i>,X</i> ROL <i>opr8,SP</i>	通过进位左旋转 	DIR INH INH IX1 IX SP1	39 dd 49 59 69 ff 79 9E 69 ff	5 1 1 5 4 6	rfwpp p p rfwpp rfwp prfwpp	↓ 1 1 -	- ↓ ↓ ↓
ROR <i>opr8a</i> RORA RORX ROR <i>opr8,X</i> ROR <i>,X</i> ROR <i>opr8,SP</i>	通过进位右旋转 	DIR INH INH IX1 IX SP1	36 dd 46 56 66 ff 76 9E 66 ff	5 1 1 5 4 6	rfwpp p p rfwpp rfwp prfwpp	↓ 1 1 -	- ↓ ↓ ↓

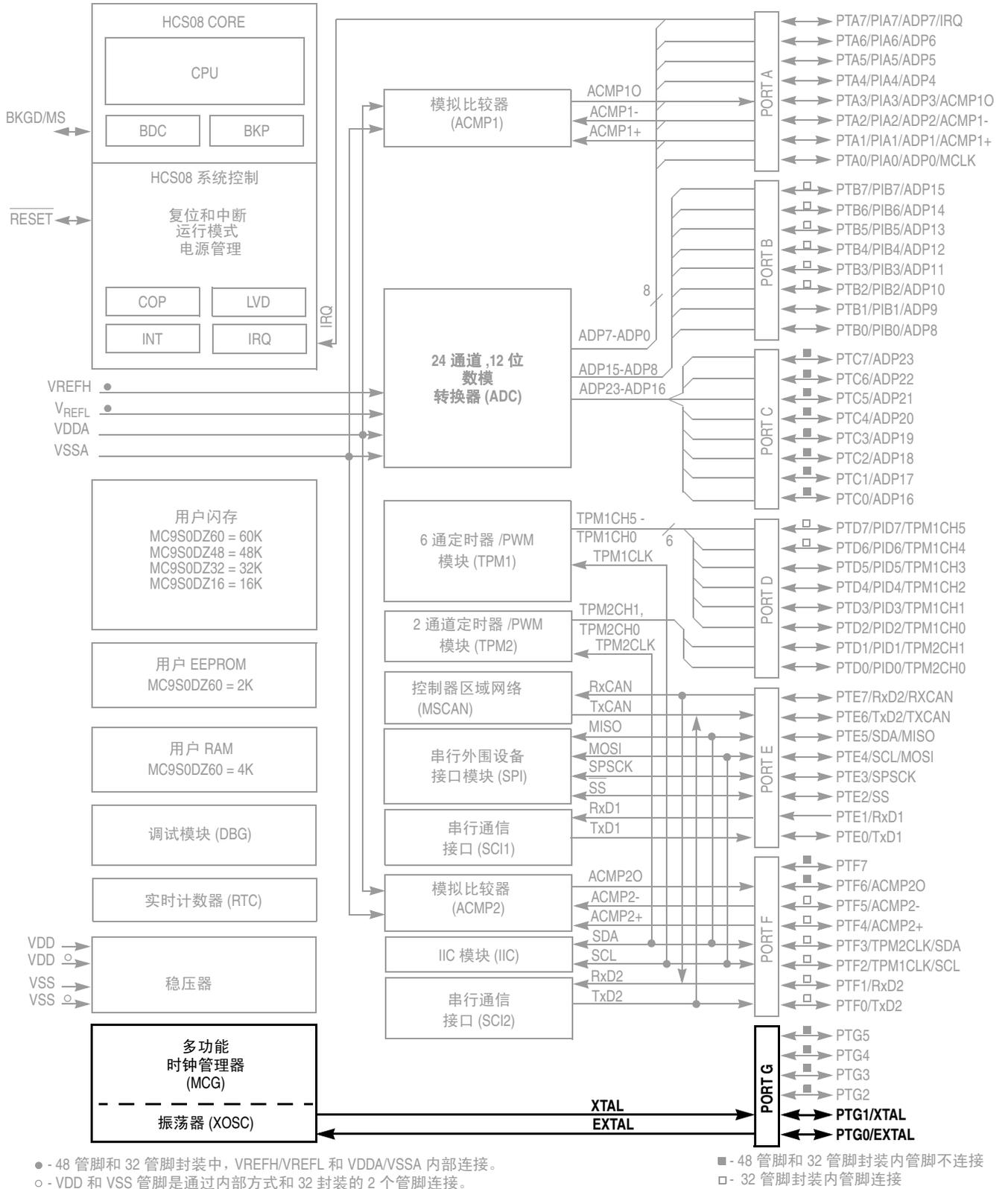


图 8-1. MC9S08DZ60 结构图

### 10.1.4 硬件触发

ADC 硬件触发（即 ADHWT）是来自实时时钟（RTC）的输出。RTC 计数器可以用 MCGERCLK 为时钟源，也可以用 1 kHz 时钟源计时。

RTC 的周期由输入时钟频率、RTCPS 位和 RTCMOD 寄存器决定。当 ADC 硬件触发使能时，RTC 计数器溢出触发 ADC 转换。

RTC 可以在经过配置后，在 MCU 运行、等待和 STOP3 模式中引发硬件触发。

### 10.1.5 温度传感器

要使用片上温度传感器，用户必须实施以下操作：

- 设置 ADC 为长采样模式，最高 1MHz 时钟
- 采集带死区参考电压通道（AD27）
  - 通过采集带死区参考电压通道的电压 VBG，用户可以确定 VDD。有关带死区参考电压值的报文，请 A.6，“DC 特性”。
- 转换温度传感器通道（AD26）
  - 使用计算得到的 VDD，将 AD26 的数字量转换成电压  $V_{TEMP}$

等式 10-1 提供了一个温度传感器的近似传递函数。

$$\text{Temp} = 25 - ((V_{TEMP} - V_{TEMP25}) \div m) \quad \text{等式 10-1}$$

其中：

- $V_{TEMP}$  是在当前环境温度下温度传感器通道道的电压。
- $V_{TEMP25}$  是 25 °C 时的温度传感器通道的电压。
- 是以 V/°C 表示的热 / 冷电压与温度斜率比较值

如需进行温度计算，请使用 ADC Electricals 表中的  $V_{TEMP25}$  和 m 值。

在应代码中，用户读取温度传感器通道、计算  $V_{TEMP}$  值并与  $V_{TEMP25}$  进行比较。如果  $V_{TEMP}$  大于  $V_{TEMP25}$ ，冷端斜率值就应用于 等式 10-1. 如果  $V_{TEMP}$  小于  $V_{TEMP25}$ ，热端斜率值就应用于 等式 10-1. 为了提高准确性，用户应标定死区参考电压和温度传感器。

在 25 °C 上标定将精度提高到 ± 4.5 °C。

-40 °C、25 °C 和 125 °C 三个点上的标定能够将精度提高到 ± 2.5 °C。一旦完成了标定，用户就需要计算热端斜率和冷端斜率。在应用代码中，用户使用等式 10-1 计算温度，然后决定温度是高于还是低于 25 °C。一旦确定了温度，用户就能够使用标定期间获得的热 / 冷斜率，重新计算温度。

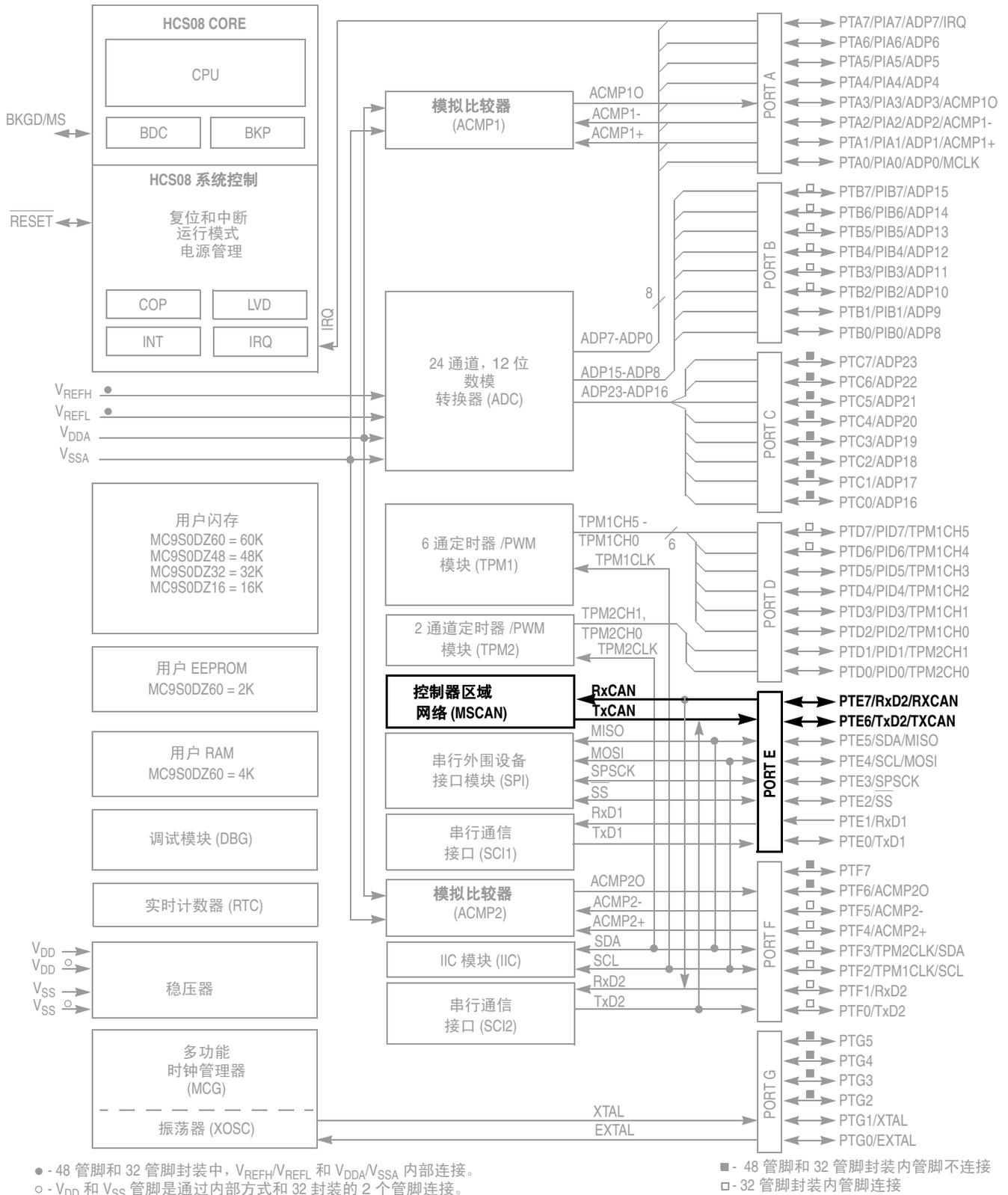


图 12-1. MC9S08DZ60 结构图

可编程预分频器从 CANCLK 生成时间冲量 (Tq) 时钟。时间冲量是 MSCAN 所处理时间的原子单位。

等式 12-2

$$f_{Tq} = \frac{f_{CANCLK}}{(\text{Prescaler value})}$$

位时间再分成三段，如 Bosch CAN 规范所述 (见图 12-43):

- SYNC\_SEG: 该段有一个长度固定的时间冲量，信号边沿预计出现在本段。
- 时段 1: 本段包括 CAN 标准的 PROP\_SEG 和 PHASE\_SEG1。通过设置参数 TSEG1，使之包含 4-16 个时间冲量，可以对其进行编程。
- 时段 2: 本段表示 CAN 标准的 PHASE\_SEG2。通过设置 TSEG2 参数，使之具有 2-8 个时间冲量长，可以对其进行编程。

等式 12-3

$$\text{Bit Rate} = \frac{f_{Tq}}{(\text{number of Time Quanta})}$$

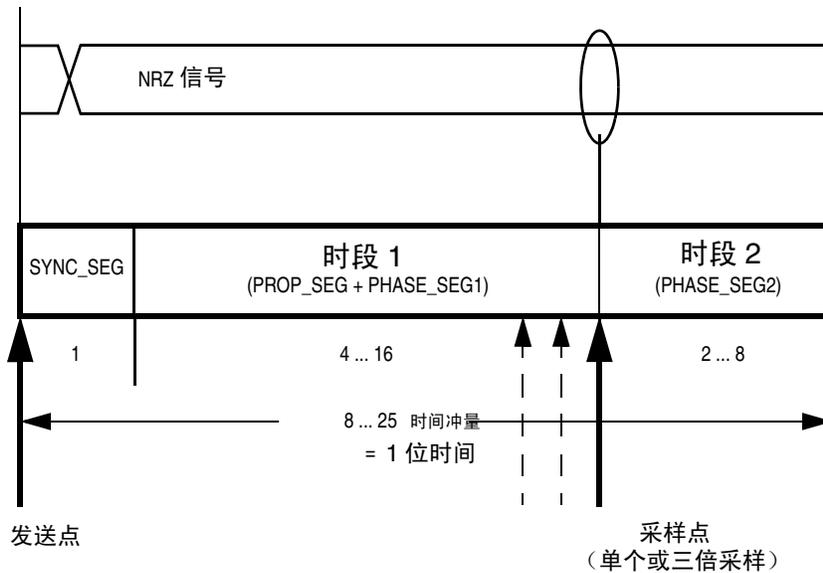


图 12-43. 位时间内的段

### 12.5.5.6 MSCAN 断电模式

当出现以下情况时，MSCAN 处于断电模式（表 12-36）

- CPU 处于停止模式，  
或
- CPU 处于等待模式且设置了 CSWAI 位

当进入断电模式时，MSCAN 立即停止正在进行的所有发送和接收，可能造成违反 CAN 协议。为了防止 CAN 总线系统出现违反上述规则的严重后果，MSCAN 立即驱动 TXCAN 管脚进入隐性状态。

#### 注意

进入初始化模式时，用户负责保证 MSCAN 不在工作态。推荐步骤是在 CANCTL0 寄存器中设置 INITRQ 位前，把 MSCAN 置入睡眠模式（SLPRQ = 1，SLPAK = 1）。否则，中止正在发送的报文可能导致错误情况，并影响到其他 CAN 总线节点。

在断电模式中，所有时钟停止，且不能访问寄存器。如果在断电模式有效前 MSCAN 未处于睡眠模式，通电后该模块执行一个内部恢复周期。这会给模块再次进入正常模式带来某些固定延迟。

### 12.5.5.7 可编程唤醒功能

只要检测到 CAN 总线有效（参见 12.3.1，“MSCAN 控制寄存器 0 (CANCTL0)”中的控制位 WUPE）。就可以对 MSCAN 进行编程以唤醒 MSCAN。当处于睡眠模式时，通过将低通滤波器功能应用于 RXCAN 输入，可以更改 CAN 总线检测的灵敏度（参见 12.3.2，“控制寄存器 1 (CANCTL1)”中的控制位 WUPM）。

该功能可以用来防止由于 CAN 总线线路上的短脉冲而唤醒 MSCAN。例如，嘈杂环境中的电磁干扰可以引起尖峰脉冲。

## 12.5.6 复位初始化

各个单个位的复位状态在 12.3，“寄存器定义”，其中详细阐述了所有寄存器及其位字段。

## 12.5.7 中断

本小节描述了由 MSCAN 引发的所有中断，列出了使能位和触发标志。文中单独列出并描述了每个中断。

### 12.5.7.1 中断运行描述

MSCAN 支持四个中断矢量（参见表 12-37），任意一个矢量都可以单独屏蔽。12.3.5，“MSCAN 接收器中断使能寄存器 (CANRIER)”至 12.3.7，“MSCAN 发送器中断使能寄存器 (CANTIER)”)。

#### 注意

专用的中断矢量地址在 Resets and Interrupts 章中有详细说明。

### 14.3.3.2 接收器唤醒操作

接收器唤醒是一种硬件机制，允许 SCI 接收器忽略用于不同 SCI 接收器的信息中的字符。在这种系统中，所有接收器都估计每条信息的第一个字符，一旦确定该信息旨在用于不同接收器，它们就立即将逻辑 1 写入 SCIXC2 中的接收器唤醒 (RWU) 控制位。当设置了 RWU 位时，禁止设置与接收器有关的状态标记（当设置了 RWUID 位时，闲置位 IDLE 除外），因此消除了处理不重要信息字符的软件开销。在信息结束或在下一条信息开始时，所有接收器自动强制 RWU 清零，这样所有接收器及时唤醒，以查看下一条信息的首字符。

#### 14.3.3.2.1 闲置线路唤醒

当 WAKE = 0 时，接收器配置用于闲置线路唤醒。在该模式中，当接收器检测到闲置线路级的某个全字符时间时，RWU 被自动清除。M 控制位选择 8 位或 9 位数据模式，确定构成全字符时间所需的闲置位时间（10 或 11 位时间，由于起始和停止位）。

当 RWU 为 1、RWUID 为 0 时，唤醒接收器的闲置条件不会设置 IDLE 标记。接收器唤醒并等待下一条信息的第一个数据字符，这将设置 RDRF 标记并生成中断（如使能的话）。当 RWUID 为 1 时，任何闲置条件都设置闲置标记并生成中断（如使能的话），无论 RWU 是 0 还是 1。

闲置线路类型 (ILT) 控制位选择以下两种方式中的一种来检测闲置线路。当 ILT = 0 时，闲置位计数器在起始位后启动，这样停止位和字符末端的任何逻辑 1 计数闲置的全字符时间。当 ILT = 1 时，闲置位计数器直到停止位时间结束后才启动，这样闲置检测不受上一条信息的最后一个字符中的数据的影响。

#### 14.3.3.2.2 地址标记唤醒

当 WAKE = 1 时，接收器配置用于地址标记唤醒。在该模式中，当接收器检测到已接收字符的最高位（在 M = 0 模式中是第 8 个位；在 M = 1 模式中是第 9 个位）中的逻辑 1 时，RWU 被自动清除。

地址标记唤醒允许信息包含闲置字符，但要求预留 MSB，以便在地址帧中使用。在收到停止位前，地址帧中 MSB 的逻辑 1 会清除 RWU 位，并设置 RDRF 标记。在这种情况下，会收到设置了 MSB 的字符，即便接收器在该字符时间的大部分时间中处于睡眠状态。

## 14.3.4 中断和状态标记

SCI 系统有三种独立的中断向量，以减少隔离中断原因所需的软件数量。一个中断向量与 TDRE 和 TC 事件的发射器相关，一个中断向量与 RDRF、IDLE、RXEDGIF 和 LBKDIF 事件的接收器相关，第三个向量用于 OR、NF、FE 和 PF 错误情况。这 10 个中断源的每个都可以由本地中断使能分别进行屏蔽。当清除本地使能以禁止生成硬件中断请求时，标记仍然可以用软件进行轮询。

SCI 发射器有两种状态标记，它们都可以生成硬件中断请求。发送数据寄存器空 (TDRE) 显示发送数据缓冲器何时空间将其他发送字符写入 SCIXD。如果设置了发送中断使能 (TIE) 位，每当 TDRE = 1 时都请求硬件中断。发送完成 (TC) 表示发射器完成发送所有数据、前导信号和中止字符，且它处于闲置状态，TxD 不活动。该标记通常用于带有调制解调器的系统，以决定何时可以安全关闭调制解调器。如果设置了发送完成中断使能 (TCIE) 位，每当 TC = 1 时请求硬件中断。

## 17.1.2 特性

BDC 模块的特性包括:

- 单引脚进行模式选择和背景调试通信
- BDC 的寄存器不位于存储器地址中
- SYNC 命令确定目标通信速率
- 非侵入式命令进行存储器存取
- 供 CPU 寄存器存取的激活背景调试模式命令
- GO 和 TRACE1 命令
- 背景调试命令可以将 CPU 从停止模式或等待模式中唤醒
- BDC 内置一个硬件地址断点
- 如果 BDC 使能, 则振荡器运行在停止模式
- 处于激活背景调试模式时, COP 看门狗禁止

ICE 系统的特性包括:

- 两个触发比较器: 两个地址 + 读 / 写 (R/W) 或一个完整地址 + 数据 + R/W
- 灵活的 8-word x 16-bit FIFO (先进先出) 缓存, 用于捕获信息:
  - 流程变化的地址 或
  - 纯事件数据
- 两个类型的断点:
  - 指令操作码的标记断点
  - 任何地址存取的强制断点
- 九个触发模式:
  - 基本: 只有 A, A 或 B
  - 顺序: A 然后 B
  - 全部: A 和 B 数据, A 和非 B 数据
  - 事件 (存储数据): 纯事件 B, A 然后纯事件 B
  - 范围: 在范围以内 ( $A \leq \text{地址} \leq B$ ), 在范围以外 (地址  $< A$  或地址  $> B$ )

SYNC 命令与其它 BDC 命令不同，因为主机不必要知道 BDC 通信的正确通信速率，直到它分析完 SYNC 命令的响应后。

要发出 SYNC 命令，主机：

- 保持 BKGD 管脚为低电平至少 128 周期，而且是最慢的 BDC 时钟来计 (最慢的时钟一般是参考振荡器 /64 或自时钟速率 /64。)
- 驱动 BKGD 达到高电平，实现瞬态加速，快速上升时间 (这个加速脉冲一般是系统中最快的时钟的一个周期)
- 去除 BKGD 管脚的所有驱动，这样它可回复到高阻抗。
- 监视 BKGD 管脚得到同步响应脉冲

当检测到主机的 SYNC 请求 (比在正常 BDC 通信过程中发生的慢时钟要长)，则目标：

- 等待 BKGD 返回到逻辑高电平
- 延迟 16 个周期，允许主机停止驱动高电平加速脉冲
- 驱动 BKGD 低态 128 BDC 时钟周期
- 驱动一个周期的高电平加速脉冲，在 BKGD 上实现快速上升时间
- 去除 BKGD 管脚的所有驱动，这样它可回复到高阻抗。

主机测量这个 128 周期的响应脉冲的低电平时间，判断速率，进行后续的 BDC 通信。主机一般可以确定正确的通信速率，与实际目标速率的误差只有百分之几，通信协议能够接受百分之几的速率误差。

## 17.2.4 BDC 硬件断点

BDC 包括一个相对简单的硬件断点，将 CPU 地址总线与 BDCBKPT 寄存器中的 16- 位匹配值进行比较。这个断点可以生成强制断点或标记断点。强制断点使 CPU 在存取断点地址后的第一个指令边界进入激活背景调试模式。标记的断点使指令操作码在断点地址被标记，这样当 CPU 到达指令队列的终点时，将进入激活后台模式，而不是执行该指令。这意味着标记的断点可能放置在指令操作代码的地址上，而强制断点可以设置在任何地址。

BDC 状态和控制寄存器 (BDCSCR) 中的断点使能 (BKPTEN) 控制位用来激活断点逻辑 (BKPTEN = 1)。当 BKPTEN = 0 (复位后它的默认值)，断点逻辑禁止，无论其它 BDC 断点中的值是多少，也不管控制位如何，均不请求断点。BDCSCR 中的强制 / 标记选择 (FTS) 控制位用来选择强制 (FTS = 1) 或标记 (FTS = 0) 类型断点。

片上调试模块 (DBG) 包括两个额外的硬件断点的电路，这两个硬件断点比 BDC 模块中的简单断点更灵活。

表 A-2. 绝对最大额定值

编号	参数	符号	值	单位
1	电源电压	$V_{DD}$	-0.3 to + 5.8	V
2	输入电压	$V_{In}$	- 0.3 to $V_{DD}$ + 0.3	V
3	瞬时最大电流 单管脚极限 (适用于所有端口管脚) <sup>1, 2, 3</sup>	$I_D$	± 25	mA
4	$V_{DD}$ 中的最大电流	$I_{DD}$	120	mA
5	存储温度	$T_{stg}$	-55 to +150	°C

<sup>1</sup> 输入必须是限定为指定值的电流。要确定所需的电流限定电阻器的值，需要先计算正 ( $V_{DD}$  和负 ( $V_{SS}$ ) 钳位电压的电阻值，然后使用两个电阻值中的较大者。

<sup>2</sup> 所有功能性非电源管脚内部均钳位在  $V_{SS}$  和  $V_{DD}$ 。

<sup>3</sup> 在瞬时和操作最大电流条件下，电源必须维持在操作  $V_{DD}$  范围内。如果正注入电流 ( $V_{In} > V_{DD}$ ) 大于  $I_{DD}$ ，则注入电流就可能超出  $V_{DD}$ ，并导致外部电源不可调控。确保外部  $V_{DD}$  载荷分流大于最大注入电流的电流。当 MCU 不消耗功率时，就会有最大的风险，这样的例子包括：如果当前无系统时钟，或者如果时钟速率非常低，这都会降低总功耗。

## A.4 热特性

本小节提供有关操作温度范围、功耗和封装热阻的信息。I/O 管脚上的功耗一般要比片上逻辑的功耗小，它由用户自己决定而非受 MCU 设计的控制。为了在功率计算中把  $P_{I/O}$  考虑进去，先需要确定实际管脚电压和  $V_{SS}$  or  $V_{DD}$  间的差，并乘以每个 I/O 管脚的管脚电流。除非出现异常高的管脚电流（大负荷），管脚电压和  $V_{SS}$  or  $V_{DD}$  间的差非常小。

表 A-3. 热特征

编号	C	参数	符号	值	单位	温度代码
1	D	操作温度范围 (打包后)	$T_A$	-40 至 125 -40 至 105 -40 至 85	°C	M V C
2	T	最高结温度 <sup>1</sup>	$T_J$	135	°C	—
3	D	热阻 <sup>2</sup>				
		单层板				
		64- 管脚 LQFP	$\theta_{JA}$	69	°C/W	
		48- 管脚 LQFP	$\theta_{JA}$	75	°C/W	
		32- 管脚 LQFP	$\theta_{JA}$	80	°C/W	
		四层板				
		64- 管脚 LQFP	$\theta_{JA}$	51	°C/W	
		48- 管脚 LQFP	$\theta_{JA}$	51	°C/W	
		32- 管脚 LQFP	$\theta_{JA}$	52	°C/W	

<sup>1</sup> 结温度是晶元尺寸、片上功耗、封装热阻、安装点（主板）温度、周围温度、气流、主板上的其他组件功耗及主板热阻的函数。

<sup>2</sup> 结与环境的自然对流。

### B.3 结构图

图 B-1 显示了 TPM 的结构。TPM. 一些 MCU 包括不止一个 TPM，通道数量也不同。

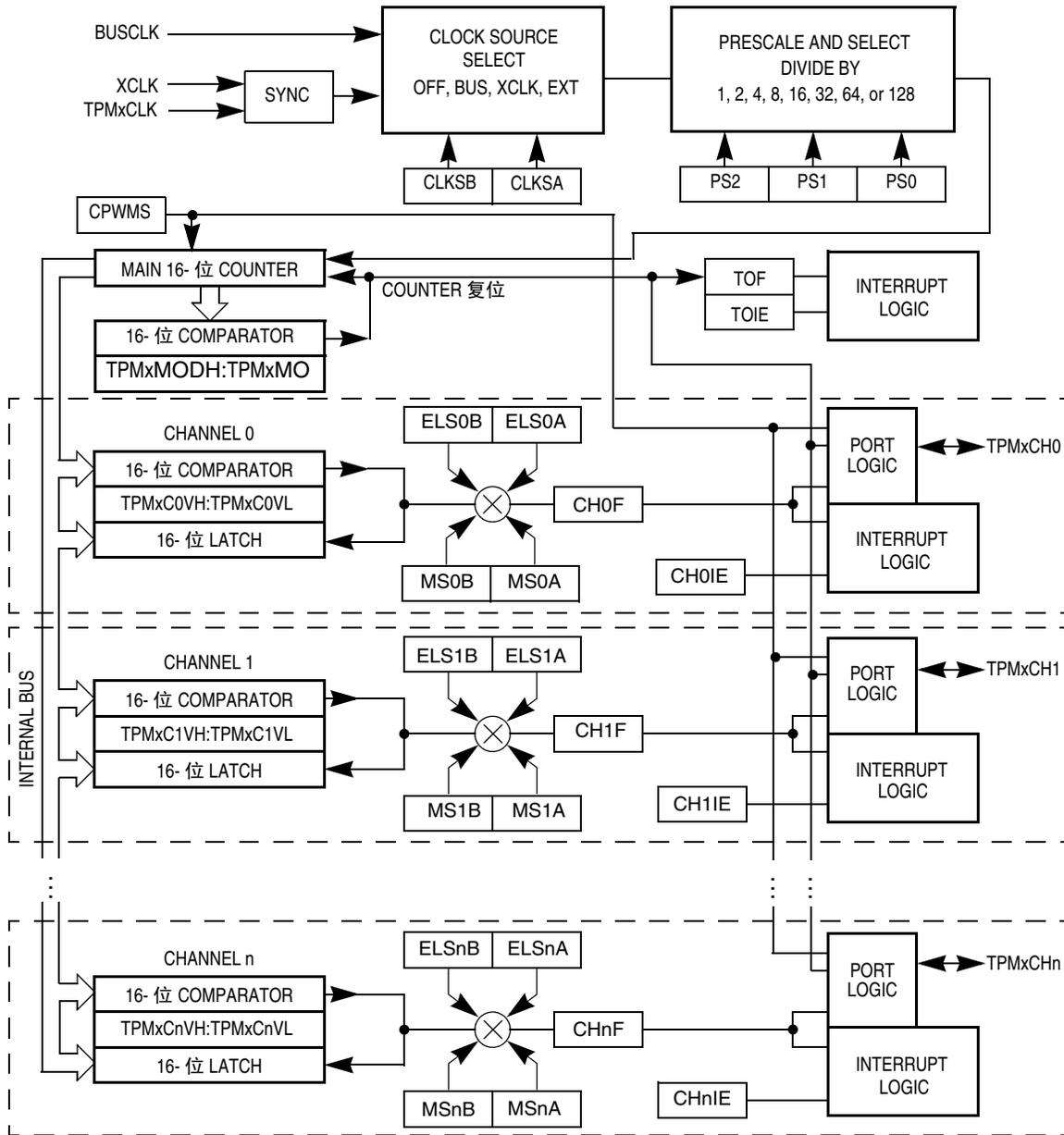


图 B-1. TPM 结构图

TPM 的核心组件是 16 位计数器，当 TPM 配置用于中央对齐的 PWM 时，它可以用于自由运行的计数器，或模数计数器或上/下计数器。TPM 计数器（当以普通的向上计数模式运行时）为输入捕捉、输出比较和边沿对齐 PWM 等功能提供时钟参考。定时器计数器模数寄存器，TPMxMODH:TPMxMODL，控制计数器的模数值。（0x0000 或 0xFFFF 值有效地使计数器处于自由运行状态。）软件可以在任何时候读取计数器的值，而不会影响计数顺序。TPMxCNT 计数器字节的任何写入会复位计数器，无论写入的什么数据值。

表 B-5. 模式、边和电平选择

CPWMS	MSnB:MSnA	ELSnB:ELSnA	模式	配置
X	XX	00		不用于 TPM 通道的管脚；作为 TPM 的外部时钟使用或恢复为通用输入 / 输出
0	00	01	输入捕获	仅在上升边捕获
		10		仅在下降边捕获
		11		在上升或下降边捕获
	01	00	输出对比	仅对比软件
		01		切换对比输出
		10		清除对比输出
		11		设置对比输出
	1X	10	边缘对齐 PWM	高保真脉冲（清除对比输出）
		X1		低保真脉冲（设置对比输出）
1	XX	10	中央对齐 PWM	高保真脉冲（清除向上对比输出）
		X1		低保真脉冲（设置向上对比输出）

如果相应的端口管脚在改变成输入捕获模式前至少在两个总线时钟周期内不稳定，系统可能会提供边沿触发器的意外指示。一般，在改变通道配置位之后和启动通道中断之前，程序会清除状态标记，或使用状态标记避免任何意外行为。。

### B.5.5 TPM 通道值寄存器 (TPMxCnVH:TPMxCnVL)

这些读 / 写寄存器包含输入捕获功能捕获的 TPM 计数器值，或输出对比或 PWM 功能的输出对比值。通过复位可清除通道值寄存器。

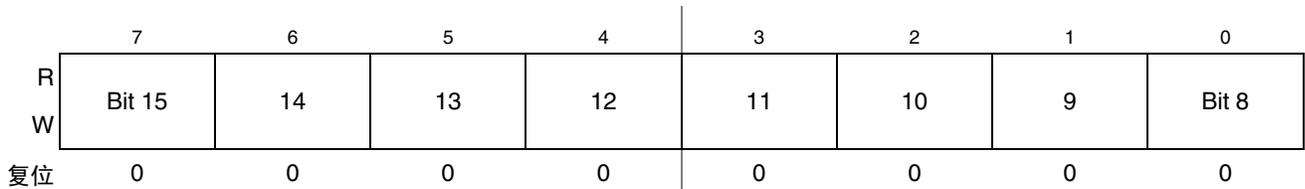


图 B-8. 定时器通道值寄存器高 (TPMxCnVH)

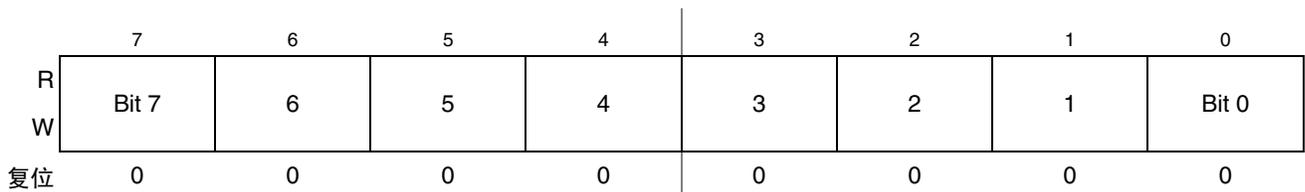


图 B-9. 定时器通道值寄存器低 (TPMxCnVL)

