



Welcome to [E-XFL.COM](#)

### What is "[Embedded - Microcontrollers](#)"?

"[Embedded - Microcontrollers](#)" refer to small, integrated circuits designed to perform specific tasks within larger systems. These microcontrollers are essentially compact computers on a single chip, containing a processor core, memory, and programmable input/output peripherals. They are called "embedded" because they are embedded within electronic devices to control various functions, rather than serving as standalone computers. Microcontrollers are crucial in modern electronics, providing the intelligence and control needed for a wide range of applications.

### Applications of "[Embedded - Microcontrollers](#)"

#### Details

|                            |                                                                                                                                                             |
|----------------------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------|
| Product Status             | Active                                                                                                                                                      |
| Core Processor             | S08                                                                                                                                                         |
| Core Size                  | 8-Bit                                                                                                                                                       |
| Speed                      | 40MHz                                                                                                                                                       |
| Connectivity               | CANbus, I <sup>2</sup> C, LINbus, SCI, SPI                                                                                                                  |
| Peripherals                | LVD, POR, PWM, WDT                                                                                                                                          |
| Number of I/O              | 25                                                                                                                                                          |
| Program Memory Size        | 60KB (60K x 8)                                                                                                                                              |
| Program Memory Type        | FLASH                                                                                                                                                       |
| EEPROM Size                | 2K x 8                                                                                                                                                      |
| RAM Size                   | 4K x 8                                                                                                                                                      |
| Voltage - Supply (Vcc/Vdd) | 2.7V ~ 5.5V                                                                                                                                                 |
| Data Converters            | A/D 10x12b                                                                                                                                                  |
| Oscillator Type            | External                                                                                                                                                    |
| Operating Temperature      | -40°C ~ 85°C (TA)                                                                                                                                           |
| Mounting Type              | Surface Mount                                                                                                                                               |
| Package / Case             | 32-LQFP                                                                                                                                                     |
| Supplier Device Package    | 32-LQFP (7x7)                                                                                                                                               |
| Purchase URL               | <a href="https://www.e-xfl.com/product-detail/nxp-semiconductors/mc9s08dz60aclc">https://www.e-xfl.com/product-detail/nxp-semiconductors/mc9s08dz60aclc</a> |



| 章节号    | 标题                       | 页码  |
|--------|--------------------------|-----|
| 11.4   | 寄存器定义                    | 193 |
| 11.4.1 | IIC 地址寄存器 (IICA)         | 193 |
| 11.4.2 | 11.3.2 IIC 分频器寄存器 (IICF) | 193 |
| 11.4.3 | IIC 控制寄存器 (IICC1)        | 196 |
| 11.4.4 | IIC 状态寄存器 (IICS)         | 196 |
| 11.4.5 | IIC 数据 I/O 寄存器 (IICD)    | 197 |
| 11.4.6 | IIC 控制寄存器 2 (IICC2)      | 198 |
| 11.5   | 功能描述                     | 199 |
| 11.5.1 | IIC 协议                   | 199 |
| 11.5.2 | 10 位地址                   | 202 |
| 11.5.3 | 通用呼叫地址                   | 203 |
| 11.6   | 复位                       | 203 |
| 11.7   | 中断                       | 203 |
| 11.7.1 | 字节传输中断                   | 203 |
| 11.7.2 | 地址检测中断                   | 203 |
| 11.7.3 | 仲裁丢失中断                   | 204 |
| 11.8   | 初始化 / 应用报文               | 205 |

## 第 12 章 飞思卡尔控制器局域网 (S08MSCANV1)

|         |                                          |     |
|---------|------------------------------------------|-----|
| 12.1    | 介绍                                       | 207 |
| 12.1.1  | 特性                                       | 209 |
| 12.1.2  | 运行模式                                     | 209 |
| 12.1.3  | 结构图                                      | 210 |
| 12.2    | 外部信号描述                                   | 210 |
| 12.2.1  | RXCAN — CAN 接收器输入管脚 Y                    | 210 |
| 12.2.2  | TXCAN — CAN T 发射器输出管脚                    | 210 |
| 12.2.3  | CAN 系统                                   | 210 |
| 12.3    | 寄存器定义                                    | 211 |
| 12.3.1  | MSCAN 控制寄存器 0 (CANCTL0)                  | 211 |
| 12.3.2  | 控制寄存器 1 (CANCTL1)                        | 214 |
| 12.3.3  | MSCAN 总线计时寄存 0 (CANBTR0)                 | 215 |
| 12.3.4  | MSCAN 总线计时寄存器 (CANBTR1)                  | 216 |
| 12.3.5  | MSCAN 接收器中断使能寄存器 (CANRIER)               | 219 |
| 12.3.6  | MSCAN 发送器标志寄存器 (CANTFLG)                 | 220 |
| 12.3.7  | MSCAN 发送器中断使能寄存器 (CANTIER)               | 221 |
| 12.3.8  | MSCAN Transmitter 发送器报文中止请求寄存器 (CANTARQ) | 222 |
| 12.3.9  | MSCAN 发送器报文中止确认寄存器 (CANTAACK)            | 223 |
| 12.3.10 | MSCAN 发送缓冲器选择寄存器 (CANTBSEL)              | 223 |
| 12.3.11 | MSCAN 标识符验收控制寄存器 (CANIDAC)               | 224 |
| 12.3.12 | MSCAN 其他寄存器 (CANMISC)                    | 225 |
| 12.3.13 | MSCAN 接收错误计数器 (CANRXERR)                 | 226 |

图 4-4 为接收及发送缓冲器（用于扩展的识别符映射）的结构。这些寄存器各有不同，具体取决于选择了标准映射还是扩展的映射。有关标准映射和扩展映射的更详尽信息请参见第 12 章，“飞思卡尔控制器局域网 (S08MSCANV1)”。

表 4-4. MSCAN 前台接收和发射缓冲器布局— 显示的为扩展映射

|                    |                        |       |       |       |                    |                    |       |       |                  |
|--------------------|------------------------|-------|-------|-------|--------------------|--------------------|-------|-------|------------------|
| 0x18A0             | CANRIDR0               | ID28  | ID27  | ID26  | ID25               | ID24               | ID23  | ID22  | ID21             |
| 0x18A1             | CANRIDR1               | ID20  | ID19  | ID18  | SRR <sup>(1)</sup> | IDE <sup>(1)</sup> | ID17  | ID16  | ID15             |
| 0x18A2             | CANRIDR2               | ID14  | ID13  | ID12  | ID11               | ID10               | ID9   | ID8   | ID7              |
| 0x18A3             | CANRIDR3               | ID6   | ID5   | ID4   | ID3                | ID2                | ID1   | ID0   | RTR <sup>2</sup> |
| 0x18A4 –<br>0x18AB | CANRDSR0 –<br>CANRDSR7 | DB7   | DB6   | DB5   | DB4                | DB3                | DB2   | DB1   | DB0              |
| 0x18AC             | CANRDLR                | —     | —     | —     | —                  | DLC3               | DLC2  | DLC1  | DLC0             |
| 0x18AD             | 预留                     | —     | —     | —     | —                  | —                  | —     | —     | —                |
| 0x18AE             | CANRTSRH               | TSR15 | TSR14 | TSR13 | TSR12              | TSR11              | TSR10 | TSR9  | TSR8             |
| 0x18AF             | CANRTSRL               | TSR7  | TSR6  | TSR5  | TSR4               | TSR3               | TSR2  | TSR1  | TSR0             |
| 0x18B0             | CANTIDR0               | ID10  | ID9   | ID8   | ID7                | ID6                | ID5   | ID4   | ID3              |
| 0x18B1             | CANTIDR1               | ID2   | ID1   | ID0   | RTR                | IDE                | —     | —     | —                |
| 0x18B2             | CANTIDR2               | —     | —     | —     | —                  | —                  | —     | —     | —                |
| 0x18B3             | CANTIDR3               | —     | —     | —     | —                  | —                  | —     | —     | —                |
| 0x18B4 –<br>0x18BB | CANTDSR0 –<br>CANTDSR7 | DB7   | DB6   | DB5   | DB4                | DB3                | DB2   | DB1   | DB0              |
| 0x18BC             | CANTDLR                | —     | —     | —     | —                  | DLC3               | DLC2  | DLC1  | DLC0             |
| 0x18BD             | CANTTBPR               | PRI07 | PRI06 | PRI05 | PRI04              | PRI03              | PRI02 | PRI01 | PRI00            |

<sup>1</sup> SRR 和 IDE 均为 1s。  
<sup>2</sup> RTR 的位置在扩展识别符映射和标准识别符映射不同。

表 4-5 的非易失性 Flash 寄存器位于 Flash 中。这些寄存器包括 8 个字节的后门密钥 NVBACKKEY。该密钥可用于访问安全的内存资源。在复位过程中，Flash 中非易失性寄存器区域的 NVPROT 和 NVOPT 内容会被转移到高端页面寄存器中相应的 FPROT 和 FOPT 工作寄存器中，以控制安全性和块保护选项。

表 4-5. 非易失性寄存器总结

| 地址                | 寄存器名称         | 位 7      | 6      | 5      | 4 | 3 | 2 | 1   | 位 0   |
|-------------------|---------------|----------|--------|--------|---|---|---|-----|-------|
| 0xFFAE            | 预留用于存储 FTRIM  | 0        | 0      | 0      | 0 | 0 | 0 | 0   | FTRIM |
| 0xFFAF            | 预留用于存储 MCGTRM | TRIM     |        |        |   |   |   |     |       |
| 0xFFB0–<br>0xFFB7 | NVBACKKEY     | 8 字节对比密钥 |        |        |   |   |   |     |       |
| 0xFFB8–<br>0xFFBC | 预留            | —        | —      | —      | — | — | — | —   | —     |
| 0xFFBD            | NVPROT        | EPS      |        | FPS    |   |   |   |     |       |
| 0xFFBE            | 预留            | —        | —      | —      | — | — | — | —   | —     |
| 0xFFBF            | NVOPT         | KEYEN    | FNORED | EPGMOD | 0 | 0 | 0 | SEC |       |

### 4.5.11.2 Flash 和 EEPROM 选项寄存器 (FOPT 和 NVOPT)

在复位过程中，非易失性位置 NVOPT 上的内容从 Flash 拷贝到 FOPT 中。若想修改这个寄存器中的值，可对 Flash 中的 NVOPT 位置进行擦除和重新编程，然后发出新的 MCU 复位命令。

|    |       |        |        |   |   |   |     |   |
|----|-------|--------|--------|---|---|---|-----|---|
|    | 7     | 6      | 5      | 4 | 3 | 2 | 1   | 0 |
| R  | KEYEN | FNORED | EPGMOD | 0 | 0 | 0 | SEC |   |
| W  |       |        |        |   |   |   |     |   |
| 复位 | F     | F      | F      | 0 | 0 | 0 | F   | F |

= 未实现或被预留
 F = 在复位期间从非易失性位置 NVOPT 上上载

图 4-6. Flash 和 EEPROM 选项寄存器 (FOPT)

表 4-9. FOPT 寄存器字段描述

| 字段          | 描述                                                                                                                                                                                                                                       |
|-------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 7<br>KEYEN  | <b>后门密钥机制启动</b> — 该位设置为 0 时，后门密钥机制不能用于关闭安全性。后门密钥机制只能从用户（受保护）固件上访问。BDM 命令不能用于写入可能会解锁后门密钥的密钥对比值。若欲了解有关后门密钥机制的更详尽信息，请参见 4.5.9，“安全性”。<br>0 不允许后门密钥访问。<br>1 如果用户固件写入一个与非易失性后门密钥（按顺序为 NVBACKKEY 到 NVBACKKEY+7）相匹配的 8 字节值，安全性在下一次 MCU 复位前会暂时关闭。 |
| 6<br>FNORED | <b>向量重定向禁用</b> — 该位为 1 时向量重定向被禁用。<br>0 向量重定向启用。<br>1 向量重定向禁用。                                                                                                                                                                            |
| 5<br>EPGMOD | <b>EEPROM 分区模式</b> — 该位为 0 时，每个分区分为两个页面（4 字节模式）。该位为 1 时，每个分区在一个页面中（8 字节模式）。<br>0 每个 EEPROM 分区的一半在页面 0 中而另一半在页面 1 中。<br>1 每个分区在一个页面中。                                                                                                     |
| 1:0<br>SEC  | <b>安全状态代码</b> — 这个 2 位字段决定 MCU 的安全状态，如表 4-10 所示。MCU 处于安全状态时，RAM、EEPROM 和 Flash 中的内容不能通过指令从不安全的源（包括后台调试接口）上访问。后门密钥被成功输入或对 Flash 进行了成功的空白检查后，SEC 将变为 1:0。若欲了解有关安全性的更详尽信息，请参见 4.5.9，“安全性”。                                                  |

表 4-10. Security States<sup>1</sup>

| SEC[1:0] | 描述  |
|----------|-----|
| 0:0      | 安全  |
| 0:1      | 安全  |
| 1:0      | 不安全 |
| 1:1      | 安全  |

<sup>1</sup> 后门密钥被成功输入或成功地对 Flash 进行了空白检查后，SEC 将变为 1:0。

6.5.1.1 A 端口数据寄存器 (PTAD)

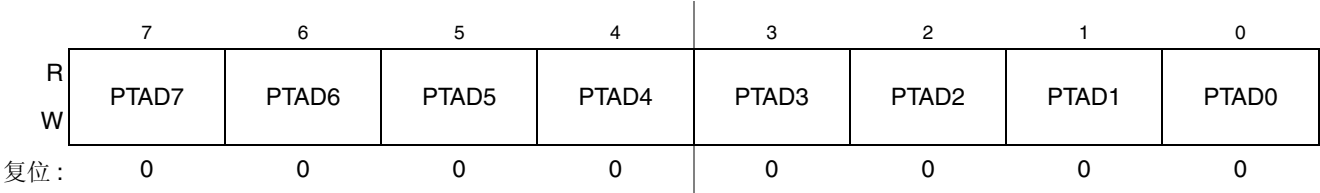


图 6-3. A 端口数据寄存器 (PTAD)

表 6-1. PTAD 寄存器字段描述

| 字段               | 描述                                                                                                                                                                                                           |
|------------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 7:0<br>PTAD[7:0] | <b>A 端口数据寄存器位</b> — 对于配置为输入的 A 端口管脚，读数返回管脚上的逻辑电平。对于配置为输出的 A 端口管脚，读数返回写入寄存器的最后一个值。<br>写入值被锁定在本寄存器的所有位中。对于配置为输出的 A 端口管脚，逻辑电平驱动相应的 MCU 管脚。<br>复位强制 PTAD 都为 0，但是这些 0 未被驱出相应的管脚，因为复位还会将所有端口管脚配置为上拉 / 下拉被禁止的高阻抗输入。 |

6.5.1.2 A 端口数据方向寄存器 (PTADD)

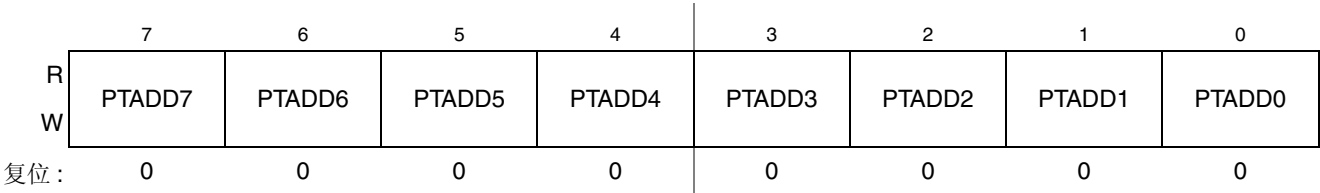


图 6-4. 端口数据方向寄存器 (PTADD)

表 6-2. PTADD 寄存器字段描述

| 字段                | 描述                                                                                                                           |
|-------------------|------------------------------------------------------------------------------------------------------------------------------|
| 7:0<br>PTADD[7:0] | <b>A 端口位的数据方向</b> — 这些读 / 写位控制着 A 端口管脚的方向以及为 PTAD 读数读取的内容。<br>0 输入（输出驱动被禁止），读数返回管脚值。<br>1 A 端口位 - 输出驱动使能，PTAD 读数返回 PTADn 内容。 |

6.5.3.3 C 端口上拉使能寄存器 (PTCPE)

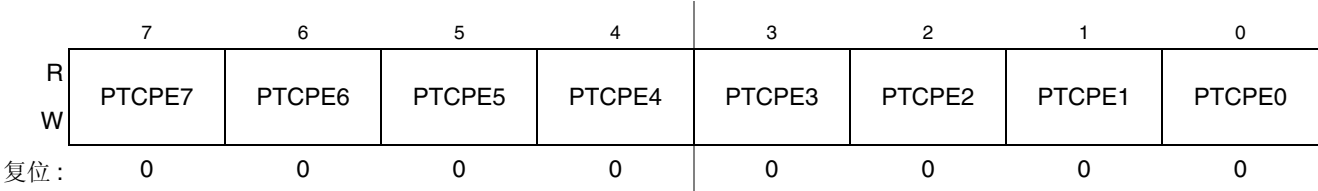


图 6-21. C 端口寄存器内部上拉使能 (PTCPE)

表 6-19. PTCPE 寄存器字段描述

| 字段                | 描述                                                                                                                                     |
|-------------------|----------------------------------------------------------------------------------------------------------------------------------------|
| 7:0<br>PTCPE[7:0] | <b>C 端口内部上拉使能位</b> — 这些控制位决定着是否为相关 PTC 管脚使能内部上拉器件。对于配置为输出的 C 端口管脚，这些位不会产生影响，同时内部拉器件被禁止。<br>0 C 端口位 - 内部上拉器件被禁止。<br>1 C 端口位 - 内部上拉器件使能。 |

注意

只有当使用管脚中断功能且配置了相应的边沿选择和管脚选择功能时，才能使用下拉器件。

6.5.3.4 C 端口斜率使能寄存器 (PTCSE)

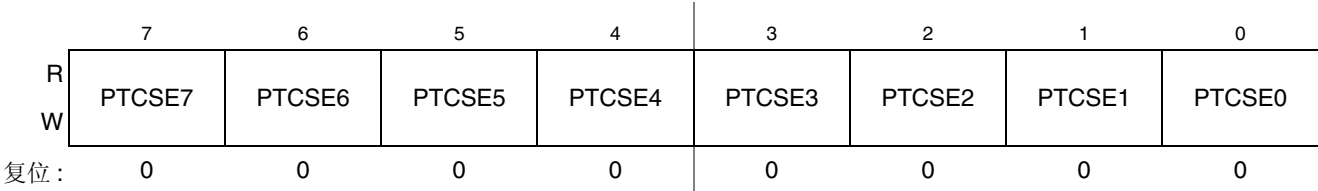


图 6-22. C 端口寄存器斜率使能 (PTCSE)

表 6-20. PTCSE 寄存器字段描述

| 字段                | 描述                                                                                                                           |
|-------------------|------------------------------------------------------------------------------------------------------------------------------|
| 7:0<br>PTCSE[7:0] | <b>C 端口位输出斜率使能</b> — 这些控制位决定着是否为相关 PTC 管脚使能输出斜率控制。对于配置为输入的 C 端口管脚，这些位不会产生任何影响。<br>0 C 端口位 - 输出斜率控制禁止。<br>1 C 端口位 - 输出斜率控制使能。 |

**注意：**工程样品和最终成品的斜率复位默认值可能不同。一定要将斜率控制初始化为所需的值，以确保正确的操作。

- d) BLPE: 如果通过 BLPE 模式转换, 将 MCGC2 的 LP (位 3) 转换到 0, 切换到 PBE 模式。
  - e) PBE: 循环检测, 直到 MCGSC 中的 PLLST (位 5) 已经设置, 表明 PLLS 时钟的当前源是 PLL。
  - f) PBE: 循环检测, 直到 MCGSC 中的 LOCK (位 6) 已经设置, 表明 PLL 已经获得锁定。
3. 最后, PBE 模式转换到 PEE 模式:
- a) MCGC1 = 0x10 (%00010000)
    - MCGSC1 中的 CLKS (位 7 和 6) 设置为 %00, 以便将 PLL 输出选择为系统时钟源。
  - b) 循环检测, 直到 MCGSC 中的 CLKST (位 3 和 2) 是 %11, 表明已经选择 PLL 输出为当前时钟模式的 MCGOUT 馈电。
    - 这样, RDIV 除以 4、BDIV 除以 1、VDIV 乘以 16,  $MCGOUT = [(4 \text{ MHz} / 4) * 16] / 1 = 16 \text{ MHz}$ , 总线频率是 MCGOUT / 2 或 8 MHz

表 11-4. IIC 分频器和保持值

| ICR (hex) | SCL 分频器 | SDA 保持值 | SCL 保持 (开始) 值 | SDA 保持 (停止) 值 |
|-----------|---------|---------|---------------|---------------|
| 00        | 20      | 7       | 6             | 11            |
| 01        | 22      | 7       | 7             | 12            |
| 02        | 24      | 8       | 8             | 13            |
| 03        | 26      | 8       | 9             | 14            |
| 04        | 28      | 9       | 10            | 15            |
| 05        | 30      | 9       | 11            | 16            |
| 06        | 34      | 10      | 13            | 18            |
| 07        | 40      | 10      | 16            | 21            |
| 08        | 28      | 7       | 10            | 15            |
| 09        | 32      | 7       | 12            | 17            |
| 0A        | 36      | 9       | 14            | 19            |
| 0B        | 40      | 9       | 16            | 21            |
| 0C        | 44      | 11      | 18            | 23            |
| 0D        | 48      | 11      | 20            | 25            |
| 0E        | 56      | 13      | 24            | 29            |
| 0F        | 68      | 13      | 30            | 35            |
| 10        | 48      | 9       | 18            | 25            |
| 11        | 56      | 9       | 22            | 29            |
| 12        | 64      | 13      | 26            | 33            |
| 13        | 72      | 13      | 30            | 37            |
| 14        | 80      | 17      | 34            | 41            |
| 15        | 88      | 17      | 38            | 45            |
| 16        | 104     | 21      | 46            | 53            |
| 17        | 128     | 21      | 58            | 65            |
| 18        | 80      | 9       | 38            | 41            |
| 19        | 96      | 9       | 46            | 49            |
| 1A        | 112     | 17      | 54            | 57            |
| 1B        | 128     | 17      | 62            | 65            |
| 1C        | 144     | 25      | 70            | 73            |
| 1D        | 160     | 25      | 78            | 81            |
| 1E        | 192     | 33      | 94            | 97            |
| 1F        | 240     | 33      | 118           | 121           |

| ICR (hex) | SCL 分频器 | SDA 保持值 | SCL 保持 (开始) 值 | SDA 保持 (停止) 值 |
|-----------|---------|---------|---------------|---------------|
| 20        | 160     | 17      | 78            | 81            |
| 21        | 192     | 17      | 94            | 97            |
| 22        | 224     | 33      | 110           | 113           |
| 23        | 256     | 33      | 126           | 129           |
| 24        | 288     | 49      | 142           | 145           |
| 25        | 320     | 49      | 158           | 161           |
| 26        | 384     | 65      | 190           | 193           |
| 27        | 480     | 65      | 238           | 241           |
| 28        | 320     | 33      | 158           | 161           |
| 29        | 384     | 33      | 190           | 193           |
| 2A        | 448     | 65      | 222           | 225           |
| 2B        | 512     | 65      | 254           | 257           |
| 2C        | 576     | 97      | 286           | 289           |
| 2D        | 640     | 97      | 318           | 321           |
| 2E        | 768     | 129     | 382           | 385           |
| 2F        | 960     | 129     | 478           | 481           |
| 30        | 640     | 65      | 318           | 321           |
| 31        | 768     | 65      | 382           | 385           |
| 32        | 896     | 129     | 446           | 449           |
| 33        | 1024    | 129     | 510           | 513           |
| 34        | 1152    | 193     | 574           | 577           |
| 35        | 1280    | 193     | 638           | 641           |
| 36        | 1536    | 257     | 766           | 769           |
| 37        | 1920    | 257     | 958           | 961           |
| 38        | 1280    | 129     | 638           | 641           |
| 39        | 1536    | 129     | 766           | 769           |
| 3A        | 1792    | 257     | 894           | 897           |
| 3B        | 2048    | 257     | 1022          | 1025          |
| 3C        | 2304    | 385     | 1150          | 1153          |
| 3D        | 2560    | 385     | 1278          | 1281          |
| 3E        | 3072    | 513     | 1534          | 1537          |
| 3F        | 3840    | 513     | 1918          | 1921          |

表 12-17. 标识符接收模式设置

| IDAM1 | IDAM0 | 标识符接收模式        |
|-------|-------|----------------|
| 0     | 0     | 2 个 32 位接收 滤波器 |
| 0     | 1     | 4 个 16 位接收 滤波器 |
| 1     | 0     | 8 个 8 位接收 滤波器  |
| 1     | 1     | 滤波器关闭          |

表 12-18. 标识符接收有效标志指示器

| IDHIT2 | IDHIT1 | IDHIT0 | 标识符接收有效标志  |
|--------|--------|--------|------------|
| 0      | 0      | 0      | 滤波器 0 有效标志 |
| 0      | 0      | 1      | 滤波器 1 有效标志 |
| 0      | 1      | 0      | 滤波器 2 有效标志 |
| 0      | 1      | 1      | 滤波器 3 有效标志 |
| 1      | 0      | 0      | 滤波器 4 有效标志 |
| 1      | 0      | 1      | 滤波器 5 有效标志 |
| 1      | 1      | 0      | 滤波器 6 有效标志 |
| 1      | 1      | 1      | 滤波器 7 有效标志 |

IDHITx 指示器总是与前景缓冲器（RxFG）中的报文有关。当报文被转移到接收器 FIFO 的前景缓冲器时，指示器也相应更新。

12.3.12 MSCAN 其他寄存器 (CANMISC)

这种寄存器提供了一些其他功能。

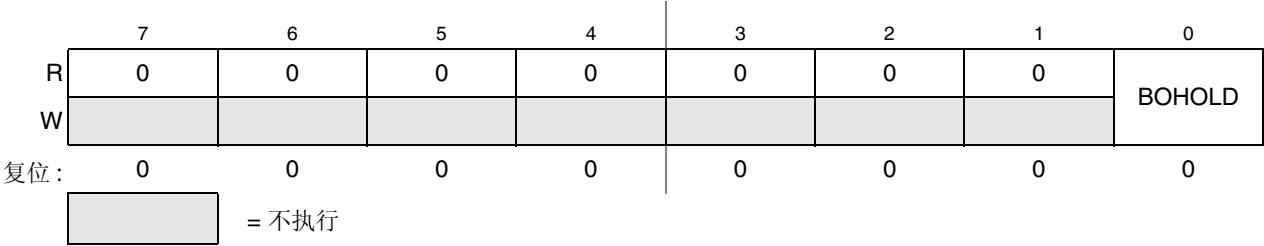


图 12-16. MSCAN 其他寄存器 (CANMISC)

读取：任何时间

写入：任何时间；写入 ‘1’ 清除标志，写入 ‘0’ 忽略标志

表 12-19. CANMISC 寄存器字段描

| 字段          | 描述                                                                                                                                                                                                     |
|-------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 0<br>BOHOLD | 总线脱离状态持续到用户请求 —12.3.2, “控制寄存器 1 (CANCTL1)” “MSCAN 控制寄存器 1 (CANCTL1)” 中设置了 BORM, 此标志位显示模块是否已经进入总线脱离状态。清除该位则请求从总线脱离恢复。如需了解详细报文, 12.6.2, “总线脱离恢复”。<br>0 模块未总线脱离, 或在总线脱离状态并已请求恢复<br>1 模块总线脱离, 并保持该状态直到用户请求 |

12.3.15 MSCAN 标识符接收寄存器 (CANIDAR0-7)

一旦接受，每条报文将写入后台接收缓冲器。只有当报文通过了标识符接收和标识符掩码寄存器中的滤波，CPU 才被告知读取报文（接受），否则报文会被下一条报文覆盖（丢弃）。

MSCAN 的接收寄存器采用逐位方式（参见 12.5.3，“标识符接收滤波器”），应用于 IDR0 - IDR3 寄存器（参见 12.4.1，“标识符寄存器 (IDR0 至 IDR3)”）of incoming messages in a bit by bit manner（参见 12.5.3，“标识符接收滤波器”）。

对于扩展标识符，要应用所有四个接收和掩码寄存器。对于标准标识符，只应用前两个（CANIDAR0/1、CANIDMR0/1）。

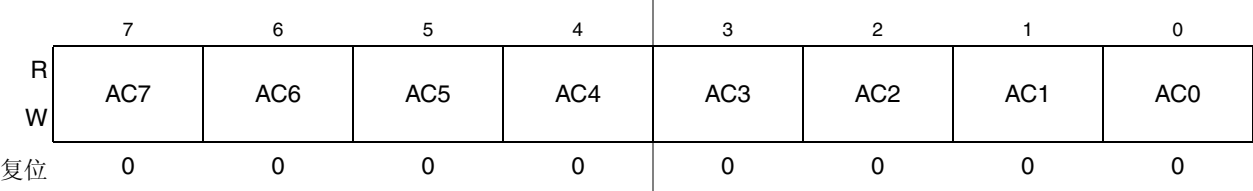


图 12-19. MSCAN 标识符接收寄存器（第一页）— CANIDAR0-CANIDAR3

读取：任何时间  
写入：处于初始化模式的任何时间 (INITRQ = 1 and INITAK = 1)

表 12-20. CANIDAR0-CANIDAR3 寄存器字段描述

| 字段             | 描述                                                                                       |
|----------------|------------------------------------------------------------------------------------------|
| 7:0<br>AC[7:0] | 接收码位— AC[7:0] 由用户定义的位顺序组成，通过这种方式，接收报文缓冲器的相关标识符寄存器（IDRn）的相应位进行比较。比较结果然后用相应标识符掩码寄存器进行掩码屏蔽。 |

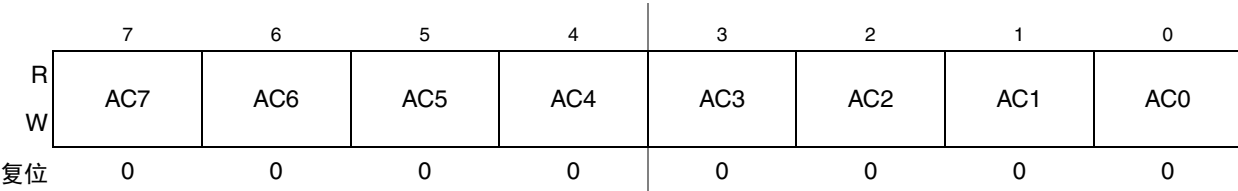


图 12-20. MSCAN 标识符接收标识符（第二页）— CANIDAR4-CANIDAR7

读取：任何时间  
写入：处于初始化模式的任何时间 (INITRQ = 1 and INITAK = 1)

表 12-21. CANIDAR4-CANIDAR7 寄存器字段描述

| 字段             | 描述                                                                                       |
|----------------|------------------------------------------------------------------------------------------|
| 7:0<br>AC[7:0] | 接收码位— AC[7:0] 由用户定义的位顺序组成，通过这种方式，接收报文缓冲器的相关标识符寄存器（IDRn）的相应位进行比较。比较结果然后用相应标识符掩码寄存器进行掩码屏蔽。 |

### 12.5.3.2 协议违反保护

MSCAN 能够防止用户由于编程错误而意外违反 CAN 协议。保护逻辑实施以下功能：

- 接收和发送错误计数器不能写入或以别的方式操作。
- 当 MSCAN 在线时，控制 MSCAN 的配置的所有寄存器均不能被修改。MSCAN 必须处于初始化模式。CANCTL0/CANCTL1 寄存器中的相应 INITRQ/INITAK 握手位（参见 12.3.1，“MSCAN 控制寄存器 0 (CANCTL0)”）作为一个锁来保护以下寄存器：
  - MSCAN 控制 1 寄存器 (CANCTL1)
  - MSCAN 总线定时寄存器 0 和 1 (CANBTR0, CANBTR1)
  - MSCAN 标识符接收控制寄存器 (CANIDAC)
  - MSCAN 标识符接收寄存器 (CANIDAR0 - CANIDAR7)
  - MSCAN 标识符掩码寄存器 (CANIDMR0 - CANIDMR7)
- 当 MSCAN 进入节电模式或初始化模式时，TXCAN 管脚立即被强制进入隐性状态（参见 12.5.5.6，“MSCAN 断电模式”和 12.5.5.5，“MSCAN I 初始化模式”）。
- MSCAN 使能位 (CANE) 在正常系统操作模式下只能写入一次，从而为意外禁止 MSCAN 提供了进一步保护。

### 12.5.3.3 时钟系统

图 12-42 显示 MSCAN 时钟发生电路的结构。

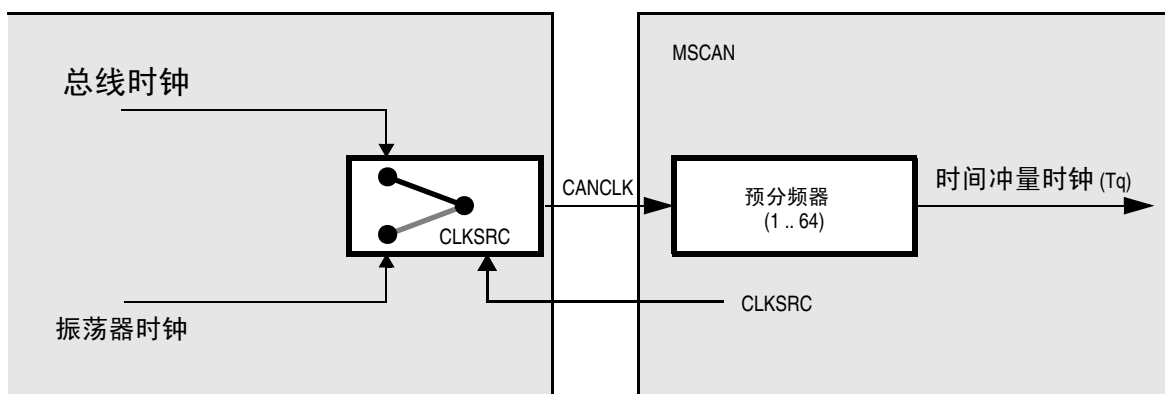


图 12-42. MSCAN 时钟机制

CANCTL1 寄存器 (12.3.2/-214) 中的时钟源位 (CLKSRC) 决定内部 CANCLK 是连接到晶体振荡器（振荡器时钟）输出还是连接到总线时钟。

必须选择能满足 CAN 协议的振荡器精度要求（高达 0.4%）的时钟源。此外，对于高 CAN 总线速率（1 Mbps）来说，要求 45%-55% 的时钟占空比。

如果总线时钟从 PLL 中生成，由于抖动，建议选择振荡器时钟而不是总线时钟，特别是以较快的 CAN 总线速率时。PLL 锁可能太宽，不能确保所需的时钟精度。

对于那些没有时钟和复位发生器（CRG）的微控制器，CANCLK 的驱动则来自晶体振荡器（振荡时钟）。

### 12.5.5.5 MSCAN I 初始化模式

在初始化模式中，正在进行的任何发送或接收都会立即中止，与 CAN 总线的同步丢失，并可能引起 CAN 协议违反。为了防止 CAN 总线系统出现严重的违反后果，MSCAN 立即驱动 TXCAN 管脚进入隐性状态。

#### 注意

进入初始化模式时，用户负责保证 MSCAN 不在工作态。推荐步骤是在 CANCTL0 寄存器中设置 INITRQ 位前，把 MSCAN 置入睡眠模式（SLPRQ = 1，SLPAK = 1）。否则，中止正在发送的报文可能导致错误情况，并影响到其他 CAN 总线节点。

在初始化模式中，MSCAN 被停止。然而，接口寄存器仍然可以访问。这种模式用来将 CANCTL0、CANRFLG、CANIER、CANTFLG、CANTIER、CANTARQ、CANTAACK 和 CANTBSEL 寄存器复位为它们的默认值。此外，MSCAN 还使能 CANBTR0、CANBTR1 位计时寄存器的配置以及 CANIDAC、CANIDAR 和 CANIDMR 报文滤波器。参见 12.3.1，“MSCAN 控制寄存器 0 (CANCTL0)”，有关初始化模式的详细描述。

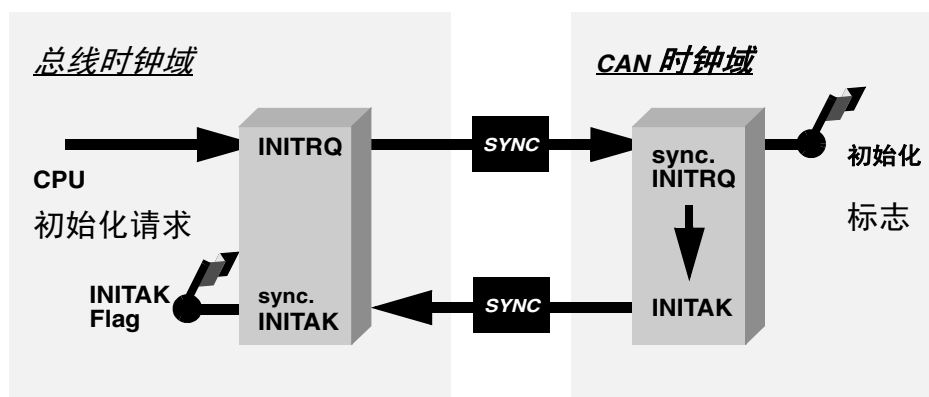


图 12-46. 初始化请求 / 确认周期

由于 MSCAN 内的独立时钟域，INITRQ 必须通过采用特殊握手机制与所有时钟同步。这种握手导致了进一步的同步延迟（参见图 12-46，“初始化请求 / 确认周期”）。

如果 CAN 总线上没有正在传输的报文，最小延迟将是两个额外的总线时钟和三个额外的 CAN 时钟。当 MSCAN 的所有部件都处于初始化模式时，t.INITAK 标志置位。应用软件必须将 INITAK 作为握手标志，以便请求（INITRQ）进入初始化模式。

#### 注意

在使能初始化模式（INITRQ = 1 and INITAK = 1）前，CPU 不能清除 INITRQ。

### 14.3.2 发射器功能描述

本小节描述 SCI 发射器的整体结构图，以及发送中断和闲置字符的一些专用功能。发射器结构图如图 14-2。

发射器输出 (TxD) 闲置状态默认为逻辑高态 (复位后 TXINV = 0)。如果 TXINV = 1，发射器输出就被颠倒。通过在 SCiXC2 中设置 TE 位，发射器被使能。这会排队前导信号字符，前导信号字符是闲置状态的一个完整字符帧。发射器然后保持闲置状态，直到发送数据缓冲器中出现数据。通过把数据写入 SCI 数据寄存器 (SCiXD)，程序把数据保存到发送数据缓冲器。

SCI 发射器的中心元件是长度为 10 或 11 位 (取决于 M 控制位中的设置) 的发送移位寄存器。对于本小节的剩余部分，我们假设 M = 0，选择正常的 8 位数据模式。在 8 位数据模式中，移位寄存器中有 1 个起始位、8 个数据位和 1 个停止位。当发送移位寄存器可以用于新 SCI 字符时，在发送数据寄存器中等待的值被传输到移位寄存器 (与波特率时钟同步)，同时设置发送数据寄存器空 (TDRE) 状态标记，显示另外一个字符可以写入 SCiXD 的发送数据缓冲器。

如果停止位移出 TxD 管脚后发送数据缓冲器中没有新字符在等待，发射器设置发送完成标记，进入闲置模式，TxD 处于高态，等待发送更多字符。

将 0 写入 TE 不会立即释放管脚使其成为通用 I/O 管脚。正在进行的任何发送活动必须首先完成，这包括正在发送的数据字符、已进入队列的闲置字符和已进入队列的中止字符。

#### 14.3.2.1 发送中断和排队闲置

SCiXC2 中的 SBK 控制位用来发送中止字符，中止字符最初用来引起旧式电传打字接收器的注意。中止字符是逻辑 0 (10 位时间，包括启动和停止位) 的全字符时间。13 位时间的较长中止字符可以通过设置 BRK13 = 1 进行使能。一般来说，程序要等待 TDRE 进行设置，以显示信息的最后一个字符已经移动到发送移位器，然后依次把 1 和 0 写入 SBK 位。一旦移位器可用，该操作就立即对将发送的中止字符进行排队。如果当已进入队列的中止符进入移位器 (与波特率时钟同步) 时 SBK 仍然为 1，额外的中止字符会进入队列。如果接收器件是另一个飞思卡尔半导体 SCI，中止字符将作为所有 8 个数据位中的 0 进行接收，并出现成帧错误 (FE = 1)。

当使用闲置线路唤醒时，信息之间就需要闲置 (逻辑 1) 的全字符时间，以唤醒正处于睡眠状态的任何接收器。在正常情况下，程序会等待 TDRE 进行设置，显示信息的最后字符已经移动到发送移位器，然后依次把 0 和 1 写入 TE 位。一旦移位器可用，该操作就立即对将发送的闲置字符进行排队。只要 TE = 0 时移位器中的字符没有完成，SCI 发射器永远不会真正放弃 TxD 管脚的控制。如果移位器在 TE = 0 时有完成的可能，则设置通用 I/O 控制，这样与 TxD 共享的管脚就是驱动逻辑 1 的输出。这确保了 TxD 线路看起来像是正常闲置线路，即便在向 TE 写入 0 和 1 的过程中 SCI 失去对端口管脚的控制。

中止字符的长度受 BRK13 和 M 位的影响，如下表所示。

表 14-9. 中止字符长度

| BRK13 | M | 中止字符长度 |
|-------|---|--------|
| 0     | 0 | 10 位时间 |
| 0     | 1 | 11 位时间 |
| 1     | 0 | 13 位时间 |
| 1     | 1 | 14 位时间 |

## 第 15 章

### 实时计数器 (S08RTCV1)

#### 15.1 简介

RTC 模块包括一个 8 位计数器、一个 8 位比较器、几个二进制和十进制预分频器、三个时钟源和一个可编程定期中断。该模块可用于时刻、日历或任何任务调度功能。此外，它可以从低功耗模式中提供周期性唤醒服务而不需要外部组件。

MC9S08DZ60 系列的所有器件都带有 RTC。

##### 15.1.1 RTC 时钟信号名称

本章中提及的 ERCLK 和 IRCLK 分别对应信号 MCGERCLK 和 MCGIRCLK。

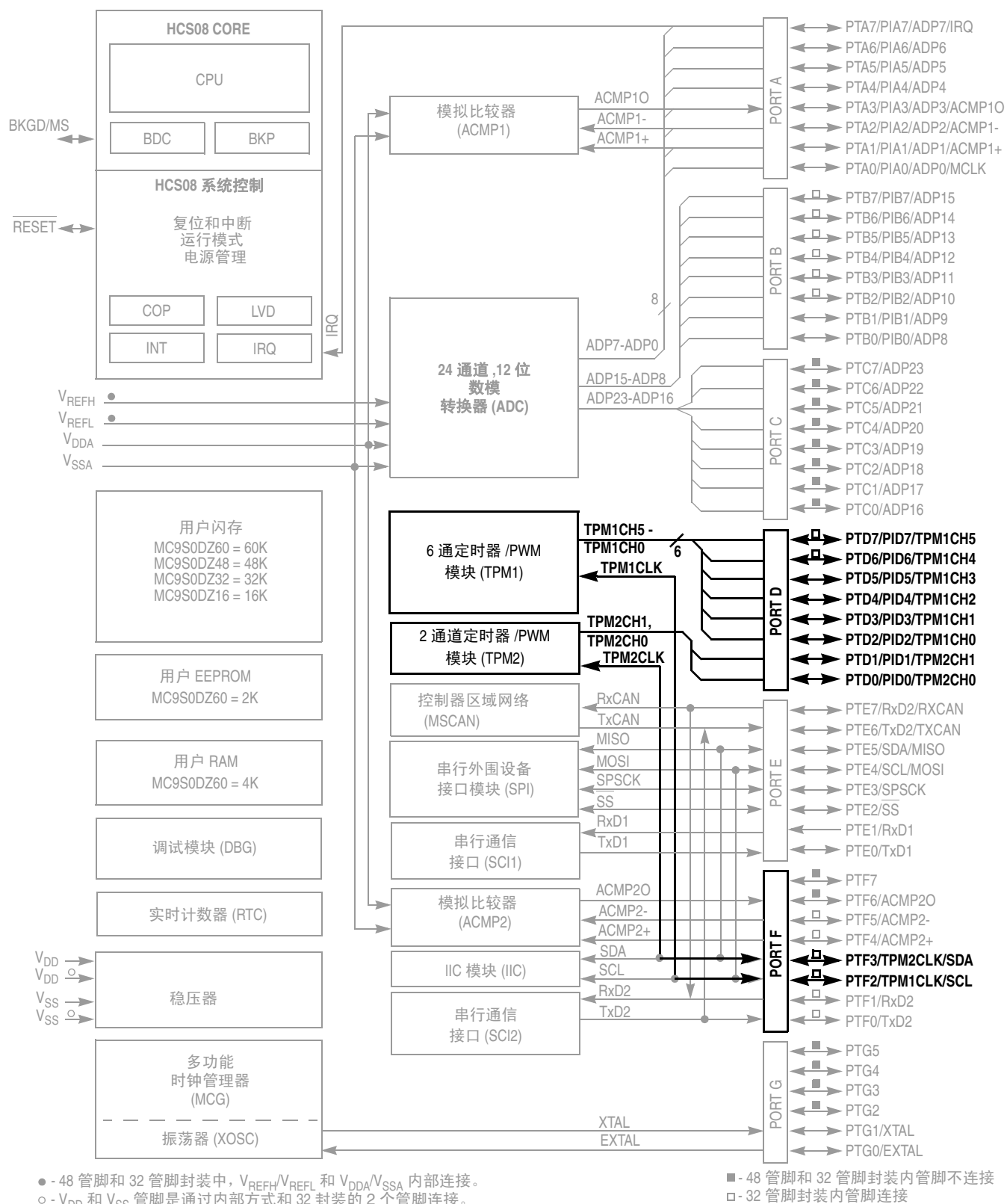


Figure 16-1. MC9S08DZ60 结构图

当通道被配置用于边缘对齐 PWM (CPWMS=0, MSnB=1 and ELSnB:ELSnA not = 0:0) 时, 数据方向被修改; TPMxCHn 管脚被强制用作受 TPM 控制的输出, 而 ELSnA 控制管脚上 PWM 输出信号的极性。当 ELSnB:ELSnA=1:0 时, TPMxCHn 管脚在每个新周期开始时被强制进入高态 (TPMxCNT=0x0000); 管脚在通道值寄存器与定时器计数器匹配时强制进入低态。当 n ELSnA=1 时, TPMxCHn 管脚在每个新周期开始时被强制进入低态 (TPMxCNT=0x0000); 而管脚在通道值寄存器与定时器计数器匹配时强制进入高态。

TPMxMODH:TPMxMODL = 0x0008  
TPMxCnVH:TPMxCnVL = 0x0005

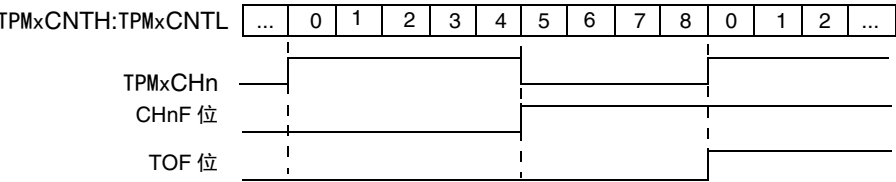


图 16-3. 边缘对齐 PWM 的 High-True 脉冲

TPMxMODH:TPMxMODL = 0x0008  
TPMxCnVH:TPMxCnVL = 0x0005

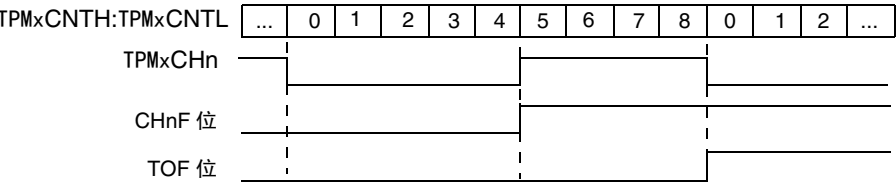


图 16-4. 边缘对齐 PWM 的 Low-True 脉冲

17.4.3.7 调试控制寄存器 (DBGC)

这个寄存器可以在任何时间读或写。

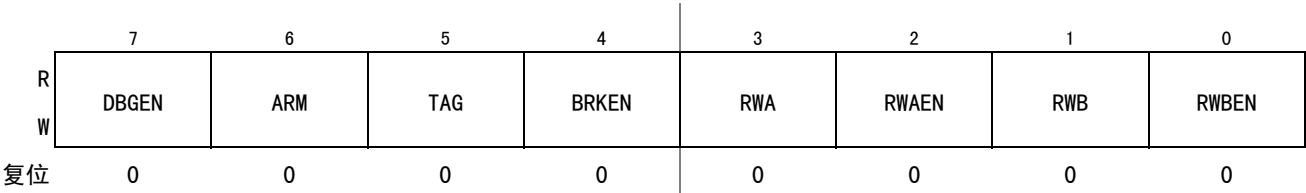


图 17-7. 调试控制寄存器 (DBGC)

表 17-4. DBGC 寄存器字段描述

| 字段         | 描述                                                                                                                                                                                                    |
|------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 7<br>DBGEN | 调试模块启用 — 来用启用调试模块。DBGEN 不能设置为 1，如果 MCU 是安全的。<br>0 DBG 禁用<br>1 DBG 启用                                                                                                                                  |
| 6<br>ARM   | 打开控制 — 控制调试器是否在 FIFO 中比较和存储信息。采用写操作来设置该位 (和 ARMF)，完成调试运行就是自动清除它。将 ARM 或 DBGEN 写为 0，可以停止任何调试运行。<br>0 调试器没有打开<br>1 调试器被打开                                                                               |
| 5<br>TAG   | 标记 / 强制选择 — 控制送到 CPU 的中断请求是否为标签或强制型请求。如果 BRKEN = 0，这个位就没有意义或无效。<br>0 CPU 中断请求作为强制型请求<br>1 CPU 中断请求作为标签型请求                                                                                             |
| 4<br>BRKEN | 中断启用 — 控制触发事件是否向 CPU 生成中断请求。触发事件可以使信息存储在 FIFO 中而不必向 CP 生成中断请求。对于结束跟踪，如果比较器 (s) 和 R/W 满足触发条件，则发出 CPU 中断请求。对于起始跟踪，则当 FIFO 满时发出 CPU 中断请求。TRGSEL 不影响 CPU 中断请求的定时。<br>0 CPU 不断请求未启用<br>1 触发器触发向 CPU 发出中断请求 |
| 3<br>RWA   | 比较器 A 的 R/W 比较值 — 当 RWAEN = 1，这个位确定是否用读或写接入来鉴定比较器 A，当 RWAEN = 0，RWA 和 R/W 信号不影响比较器 A。<br>0 比较器 A 只在写周期上匹配<br>1 比较器 A 只在读周期上匹配                                                                         |
| 2<br>RWAEN | 启用比较器 A 的 R/W — 控制比较器 A 的匹配是否考虑这个水平的 R/W。<br>0 R/W 未用在比较 A 中<br>1 R/W 用在比较 A 中                                                                                                                        |
| 1<br>RWB   | 比较器 B 的 R/W 比较值 — 当 RWBEN = 1，这个位确定是否用读或写接入来鉴定比较器 B。当 RWBEN = 0，RWA 和 R/W 信号不影响比较器 B。<br>0 比较器 B 只在写周期上匹配<br>1 比较器 B 只在读周期上匹配                                                                         |
| 0<br>RWBEN | 启用比较器 B 的 R/W B — 控制比较器 B 的匹配是否考虑这个水平的 R/W。<br>0 R/W 未用在比较 B 中<br>1 R/W 用在比较 B 中                                                                                                                      |

# 附录 A

## 电气特征

### A.1 简介

本小节包含本文档出版时 MC9S08DZ60 系列微控制器最精确的电气和时序信息。

### A.2 参数分类

本附件中显示的电气参数通过各种方法得到了保证。为了让客户更好地理解，我们进行了如下分类，并在合适的地方对表中的参数进行了相应地标注：

表 A-1. 参数分类

|   |                                                              |
|---|--------------------------------------------------------------|
| P | 在各个器件上进行生产测试时这些参数都得到了保证。                                     |
| C | 这些参数通过设计特性表征来实现的，方法是从统计上测量整个工艺参数变化的相关样本尺寸。                   |
| T | 这些参数通过对典型条件下的典型设备（除非另有说明）进行小规模采样进行设计特性表征而获得。典型列中显示的所有值均属本类别。 |
| D | 这些参数主要源自于仿真。                                                 |

#### 注意

参数表“C”栏中显示了相应的分类。

### A.3 绝对最大额定值

绝对最大额定值仅仅强调额定值，不保证最大值的功能操作。超过表 A-2 中指定限度的压力可能会影响设备可靠性或造成设备的永久损坏。有关功能操作条件的信息，请参考本小节中的其它表格。

本芯片含有防高静电压或电场的电路，保护设备免遭损坏。然而，我们还是建议采取一些正常的防范措施，以避免任何高于最大额定电压的电压应用到该高阻电路。如果未使用的输入固定到一个适当的逻辑电压水平（例如， $V_{SS}$  或  $V_{DD}$ ）。

## A.10 外部振荡器 (XOSC) 特性

表 A-11. 振荡器电气规范 (温度范围 = -40 - 125 °C)

| 编号    | C | 参数                                       | 符号                               | 最小值             | 典型值 <sup>1</sup> | 最大值  | 单位  |  |
|-------|---|------------------------------------------|----------------------------------|-----------------|------------------|------|-----|--|
| 16    | C | 振荡器晶体或共鸣器（EREFS = 1, ERCLKEN = 1         |                                  |                 |                  |      |     |  |
|       |   | 低量程（RANGE = 0）                           | f <sub>lo</sub>                  | 32              | —                | 38.4 | kHz |  |
|       |   | 高量程（RANGE = 1）FEE 或 FBE 模式 <sup>2</sup>  | f <sub>hi-fll</sub>              | 1               | —                | 5    | MHz |  |
|       |   | 高量程（RANGE = 1）PEE 或 PBE 模式 <sup>3</sup>  | f <sub>hi-pll</sub>              | 1               | —                | 16   | MHz |  |
|       |   | 高量程（RANGE = 1, HGO = 1）BLPE 模式           | f <sub>hi-hgo</sub>              | 1               | —                | 16   | MHz |  |
|       |   | 高量程（RANGE = 1, HGO = 0）BLPE 模式           | f <sub>hi-lp</sub>               | 1               | —                | 8    | MHz |  |
| 17    | — | 载荷电容器                                    | C <sub>1</sub><br>C <sub>2</sub> | 参见晶体或共鸣器制造商的推荐。 |                  |      |     |  |
| 18    | — | 反馈电阻器                                    |                                  |                 |                  |      |     |  |
|       |   | 低量程（32 kHz to 100 kHz）                   | R <sub>F</sub>                   | —               | 10               | —    | MΩ  |  |
|       |   | 高量程（1 MHz to 16 MHz）                     |                                  | —               | 1                | —    | MΩ  |  |
| 19    | — | 串行电阻器                                    |                                  |                 |                  |      |     |  |
|       |   | 低量程，低增益（RANGE = 0, HGO = 0）              | R <sub>S</sub>                   | —               | 0                | —    | kΩ  |  |
|       |   | 低量程，高增益（RANGE = 0, HGO = 1）              |                                  | —               | 100              | —    |     |  |
|       |   | 高量程，低增益（RANGE = 1, HGO = 0）              |                                  | —               | 0                | —    |     |  |
|       |   | 高量程，高增益（RANGE = 1, HGO = 1）              |                                  | —               | 0                | 0    |     |  |
|       |   | ≥ 8 MHz                                  |                                  | —               | 0                | 10   |     |  |
|       |   | 4 MHz                                    |                                  | —               | 0                | 20   |     |  |
| 1 MHz | — | 0                                        |                                  | 20              |                  |      |     |  |
| 20    | T | 晶体启动时间 <sup>4</sup>                      |                                  |                 |                  |      |     |  |
|       |   | 低量程，低增益（RANGE = 0, HGO = 0）              | t <sub>CSTL-LP</sub>             | —               | 200              | —    | ms  |  |
|       |   | 低量程，高增益（RANGE = 0, HGO = 1）              | t <sub>CSTL-HGO</sub>            | —               | 400              | —    |     |  |
|       |   | 高量程，低增益（RANGE = 1, HGO = 0） <sup>5</sup> | t <sub>CSTH-LP</sub>             | —               | 5                | —    |     |  |
|       |   | 高量程，高增益（RANGE = 1, HGO = 1） <sup>4</sup> | t <sub>CSTH-HGO</sub>            | —               | 15               | —    |     |  |
| 21    | T | 方波输入时钟频率（EREFS = 0, ERCLKEN = 1）         |                                  |                 |                  |      |     |  |
|       |   | FEE 或 FBE 模式 <sup>2</sup>                | f <sub>extal</sub>               | 0.03125         | —                | 5    | MHz |  |
|       |   | PEE 或 PBE 模式 <sup>3</sup>                |                                  | 1               | —                | 16   |     |  |
|       |   | BLPE 模式                                  |                                  | 0               | —                | 40   |     |  |

<sup>1</sup> 典型数据是电压为 3.0 V、温度为 25°C 时的数据或推荐值。

<sup>2</sup> 当为 FEE 或 FBE 模式配置 MCG 时, 必须能够用 RDIV 将输入时钟源分割在 31.25 kHz 至 39.0625 kHz 的范围内。

<sup>3</sup> 当为 PEE 或 PBE 模式配置 MCG 时, 能够能够用 RDIV 将输入时钟源分割在 1 kHz 至 2 kHz 的范围内。

<sup>4</sup> 该参数是描述性数据, 未在每个器件上进行测试。要达到规范, 必须遵守正确的 PC 主板布局流程。

<sup>5</sup> 4 MHz 晶体。

A.12.1 控制时序

表 A-13. 控制时序

| 编号 | C | 参数                                                                 | 符号                   | 最小值                  | 典型值      | 最大值  | 单位      |
|----|---|--------------------------------------------------------------------|----------------------|----------------------|----------|------|---------|
| 1  |   | 总线频率 ( $t_{cyc} = 1/f_{Bus}$ )                                     | $f_{Bus}$            | dc                   | —        | 20   | MHz     |
| 2  |   | 内部低功率振荡器时间                                                         | $t_{LPO}$            | 700                  |          | 1300 | $\mu s$ |
| 3  |   | 外部复位脉冲宽度 <sup>1</sup>                                              | $t_{extrst}$         | $1.5 \times t_{cyc}$ |          | —    | ns      |
| 4  |   | 复位低驱动器 <sup>2</sup>                                                | $t_{rstdrv}$         | $34 \times t_{cyc}$  |          | —    | ns      |
| 5  |   | 激活背景调试调试模式锁定建立时间                                                   | $t_{MSSU}$           | 25                   |          | —    | ns      |
| 6  |   | 激活背景调试调试模式锁定保持时间                                                   | $t_{MSH}$            | 25                   |          | —    | ns      |
| 7  |   | IRQ/PIAx/ PIBx/PIDx 脉冲宽度<br>异步路径 <sup>2</sup><br>同步路径 <sup>3</sup> | $t_{LIH}, t_{IHIL}$  | 100<br>$1.5 t_{cyc}$ | —        | —    | ns      |
| 8  | T | 端口升降时间 —<br>低输出驱动器 ( $PTxDS = 0$ ) (载荷 = 50 pF) <sup>3</sup>       | $t_{Rise}, t_{Fall}$ |                      |          |      | ns      |
|    |   | 斜率控制禁用 ( $PTxSE = 0$ )                                             |                      | —                    | 40       |      |         |
|    |   | 斜率控制启用 ( $PTxSE = 1$ )                                             |                      | —                    | 75       |      |         |
|    |   | 端口升降时间 —<br>高输出驱动器 ( $PTxDS = 1$ ) (载荷 = 50 pF) <sup>3</sup>       | $t_{Rise}, t_{Fall}$ |                      |          |      | ns      |
|    |   | 斜率控制禁用 ( $PTxSE = 0$ )<br>斜率控制启用 ( $PTxSE = 1$ )                   |                      | —<br>—               | 11<br>35 |      |         |

<sup>1</sup> 这是被识别为复位管脚请求所保证的最短脉冲。不保证更短脉冲来覆盖来自内部源的复位请求。

<sup>2</sup> 当发起任意复位时，内部电路驱动 复位 pin 低管脚下降，实现大约 34 个  $t_{cyc}$  周期。在 POR 复位后，总线时钟频率更改为未调整的 DCO 频率 ( $f_{复位} = (f_{dco\_ut}) / 4$ )，因为 TRIM 被复位为 0x80，FTRIM 被复位为 0。而且还额外除以 2，因为 BDIV 被复位为 0:1。在其他复位后，trim 始终保持在预先设定的值上。

<sup>3</sup> 定时分别显示为 20%  $V_{DD}$  和 80%  $V_{DD}$  水平。温度范围是  $-40^{\circ}C$  至  $125^{\circ}C$ 。

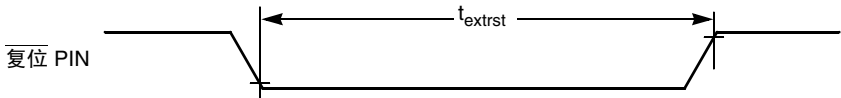


图 A-2. 复位时序