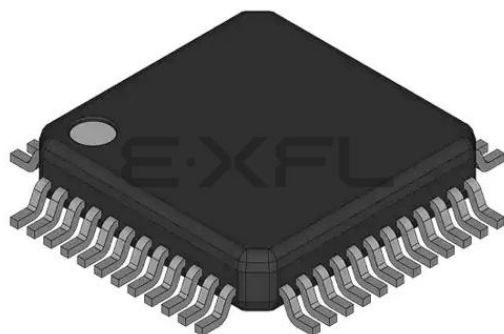




Welcome to [E-XFL.COM](https://www.e-xfl.com)

### What is "[Embedded - Microcontrollers](#)"?

"[Embedded - Microcontrollers](#)" refer to small, integrated circuits designed to perform specific tasks within larger systems. These microcontrollers are essentially compact computers on a single chip, containing a processor core, memory, and programmable input/output peripherals. They are called "embedded" because they are embedded within electronic devices to control various functions, rather than serving as standalone computers. Microcontrollers are crucial in modern electronics, providing the intelligence and control needed for a wide range of applications.

### Applications of "[Embedded - Microcontrollers](#)"

#### Details

|                            |                                                                                                                                               |
|----------------------------|-----------------------------------------------------------------------------------------------------------------------------------------------|
| Product Status             | Active                                                                                                                                        |
| Core Processor             | S08                                                                                                                                           |
| Core Size                  | 8-Bit                                                                                                                                         |
| Speed                      | 40MHz                                                                                                                                         |
| Connectivity               | CANbus, I <sup>2</sup> C, LINbus, SCI, SPI                                                                                                    |
| Peripherals                | LVD, POR, PWM, WDT                                                                                                                            |
| Number of I/O              | 39                                                                                                                                            |
| Program Memory Size        | 60KB (60K x 8)                                                                                                                                |
| Program Memory Type        | FLASH                                                                                                                                         |
| EEPROM Size                | 2K x 8                                                                                                                                        |
| RAM Size                   | 4K x 8                                                                                                                                        |
| Voltage - Supply (Vcc/Vdd) | 2.7V ~ 5.5V                                                                                                                                   |
| Data Converters            | A/D 16x12b                                                                                                                                    |
| Oscillator Type            | External                                                                                                                                      |
| Operating Temperature      | -40°C ~ 85°C (TA)                                                                                                                             |
| Mounting Type              | Surface Mount                                                                                                                                 |
| Package / Case             | 48-LQFP                                                                                                                                       |
| Supplier Device Package    | 48-LQFP (7x7)                                                                                                                                 |
| Purchase URL               | <a href="https://www.e-xfl.com/pro/item?MUrl=&amp;PartUrl=s9s08dz60f2clf">https://www.e-xfl.com/pro/item?MUrl=&amp;PartUrl=s9s08dz60f2clf</a> |

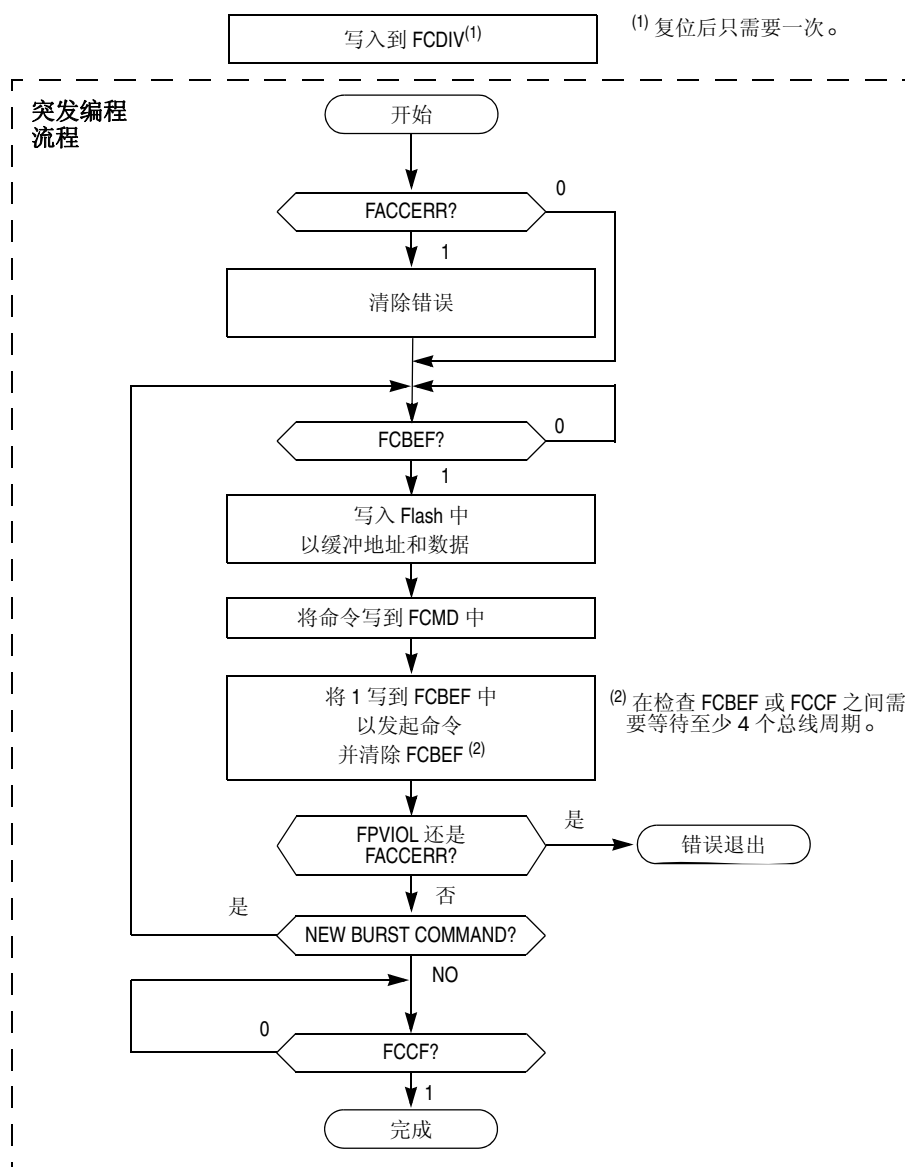


图 4-3. 突发编程流程图

### 4.5.5 分区擦除终止

分区擦除终止操作用于终止正在进行的分区擦除操作，以便使其他分区可用于读取和编程操作而不需要等待分区擦除完成。

分区擦除终止命令写入顺序如下：

1. 写入任何 Flash 或 EEPROM 地址以开始分区擦除终止命令的命令写入顺序。写入的地址和数据将被忽略。
2. 向 FCMD 寄存器中写入分区擦除终止命令 0x47。
3. 将一个 1 写入到 FCBEF 中来发起分区擦除终止命令以清除 FSTAT 寄存器中的 FCBEF 标记。



6.5.4.4 D 端口斜率使能寄存器 (PTDSE)

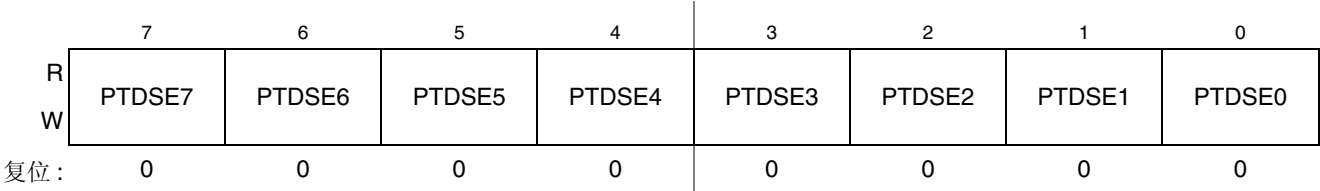


图 6-27. D 端口寄存器斜率使能 (PTDSE)

表 6-25. PTDSE 寄存器字段描述

| 字段                | 描述                                                                                                                            |
|-------------------|-------------------------------------------------------------------------------------------------------------------------------|
| 7:0<br>PTDSE[7:0] | <b>D 端口位输出斜率使能</b> — 这些控制位决定着是否为相关的 PTD 管脚使能输出斜率控制。对于配置为输入的 D 端口管脚，这些位不会产生任何影响。<br>0 D 端口位 - 输出斜率控制禁止。<br>1 D 端口位 - 输出斜率控制使能。 |

**注意：**工程样品和最终成品的斜率复位默认值可能不同。一定要将斜率控制初始化为所需的值，以确保正确的操作。

6.5.4.5 D 端口驱动强度选择寄存器 (PTDDS)

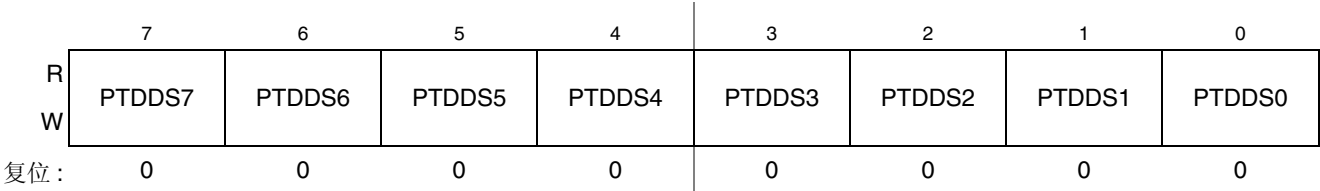


图 6-28. D 端口寄存器驱动强度选择 (PTDDS)

表 6-26. PTDDS 寄存器字段描述

| 字段                | 描述                                                                                                                                 |
|-------------------|------------------------------------------------------------------------------------------------------------------------------------|
| 7:0<br>PTDDS[7:0] | <b>D 端口位输出驱动强度选择</b> — 这些控制位为相关 PTD 管脚选择低输出驱动和高输出驱动。对于配置为输入的 D 端口管脚，这些位不会产生任何影响。<br>0 D 端口位 - 选择的低输出驱动强度。<br>1 D 端口位 - 选择的高输出驱动强度。 |

### 7.2.3 堆栈指针 (SP)

这个 16 位地址指针寄存器指向自动后进先出 (LIFO) 堆栈上的下一个可用位置。该堆栈可以位于 64Kb 地址空间的任意位置，64Kb 地址空间具有 RAM，大小可以是可用 RAM 量的任意值。该堆栈用于自动保存子程序调用的返回地址，以及在中断期间供本地变量使用的返回地址和 CPU 寄存器。AIS (立即值加到堆栈指针) 指令向 SP 添加一个 8 位带符号的立即值。这通常供用于堆栈上的本地变量的空间分配或取消分配。

SP 在复位时被强制放在 0x00FF 上，以实现与早期 M68HC05 系列的兼容性。在复位初始化期间，HCS08 程序通常将 SP 中的值更改为片上 RAM 最后位置 (最高地址) 的地址，以释放直接页面 RAM (从片上寄存器末端到 0x00FF)。

为了实现与 M68HC05 系列的兼容，指令中还包括 RSP (复位堆栈指针) 指令，但很少在 HCS08 程序中使用，因为它只影响堆栈指针的低阶部分。

### 7.2.4 程序计数器 (PC)

程序计数器是一个 16 位寄存器，它包含将要获取的下一个指令或操作数的地址。

在正常的程序执行过程中，每次获取指令或操作数时，程序计数器就会自动累加到下一个顺序存储器位置。跳转、分支、中断和返回操作加载地址到程序计数器，而非下一个顺序位置的存储器地址，这被称为 change-of-flow (流程转换)。

复位时，程序计数器被加载位于 0xFFFFE 和 0xFFFF 的复位向量。这里保存的向量是退出复位状态后将要执行的第一个指令的地址。

### 7.2.5 条件码寄存器 (CCR)

8 位条件码寄存器包括中断屏蔽 (I) 和 5 个显示刚执行指令的结果的标记。位 6 和 5 永远设为 1。下面的几个段落描述了一般条件下的条件码位功能。如需了解各个指令如何设置 CCR 位的更多信息，请参见“HCS08 系列参考手册第 1 卷”，飞思卡尔半导体文档订购编号 HCS08RMv1。

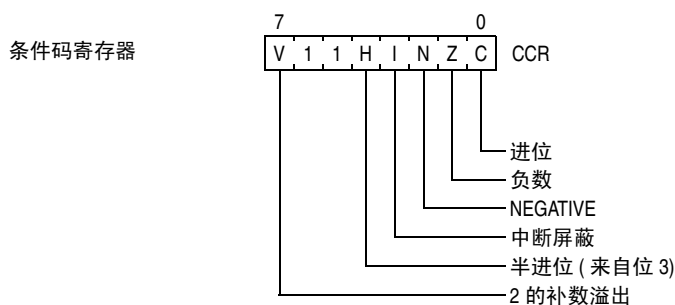


图 7-2. 条件码寄存器

表 7-2. 指令集小结 (第 7 页, 共 9 页)

| Source Form                                                                                                     | Operation                                                                                                                                                                        | Address Mode                                        | Object Code                                                                      | Cycles                               | Cyc-by-Cyc Details                                       | Affect on CCR |         |
|-----------------------------------------------------------------------------------------------------------------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------------------------------------|----------------------------------------------------------------------------------|--------------------------------------|----------------------------------------------------------|---------------|---------|
|                                                                                                                 |                                                                                                                                                                                  |                                                     |                                                                                  |                                      |                                                          | V I 1 H       | I N Z C |
| RSP                                                                                                             | 复位堆栈指针 (低字节)<br>SPL `` \$FF<br>(高字节未受影响)                                                                                                                                         | INH                                                 | 9C                                                                               | 1                                    | p                                                        | - 1 1 -       | - - - - |
| RTI                                                                                                             | 从中断返回<br>SP `` (SP) + \$0001; Pull (CCR)<br>SP `` (SP) + \$0001; Pull (A)<br>SP `` (SP) + \$0001; Pull (X)<br>SP `` (SP) + \$0001; Pull (PCH)<br>SP `` (SP) + \$0001; Pull (PCL) | INH                                                 | 80                                                                               | 9                                    | uuuuufppp                                                | ↑ 1 1 ↑       | ↑↑↑↑    |
| RTS                                                                                                             | 从子程序返回<br>SP `` SP + \$0001; Pull (PCH)<br>SP `` SP + \$0001; Pull (PCL)                                                                                                         | INH                                                 | 81                                                                               | 5                                    | ufppp                                                    | - 1 1 -       | - - - - |
| SBC #opr8i<br>SBC opr8a<br>SBC opr16a<br>SBC oprx16,X<br>SBC oprx8,X<br>SBC ,X<br>SBC oprx16,SP<br>SBC oprx8,SP | 减去进位<br>A `` (A) - (M) - (C)                                                                                                                                                     | IMM<br>DIR<br>EXT<br>IX2<br>IX1<br>IX<br>SP2<br>SP1 | A2 ii<br>B2 dd<br>C2 hh ll<br>D2 ee ff<br>E2 ff<br>F2<br>9E D2 ee ff<br>9E E2 ff | 2<br>3<br>4<br>4<br>3<br>3<br>5<br>4 | pp<br>rpp<br>prpp<br>prpp<br>rpp<br>rfp<br>pprpp<br>prpp | ↑ 1 1 -       | -↑↑↑    |
| SEC                                                                                                             | 设置进位<br>(C `` 1)                                                                                                                                                                 | INH                                                 | 99                                                                               | 1                                    | p                                                        | - 1 1 -       | - - - 1 |
| SEI                                                                                                             | 设置中断屏蔽位<br>(I `` 1)                                                                                                                                                              | INH                                                 | 9B                                                                               | 1                                    | p                                                        | - 1 1 -       | 1 - - - |
| STA opr8a<br>STA opr16a<br>STA oprx16,X<br>STA oprx8,X<br>STA ,X<br>STA oprx16,SP<br>STA oprx8,SP               | 将累加器保存在存储器中<br>M `` (A)                                                                                                                                                          | DIR<br>EXT<br>IX2<br>IX1<br>IX<br>SP2<br>SP1        | B7 dd<br>C7 hh ll<br>D7 ee ff<br>E7 ff<br>F7<br>9E D7 ee ff<br>9E E7 ff          | 3<br>4<br>4<br>3<br>2<br>5<br>4      | wpp<br>pwpp<br>pwpp<br>wpp<br>wp<br>ppwpp<br>pwpp        | 0 1 1 -       | -↑↑-    |
| STHX opr8a<br>STHX opr16a<br>STHX oprx8,SP                                                                      | 保存 H:X (索引寄存器)<br>(M:M + \$0001) `` (H:X)                                                                                                                                        | DIR<br>EXT<br>SP1                                   | 35 dd<br>96 hh ll<br>9E FF ff                                                    | 4<br>5<br>5                          | wwpp<br>pwpp<br>pwpp                                     | 0 1 1 -       | -↑↑-    |
| STOP                                                                                                            | 使能中断: 停止处理<br>参见 MCU 文档<br>I 位 `` 0; 停止处理                                                                                                                                        | INH                                                 | 8E                                                                               | 2                                    | fp...                                                    | - 1 1 -       | 0 - - - |
| STX opr8a<br>STX opr16a<br>STX oprx16,X<br>STX oprx8,X<br>STX ,X<br>STX oprx16,SP<br>STX oprx8,SP               | 将 X (索引寄存器的低 8 位) 保存在存储器中<br>M `` (X)                                                                                                                                            | DIR<br>EXT<br>IX2<br>IX1<br>IX<br>SP2<br>SP1        | BF dd<br>CF hh ll<br>DF ee ff<br>EF ff<br>FF<br>9E DF ee ff<br>9E EF ff          | 3<br>4<br>4<br>3<br>2<br>5<br>4      | wpp<br>pwpp<br>pwpp<br>wpp<br>wp<br>ppwpp<br>pwpp        | 0 1 1 -       | -↑↑-    |

表 7-2. 指令集小结 (第 8 页, 共 9 页)

| Source Form                                                                                                     | Operation                                                                                                                                                                                                                                                                                               | Address Mode                                        | Object Code                                                                      | Cycles                               | Cyc-by-Cyc Details                                       | Affect on CCR |         |
|-----------------------------------------------------------------------------------------------------------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------------------------------------|----------------------------------------------------------------------------------|--------------------------------------|----------------------------------------------------------|---------------|---------|
|                                                                                                                 |                                                                                                                                                                                                                                                                                                         |                                                     |                                                                                  |                                      |                                                          | V I 1 H       | I N Z C |
| SUB #opr8i<br>SUB opr8a<br>SUB opr16a<br>SUB oprx16,X<br>SUB oprx8,X<br>SUB ,X<br>SUB oprx16,SP<br>SUB oprx8,SP | 减<br>$A \leftarrow (A) - (M)$                                                                                                                                                                                                                                                                           | IMM<br>DIR<br>EXT<br>IX2<br>IX1<br>IX<br>SP2<br>SP1 | A0 ii<br>B0 dd<br>C0 hh ll<br>D0 ee ff<br>E0 ff<br>F0<br>9E D0 ee ff<br>9E E0 ff | 2<br>3<br>4<br>4<br>3<br>3<br>5<br>4 | pp<br>rpp<br>prpp<br>prpp<br>rpp<br>rfp<br>pprpp<br>prpp | ↑ 1 1 -       | - ↓ ↓ ↓ |
| SWI                                                                                                             | 软件中断<br>$PC \leftarrow (PC) + \$0001$<br>推 (PCL); $SP \leftarrow (SP) - \$0001$<br>推 (PCH); $SP \leftarrow (SP) - \$0001$<br>推 (X); $SP \leftarrow (SP) - \$0001$<br>推 (A); $SP \leftarrow (SP) - \$0001$<br>推 (CCR); $SP \leftarrow (SP) - \$0001$<br>$I \leftarrow 1$ ;<br>PCH 中断向量高字节<br>PCL 中断向量低字节 | INH                                                 | 83                                                                               | 11                                   | sssssvvfppp                                              | - 1 1 -       | 1 - - - |
| TAP                                                                                                             | 将累加器转移到 CCR<br>$CCR \leftarrow (A)$                                                                                                                                                                                                                                                                     | INH                                                 | 84                                                                               | 1                                    | p                                                        | ↑ 1 1 ↑       | ↑ ↓ ↓ ↓ |
| TAX                                                                                                             | 将累加器转移到 X (索引寄存器低)<br>$X \leftarrow (A)$                                                                                                                                                                                                                                                                | INH                                                 | 97                                                                               | 1                                    | p                                                        | - 1 1 -       | - - - - |
| TPA                                                                                                             | 将 CCR 转移到累加器<br>$A \leftarrow (CCR)$                                                                                                                                                                                                                                                                    | INH                                                 | 85                                                                               | 1                                    | p                                                        | - 1 1 -       | - - - - |
| TST opr8a<br>TSTA<br>TSTX<br>TST oprx8,X<br>TST ,X<br>TST oprx8,SP                                              | 负数或 0(M) 测试<br>$(M) - \$00$<br>$(A) - \$00$<br>$(X) - \$00$<br>$(M) - \$00$<br>$(M) - \$00$<br>$(M) - \$00$                                                                                                                                                                                             | DIR<br>INH<br>INH<br>IX1<br>IX<br>SP1               | 3D dd<br>4D<br>5D<br>6D ff<br>7D<br>9E 6D ff                                     | 4<br>1<br>1<br>4<br>3<br>5           | rfpp<br>p<br>p<br>rfpp<br>rfp<br>prfpp                   | 0 1 1 -       | - ↓ ↓ - |
| TSX                                                                                                             | 将 SP 转移到索引寄存器。<br>$H:X \leftarrow (SP) + \$0001$                                                                                                                                                                                                                                                        | INH                                                 | 95                                                                               | 2                                    | fp                                                       | - 1 1 -       | - - - - |
| TXA                                                                                                             | 将 X (索引寄存器低) 转移到累加器上<br>$A \leftarrow (X)$                                                                                                                                                                                                                                                              | INH                                                 | 9F                                                                               | 1                                    | p                                                        | - 1 1 -       | - - - - |

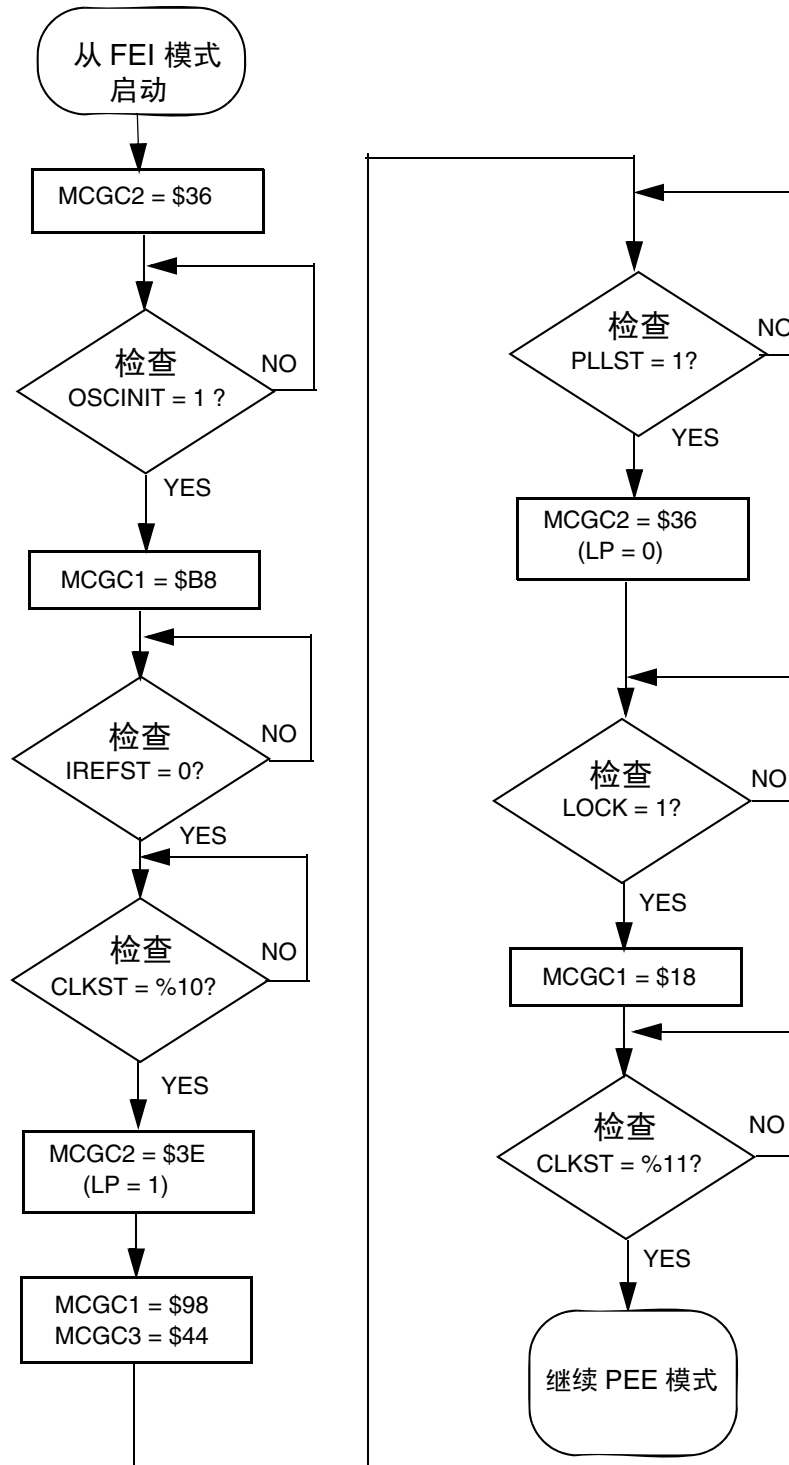


图 8-12. 使用 8 MHz 晶体从 FEI 转换到 PEE 模式的流程图

## 第 9 章

### 模拟比较器 (S08ACMPV3)

#### 9.1 介绍

模拟比较器模块（ACMP）提供用来比较两个模拟输入电压，或者一个输入电压和一个内部参考电压的电路。比较器电路能够在整个电源电压范围内操作（轨到轨操作）。

MC9S08DZ60 系列的所有 MCU 都能在 64 管脚的封装中提供两个全功能 ACMP。48 管脚封装的 MCU 有两个 ACMP，但 ACMP2 的输出管脚没有引出。32 管脚封装的 MCU 只有一个全功能 ACMP。

#### NOTE

MC9S08DZ60 系列器件的工作电压范围较高（2.7 V --5.5 V），不支持 STOP1 模式。请忽略 STOP1 的参考。

##### 9.1.1 ACMP 配置报文

当使用带死区参考电压为 ACMP+ 输入时，用户必须通过在 SPMSC1 中设置 BGBE =1，使能死区缓冲，详细内容 5.8.7，“系统电源管理状态和控制寄存器 1 (SPMSC1)”。如需了解死区电压参考报文 A.6，“DC 特性”。

## 10.3 外部信号描述

ADC 模块最多可支持 28 个独立模拟输入。它还需要 4 个电源 / 参考 / 接地连接。

表 10-2. 信号属性

| 名称         | 功能     |
|------------|--------|
| AD27-AD0   | 模拟通道输入 |
| $V_{REFH}$ | 高参考电压  |
| $V_{REFL}$ | 低参考电压  |
| $V_{DDAD}$ | 模拟电源   |
| $V_{SSAD}$ | 模拟接地   |

### 10.3.1 模拟电源 ( $V_{DDAD}$ )

ADC 模拟部分使用  $V_{DDAD}$  作为其电源连接。在有些封装中,  $V_{DDAD}$  与  $V_{DD}$  是内部连接。如果是外部连接, 将  $V_{DDAD}$  管脚连到与  $V_{DD}$  相同的电平。为了确保干净的  $V_{DDAD}$  信号, 可能还需要外部滤波。

### 10.3.2 模拟接地 ( $V_{SSAD}$ )

ADC 模拟部分使用  $V_{SSAD}$  作为其接地连接。在有些封装中,  $V_{SSAD}$  与  $V_{SS}$  是内部连接。如果是外部连接, 将  $V_{SSAD}$  管脚连到与  $V_{SS}$  相同的电平。

### 10.3.3 参考电压高 ( $V_{REFH}$ )

$V_{REFH}$  是转换器的高参考电压。在有些封装中,  $V_{REFH}$  与  $V_{DDAD}$  是内部连接。如果是外部连接,  $V_{REFH}$  可以连接到与  $V_{DDAD}$  相同的电平, 或者由介于  $V_{DDAD}$  最低限值和  $V_{DDAD}$  电平之间的外部源驱动 ( $V_{REFH}$  必须不能超过  $V_{DDAD}$ )。

### 10.3.4 参考电压低 ( $V_{REFL}$ )

$V_{REFL}$  是转换器的低参考电压。在有些封装中,  $V_{REFL}$  与  $V_{SSAD}$  是内部连接。如果是外部连接, 将  $V_{REFL}$  管脚连到和  $V_{SSAD}$  相同的电平。

### 10.3.5 模拟通道输入 ( $ADx$ )

ADC 模块最多可支持 28 个独立的模拟输入。通过  $ADCH$  通道选择位选择转换。

## 10.5 功能描述

复位期间或当 ADCH 位都高时，ADC 模块禁止。当已经完成当前转换，而下一次转换还未发起时，模块进入空闲状态。空闲时，模块处于最低功耗状态。

ADC 可以对软件选择的任意通道实施模数转换。在 12 位和 10 位模式中，所选的通道电压通过逐次逼近算法被转换成 12 位数字结果。在 8 位模式中，所选的通道电压通过逐次逼近算法被转换成 9 位数字结果。

转换完成后，结果保存在数据寄存器（ADCRH 和 ADCRL）中。在 10 位模式中，结果被圆整到 10 位并保存在数据寄存器（ADCRH 和 ADCRL）中。在 8 位模式中，结果被圆整到 8 位并保存在 ADCRL 中。然后设置转换完成标记（COCO），如果已经使能了转换完成中断（AIEN = 1），则触发中断。

ADC 模块能够自动地把转换结果与比较寄存器的内容进行比较。通过设置 ACFE 位并结合任意一种转换模式和配置一起运行，就使能了比较功能。

### 10.5.1 时钟选择和分频控制

ADC 模块可选择 4 个时钟源之一，然后由可配置值进行分频，生成转换器的输入时钟（ADCK）。时钟源通过 ADICLK 位设置从以下源中选择。

- 总线时钟，等于软件运行的频率。这是复位后的默认选择。
- 总线时钟除以 2，如果总线时钟很高，允许总线时钟最大除以 16。
- ALTCLK，由此 MCU 定义（参见本章节的概述部分）。
- 异步时钟（ADACK）- 该时钟从 ADC 模块内部时钟源产生。当 MCU 则处于等待或 STOP3 模式时，此时钟源仍然有效，从而实现此模式下的低噪音转换。

无论选择哪种时钟，其频率必须在 ADCK 的指定频率范围内。如果可用时钟太慢，ADC 将无法保证正常运行。如果可用时钟太快，那么时钟必须分频为适当的频率。除数由 ADIV 位指定，可以是 1、2、4 或 8。

### 10.5.2 输入选择和管脚控制

管脚控制寄存器（APCTL3，APCTL2 和 APCTL1）用来禁止对作为模拟输入的管脚的 I/O 控制功能。当置位管脚控制寄存器相应位时，对应的 MCU 管脚进入以下状态：

- 输出缓冲器进入高阻抗状态。
- 输入缓冲器禁止。对于其输入缓冲器被禁止的任何管脚，I/O 端口读数均返回 0。
- 上拉禁止。

### 10.5.3 硬件触发

ADC 模块有一个可选的异步硬件转换触发 ADHWT，当设置了 ADTRG 位时，ADHWT 使能。并不是所有 MCU 上都有这个源。如需了解该 MCU 的特定 ADHWT 源的更多报文，请参见本章概述部分。

## 10.7 应用报文

本节介绍了在应用中使用 ADC 模块的相关报文。ADC 已被集成到微控制器中，供需要 A/D 转换器的嵌入式控制应用使用。

### 10.7.1 外部管脚和布线

以下几节讨论与 ADC 模块相关的外部管脚以及为获得最佳结果，应该如何使用它们。

#### 10.7.1.1 模拟电源管脚

ADC 模块有模拟电源和模拟地 ( $V_{DDAD}$  和  $V_{SSAD}$ )，在有些器件上它们作为独立管脚。在其余器件上， $V_{SSAD}$  与 MCU 数字  $V_{SS}$  共用同一管脚。还有一些器件， $V_{SSAD}$  和  $V_{DDAD}$  同时共用 MCU 数字电源管脚。在这些情况下，模拟电源就使用单独的电极极片，与相应的数字电源管脚内部相连，这样电源之间就保持一定程度的隔离。

当作为独立管脚出现时， $V_{DDAD}$  和  $V_{SSAD}$  必须连接到与它们相应的 MCU 数字电源 ( $V_{DD}$  和  $V_{SS}$ ) 相同的电压水平上，并且在布线时必须小心，以实现最好隔离效果，滤波电容要尽可能靠近芯片布置。

当为模拟和数字电源使用独立的电源时，这些电源间的接地连接必须在  $V_{SSAD}$  管脚位置。这应当是这些电源间唯一的接地连接（如果可能的话）。 $V_{SSAD}$  管脚是很好的单点接地位置。

#### 10.7.1.2 模拟参考管脚

除模拟电源外，ADC 模块还与两个参考电压输入连接。高参考是  $V_{REFH}$ ，在有些器件上可能被与  $V_{DDAD}$  相同的管脚共用。低参考是  $V_{REFL}$ ，在有些器件上可能被与  $V_{SSAD}$  相同的管脚共用。

当作为独立管脚出现时， $V_{REFH}$  可能连接到与  $V_{DDAD}$  相等的电压水平上，或者可能由介于  $V_{DDAD}$  最小规范和  $V_{DDAD}$  电平间的外部源驱动 ( $V_{REFH}$  必须不能超过  $V_{DDAD}$ )。当作为独立管脚出现时， $V_{REFL}$  必须连接到与  $V_{SSAD}$  相同的电压水平上，并且在布线时必须小心，以实现最好隔离效果，滤波电容要尽可能靠近芯片布置。

在每个逐次逼近步骤中用来给电容阵列充电所需的峰值电流型交流电通过  $V_{REFH}$  和  $V_{REFL}$  环路获取。满足这一电流要求的最佳外部组件是 0.1mF 电容器，必须有出色的高频特征。该电容器连接  $V_{REFH}$  和  $V_{REFL}$ ，必须尽可能靠近封装管脚。不建议在电路中使用电阻，因为会导致压降，进而可能导致转换错误。这个路径中的电感必须最小（仅寄生）。

#### 10.7.1.3 模拟输入管脚

外部模拟输入通常与 MCU 器件上的数字 I/O 管脚共用。在管脚控制寄存器中设置相应的控制位就能禁止管脚 I/O 控制。转换也可以在管脚控制寄存器位没设置时进行，建议在把管脚作为模拟输入使用时，最好设置管脚控制寄存器位。这样就可以避免可能的问题，因为输出缓冲器处于高电阻状态，且禁止上拉。此外，当输入缓冲器的输入不在  $V_{DD}$  或  $V_{SS}$  时，会消耗 DC 电流。因而为用作模拟输入的所有管脚设置管脚控制寄存器位，可以实现最低的工作电流。

表 11-2. IICF 字段描述

| 字段          | 描述                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                          |
|-------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 7–6<br>MULT | IIC 倍频因子。MULT 位定义倍频因子 mul。该倍频因子与 SCL 分频器一起，共同生成 IIC 波特率。MULT 位定义的倍频因子 mul 如下：<br>00 mul = 01<br>01 mul = 02<br>10 mul = 04<br>11 保留                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                         |
| 5–0<br>ICR  | <p>IIC 时钟率。IIC 位用来预分频总线时钟，以便进行比特率选择。这些位和 MULT 位确定 IIC 波特率、SDA 保持时间、SCL 开始保持时间和 SCL 停止保持时间。表 11-4 为 ICR 的相应值提供了 SCL 分频器和保持值。</p> <p>由倍频因子 mul 和 SCL 分频器生成 IIC 波特率。</p> $\text{IIC baud rate} = \frac{\text{bus speed (Hz)}}{\text{mul} \times \text{SCLdivider}} \quad \text{等式 11-1}$ <p>SDA 保持时间是从 SCL（IIC 时钟）的下降边沿到 SDA（IIC 数据）变化的延迟。</p> $\text{SDA 保持时间} = \text{总线周期 (s)} \times \text{mul} \times \text{SDA 保持值} \quad \text{等式 11-2}$ <p>SCL 开始保持时间是从 SDA（IIC 数据）的下降边沿（这时 SCL 处于高一开始状态）到 SCL（IIC 时钟）下降边沿的延迟。</p> $\text{SCL 开始保持时间} = \text{总线周期 (s)} \times \text{mul} \times \text{SCL 开始保持值} \quad \text{等式 11-3}$ <p>SCL 停止保持时间是从 SCL（IIC 时钟）的上升边沿到 SDA（IIC 数据）上升边沿的延迟（这时 SCL 处于高一停止状态）</p> $\text{SCL 停止保持时间} = \text{总线周期 (s)} \times \text{mul} \times \text{SCL 停止保持值} \quad \text{等式 11-4}$ |

例如，如果总线速率为 8 MHz，下表显示了不同 ICR 和 MULT 选择为达到 100kbps 的 IIC 波特率的可能保持时间值。

表 11-3. 8 MHz 总线速度保持时间值

| MULT | ICR  | 保持时间 ( μ s) |               |        |
|------|------|-------------|---------------|--------|
|      |      | SDA         | SDA<br>SCL 开始 | SCL 停止 |
| 0x2  | 0x00 | 3.500       | 3.000         | 5.500  |
| 0x1  | 0x07 | 2.500       | 4.000         | 5.250  |
| 0x1  | 0x0B | 2.250       | 4.000         | 5.250  |
| 0x0  | 0x14 | 2.125       | 4.250         | 5.125  |
| 0x0  | 0x18 | 1.125       | 4.750         | 5.125  |

11.8 初始化 / 应用报文

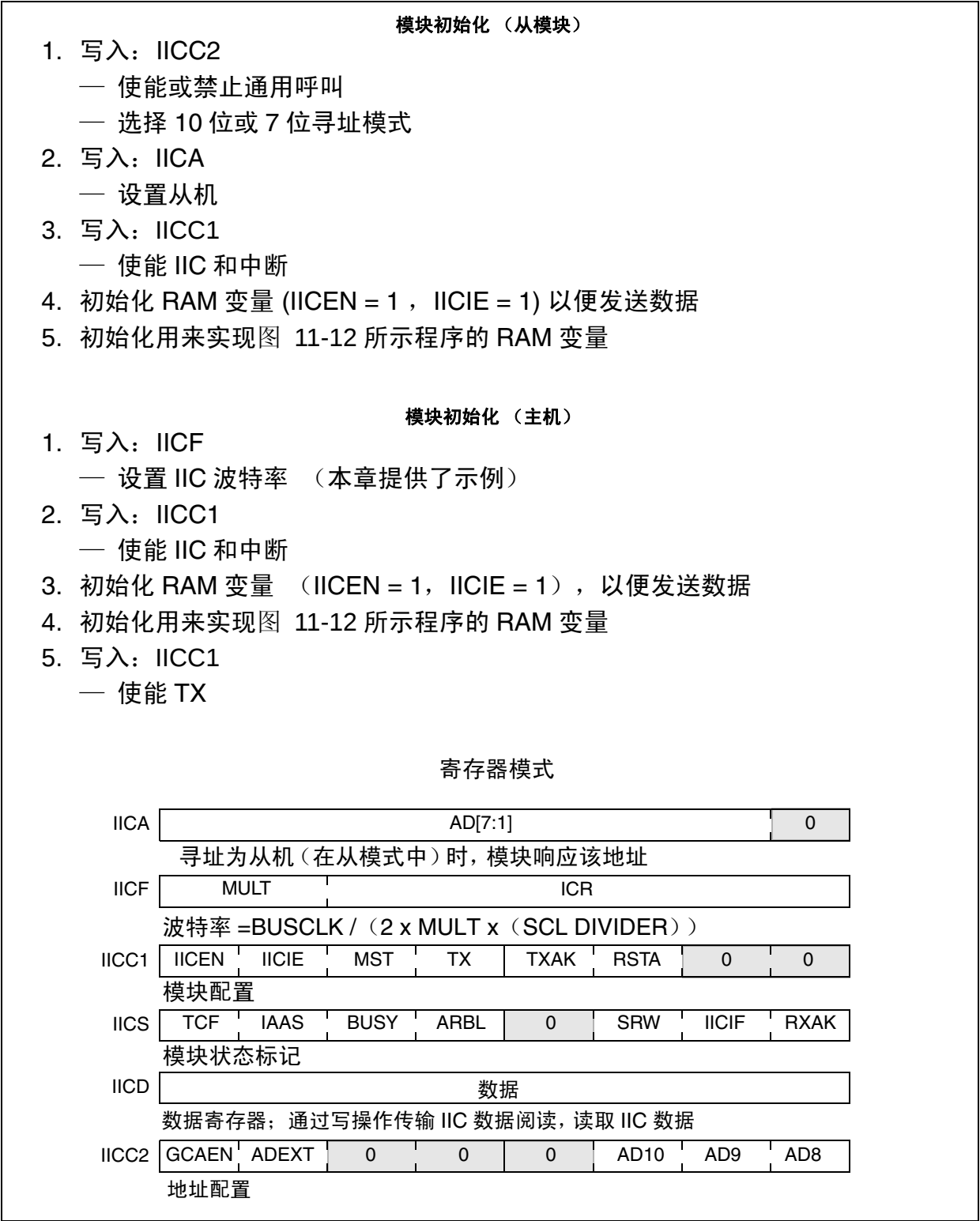


图 11-11. IIC 模块快速启动

表 12-2. 寄存器字段描述

| 字段          | 描述                                                                                                                                                                                                                                                                                           |
|-------------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 1<br>SLPAK  | 睡眠模式确认— 该标记显示 MSCAN 模块是否已经进入睡眠模式 ( 参见 12.5.5.4, “MSCAN 睡眠模式” )。它用作 SLPRQ 睡眠模式请求的握手标志。t.<br>当 SLPRQ = 1、SLPAK = 1 时, 睡眠模式是有效的。根据 WUPE 设置, 如果在处于睡眠模式检测到 CAN 总线有信号, MSCAN 将清除该标志。CPU 清除 SLPRQ 位也将复位 SLPK 位。<br>0 正在运行 —MSCAN 正常运行<br>1 睡眠模式使能 — MSCAN 已经进入睡眠模式                                  |
| 0<br>INITAK | 初始化模式确认— 该标志显示 MSCAN 模块是否处于初始化模式 ( 参见 12.5.5.5, “MSCAN I 初始化模式” )。它用作 INITRQ 初始化模式请求的握手标志。当 INITRQ = 1, INITAK = 1 时, 初始化模式被使能。当 MSCAN 处于初始化模式时, 寄存器 CANCTL1、CANBTR0、CANBTR1、CANIDAC、CANIDAR0 - CANIDAR7 和 CANIDMR0 - CANIDMR7 只能通过 CPU 写入<br>0 正在运行 —MSCAN 正常运行<br>1 初始化模式使能— MSCAN 处于初始化模式 |

12.3.3 MSCAN 总线计时寄存 0 (CANBTR0)

CANBTR0 寄存器配置 MSCAN 模块的各种 CAN 总线计时参数。

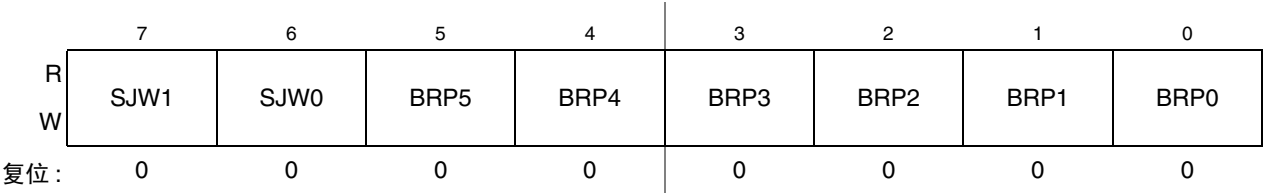


图 12-6. MSCAN 总线计时寄存器 0(CANBTR0)

读取: 任何时间  
写入: 处于初始化模式 ( INITRQ = 1, INITAK = 1 ) 的任何时间

表 12-3. CANBTR0 寄存器字段描述

| 字段              | 描述                                                                          |
|-----------------|-----------------------------------------------------------------------------|
| 7:6<br>SJW[1:0] | 同步跳转宽度—同步跳转宽度决定要实现 CAN 总线上的数据传输重新同步, 一个位可以缩短或延长的时间冲量 (Tq) 的最大值 ( 参见表 12-4). |
| 5:0<br>BRP[5:0] | 波特率预分频器—该位确定用来构建位计时的时间冲量 (Tq) 时钟 ( 参见表 12-5).                               |

读取：发现最低排列顺序位设置为 1，所有其他位读为 0

写入：未处于初始化模式的任何时间

表 12-15. CANTBSEL 寄存器字段描述

| 字段             | 描述                                                                                                                                                                                                                             |
|----------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 2:0<br>TX[2:0] | 发送缓冲器选择— 在 CANTXFG 寄存器空间里置位为 1 的最低位（例如 TX1 = 1、TX0 = 1 选择发送缓冲器 TX0；TX1 = 1、TX0 = 0 选择发送缓冲器 TX1）。如果相应 TXEx 位被清除，缓冲器被安排用于传输，所选发送缓冲器的读写接入会被拦截。（参见 12.3.6，“MSCAN 发送器标志寄存器 (CANTFLG)”）。<br>0 相关报文缓冲器不被选择<br>1 选择了相关报文缓冲器，如果是最低置 1 位 |

下面给出了一个 CANTBSEL 寄存器使用的简短编程示例。

Tx 为了获得下一个可用发送缓冲器，应用软件必须读取 CANTFLG 寄存器，并将该值重新写入 CANTBSE 寄存器。在该示例中，Tx 缓冲器 TX1 和 TX2 可用。从 CANTFLG 读取的值因此为 0b0000\_0110。当该值重新写入 CANTBSEL 时，CANTXFG 中选择 Tx 缓冲器 TX1，因为设置为 1 的最低位处于位 1。从 CANTBSEL 重新读取该值会导致 0b0000\_0010，因为只有设置为 1 的最低位显示。这种机制简化了应用软件选择下一个可用 Tx 缓冲器的逻辑。

- LDD CANTFLG; 读取值为 0b0000\_0110
- STD CANTBSEL; 写入值为 0b0000\_0110
- LDD CANTBSEL; 读取值为 0b0000\_0010

如果取消了所有发送报文缓冲器选择，则不允许访问 CANTXFG 缓冲器寄存器

### 12.3.11 MSCAN 标识符验收控制寄存器 (CANIDAC)

CANIDAC 寄存器如下所述用于标识符滤波器验收控制。

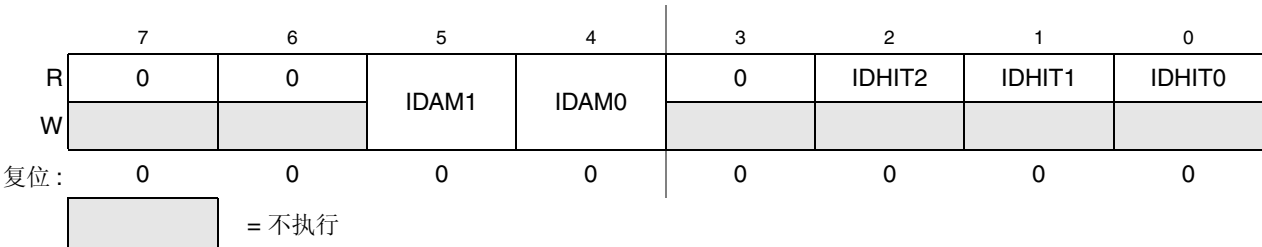


图 12-15. MSCAN 标识符验收控制寄存器 r (CANIDAC)

读取：任何时间

写入：处于初始化模式的任何时间 (INITRQ = 1 and INITAK = 1), except bits IDHITx, 只读位 IDHITx 除外。

表 12-16. CANIDAC 寄存器字段描述

| 字段                | 描述                                                                                                       |
|-------------------|----------------------------------------------------------------------------------------------------------|
| 5:4<br>IDAM[1:0]  | 标识符接收模式 — CPU 设置这种标志来定义标识符接收滤波器结构（参见 12.5.3，“标识符接收滤波器”）。表 12-17 总结了不同设置。在滤波器关闭模式中，不接收任何报文，因此前景缓冲器永远不会重载。 |
| 2:0<br>IDHIT[2:0] | 标识符接收有效标志指示器 — MSCAN 设置这些标志来显示标识符接收有效标志（参见 12.5.3，“标识符接收滤波器”）。表 12-18 总结了不同设置。                           |

| Register Name |        | Bit 7 | 6    | 5    | 4                  | 3                  | 2    | 1    | Bit0             |
|---------------|--------|-------|------|------|--------------------|--------------------|------|------|------------------|
| IDR0          | R<br>W | ID28  | ID27 | ID26 | ID25               | ID24               | ID23 | ID22 | ID21             |
| IDR1          | R<br>W | ID20  | ID19 | ID18 | SRR <sup>(1)</sup> | IDE <sup>(1)</sup> | ID17 | ID16 | ID15             |
| IDR2          | R<br>W | ID14  | ID13 | ID12 | ID11               | ID10               | ID9  | ID8  | ID7              |
| IDR3          | R<br>W | ID6   | ID5  | ID4  | ID3                | ID2                | ID1  | ID0  | RTR <sup>2</sup> |
| DSR0          | R<br>W | DB7   | DB6  | DB5  | DB4                | DB3                | DB2  | DB1  | DB0              |
| DSR1          | R<br>W | DB7   | DB6  | DB5  | DB4                | DB3                | DB2  | DB1  | DB0              |
| DSR2          | R<br>W | DB7   | DB6  | DB5  | DB4                | DB3                | DB2  | DB1  | DB0              |
| DSR3          | R<br>W | DB7   | DB6  | DB5  | DB4                | DB3                | DB2  | DB1  | DB0              |
| DSR4          | R<br>W | DB7   | DB6  | DB5  | DB4                | DB3                | DB2  | DB1  | DB0              |
| DSR5          | R<br>W | DB7   | DB6  | DB5  | DB4                | DB3                | DB2  | DB1  | DB0              |
| DSR6          | R<br>W | DB7   | DB6  | DB5  | DB4                | DB3                | DB2  | DB1  | DB0              |
| DSR7          | R<br>W | DB7   | DB6  | DB5  | DB4                | DB3                | DB2  | DB1  | DB0              |
| DLR           | R<br>W |       |      |      |                    | DLC3               | DLC2 | DLC1 | DLC0             |

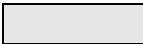
 = Unused, always read 0

图 12-23. 接收 / 发送报文缓冲器 — 扩展标识符映射

<sup>1</sup> SRR 和 IDE 都为 1。

<sup>2</sup> RTR 的位置在扩展和标准标识符映射间存在差异。

12.5.2 报文存储

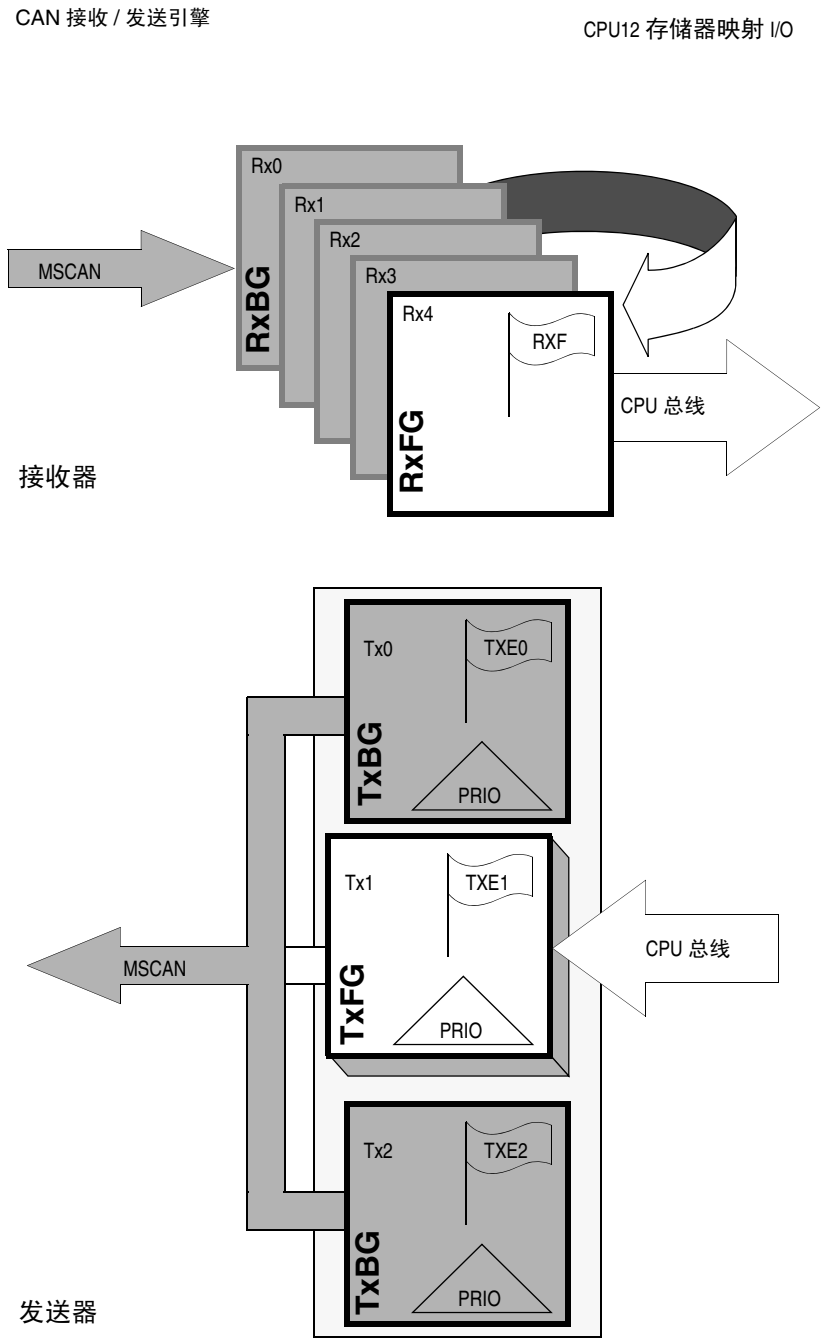


图 12-38. 报文缓冲器结构的用户模型

MSCAN 促进了一个能够满足一系列网络应用需求的先进报文存储系统。

# 第 14 章

## 串行通信接口 (S08SCIV4)

### 14.1 介绍

MC9S08DZ60 系列中的所有 MCU 都包括 SCI1 和 SCI2。

**注意**

MC9S08DZ60 系列器件在较高电压范围（2.7 V~5.5 V）中运行，不包括 STOP1 模式。请忽略 STOP1 参考。

#### 14.1.1 SCI2 配置信息

使用 SOPT1 寄存器中的 SCI2PS 位，SCI2 模块的 TxD2 和 RxD2 管脚的位置可以在软件控制下重新安排，如表 14-1. 所示。SOPT1 中的 SCI2PS 位选择哪两个通用 I/O 口参予 SCI2 通讯。

表 14-1. SCI2 位置选项

| SOPT1 中的 SCI2PS | TxD2 的端口管脚 | RxD2 的端口管脚 |
|-----------------|------------|------------|
| 0 (默认)          | PTF0       | PTF1       |
| 1               | PTE6       | PTE7       |

表 14-6. SCIS1 字段描述

| 字段        | 描述                                                                                                                                                                                                                                                                                                                                                                                                     |
|-----------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 5<br>RDRF | 接收数据寄存器已满标记 — 当字符从接收移位器传输到接收数据寄存器（SCID）时，设置 RDRF。要清除 RDRF，当 RDRF = 1 时读 SCIS1，然后读 SCI 数据寄存器（SCID）。<br>0 接收数据寄存器空。<br>1 接收数据寄存器已满。                                                                                                                                                                                                                                                                      |
| 4<br>IDLE | 闲置线路标记 — 在一段时间的活动后，当 SCI 接收线路已经闲置了一个全字符时间时，就设置 IDLE。当 ILT = 0，接收器在起始位后开始计数闲置位时间。因此，如果接收字符都为 1，这些位时间和停止位时间计数入接收器用于探测一个闲置线路所需逻辑高态（10 或 11 个位时间，取决于 M 控制位）的全字符时间。当 ILT = 1，接收器直到停止位后才开始计数闲置位时间。因此，停止位和前一字符末端的任何逻辑高态位时间不会计数入接收器用于探测一个闲置线路所需逻辑高态的全字符时间。<br>要清除 IDLE，当 IDLE = 1 时读取 SCIS1，然后读取 SCI 数据寄存器（SCID）。清除 IDLE 后，不能再次进行设置，直到接收到新字符且已设置了 RDRF。IDLE 只设置一次，即便接收线路闲置了很长一段时间。<br>0 没有检测到闲置线路<br>1 检测到闲置线路 |
| 3<br>OR   | 接收器溢出标记 — 当新的串行字符做好了传输到接收数据寄存器（缓冲器）的准备时，但原来接收的字符还没有从 SCID 读取，设置 OR。在这种情况下，新字符（和所有相关错误信息）丢失，因为没有空间将它们移到 SCID。要清除 OR，当 OR = 1 时读 SCIS1，然后读 SCI 数据寄存器（SCID）。<br>0 没有溢出<br>1 接收溢出（新 SCI 数据丢失）                                                                                                                                                                                                              |
| 2<br>NF   | 噪音标记 — 接收器中采用的先进的采样技术在起始位中提取 7 个样本，在每个数据位和停止位中提取 3 个样本。如果这些样本中任何一个样本与帧中任何位时间内的其余样本不一致，就要在 RDRF 为这个字符而置 1 的同时设置标记 NF。要清除 NF，读 SCIS1，然后读 SCI 数据寄存器（SCID）。<br>0 没有检测到噪音<br>1 SCID 中的已接收字符中检测到噪音                                                                                                                                                                                                           |
| 1<br>FE   | 成帧错误标记 — 当接收器在应该是停止位的时候检测到逻辑 0 时，同时设置 FE 和 RDRF。这表示接收器与字符帧没有完全统一。要清除 FE，当 FE = 1 时读 SCIS1，然后读 SCI 数据寄存器（SCID）。<br>0 未检测到成帧错误，这不能保证成帧正确。<br>1 成帧错误。                                                                                                                                                                                                                                                     |
| 0<br>PF   | 奇偶效验错误标记 — 当奇偶效验使能（PE = 1）且已接收字符中的奇偶校验位与预期奇偶效验值不一致时，同时设置 PF 和 RDRF。要清除 PF，读 SCIS1，然后读 SCI 数据寄存器（SCID）。<br>0 没有奇偶效验错误<br>1 奇偶效验错误                                                                                                                                                                                                                                                                       |

14.2.5 SCI 状态寄存器 2 (SCIS2)

该寄存器有一个只读状态标记。

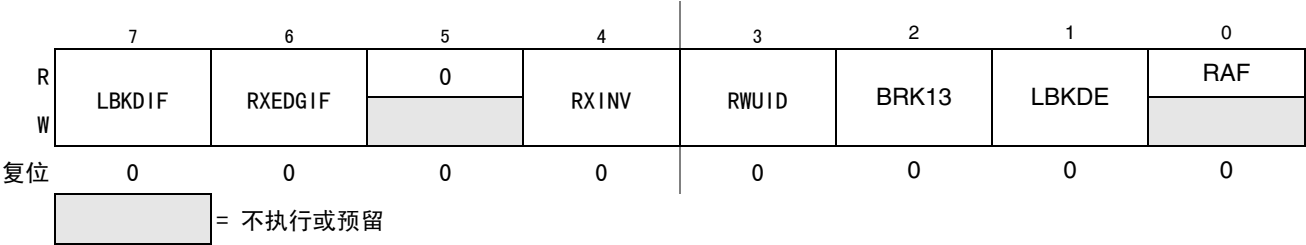


图 14-9. SCI 状态寄存器 2 (SCIS2)

## A.14 EMC 性能

电磁兼容性（EMC）性能在很大程度上取决于 MCU 所在的环境。主板设计及布局、电路拓扑选择、外部组件的位置和特性以及 MCU 软件操作等都在 EMC 性能中起到重要的作用。系统设计人员应参照飞思卡尔应用笔记，如 AN2321、AN1050、AN1263、AN2764 和 AN1259，获取优化 EMC 性能的建议和指导。

### A.14.1 辐射放射性

微控制器 RF 辐射放射性根据 IEC 61967-2 和 SAE J1752/3 标准，用 TEM/GTEM Cell 方法在 150 kHz 至 1 GHz 中进行测量。测量用安装在定制 EMC 评估板上的微控制器执行，同时运行专门的 EMC 测试软件。微控制器的放射性排放在 TEM 信元的两个封装方位（北和东）中测量。有关评估结果、条件和设置等的更多信息，请参考本器件的 EMC 评估报告。

所有方位中已测试配置的最大 RF 辐射放射性应小于或等于已报告的排放水平。

表 A-18. 3M05C Mask Set 的辐射放射性

| 参数                  | 符号            | 条件                                              | 频率             | $f_{osc}/f_{CPU}$         | 水平 <sup>1</sup><br>(最大值) | 单位         |
|---------------------|---------------|-------------------------------------------------|----------------|---------------------------|--------------------------|------------|
| 放射性排放、电场 — 条件 - TBD | $V_{RE\_TEM}$ | $V_{DD} = 5$<br>$T_A = +25^{\circ}C$<br>64 LQFP | 0.15 – 50 MHz  | 16 MHz 晶体 I<br>20 MHz Bus | 18                       | dB $\mu$ V |
|                     |               |                                                 | 50 – 150 MHz   |                           | 18                       |            |
|                     |               |                                                 | 150 – 500 MHz  |                           | 13                       |            |
|                     |               |                                                 | 500 – 1000 MHz |                           | 7                        |            |
|                     |               |                                                 | IEC Level      |                           | L                        | —          |
|                     |               |                                                 | SAE Level      |                           | 2                        | —          |

<sup>1</sup> 基于条件测试结果的数据。