



Welcome to E-XFL.COM

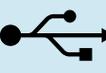
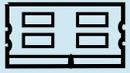
What is "[Embedded - Microcontrollers](#)"?

"[Embedded - Microcontrollers](#)" refer to small, integrated circuits designed to perform specific tasks within larger systems. These microcontrollers are essentially compact computers on a single chip, containing a processor core, memory, and programmable input/output peripherals. They are called "embedded" because they are embedded within electronic devices to control various functions, rather than serving as standalone computers. Microcontrollers are crucial in modern electronics, providing the intelligence and control needed for a wide range of applications.

Applications of "[Embedded - Microcontrollers](#)"

Details

| | |
|----------------------------|---|
| Product Status | Obsolete |
| Core Processor | ARM® Cortex®-M4 |
| Core Size | 32-Bit Single-Core |
| Speed | 72MHz |
| Connectivity | CANbus, I ² C, IrDA, SD, SPI, UART/USART |
| Peripherals | DMA, I ² S, LCD, LVD, POR, PWM, WDT |
| Number of I/O | 56 |
| Program Memory Size | 64KB (64K x 8) |
| Program Memory Type | FLASH |
| EEPROM Size | 2K x 8 |
| RAM Size | 16K x 8 |
| Voltage - Supply (Vcc/Vdd) | 1.71V ~ 3.6V |
| Data Converters | A/D 31x16b; D/A 1x12b |
| Oscillator Type | Internal |
| Operating Temperature | -40°C ~ 105°C (TA) |
| Mounting Type | Surface Mount |
| Package / Case | 81-LBGA |
| Supplier Device Package | 81-MAPBGA (10x10) |
| Purchase URL | https://www.e-xfl.com/product-detail/nxp-semiconductors/mk30dx64vmb7 |

| 系列 | 程序闪存 | 封装 | 关键特性 | | | | | |
|--------|-----------|------------|---|---|---|---|---|---|
| K60 系列 | 256KB-1MB | 100-256 引脚 |  |  |  |  |  |  |
| K40 系列 | 64-512KB | 64-144 引脚 |  |  |  |  | | |
| K30 系列 | 64-512KB | 64-144 引脚 |  |  | |  | | |
| K20 系列 | 32KB-1MB | 32-144 引脚 |  |  |  | | | |
| K10 系列 | 32KB-1MB | 32-144 引脚 |  |  | | | | |


低功耗


混合信号


USB


段式LCD


以太网


加密和防篡改检测


DDR

图 1. Kinetis 微控制器产品组合

所有的 Kinetis 系列包含丰富的模拟、通信和定时控制外设，提供多种闪存容量和输入输出引脚数量。所有 Kinetis 系列都具有以下特性：

- 内核：
 - ARM Cortex-M4 内核带 DSP 指令，性能可达 1.25 DMIPS/MHz (部分 Kinetis 系列提供浮点单元)
 - 多达 32 通道的 DMA 可用于外设和存储器数据传输并减少 CPU 干预
 - 提供不同级别的 CPU 频率 50 MHz、72 MHz 和 100 MHz (部分 Kinetis 系列提供 120 MHz 和 150 MHz)
- 极低的功耗：
 - 10 种低功耗操作模式用于优化外设活动和唤醒时间以延长电池的寿命
 - 低漏唤醒单元、低功耗定时器和低功耗 RTC 可以更加灵活地实现低功耗
 - 行业领先的快速唤醒时间
- 存储器：
 - 内存空间可扩展，从 32 KB 闪存 / 8 KB RAM 到 1 MB 闪存 / 128 KB RAM。多个独立的闪存模块使同时进行代码执行和固件升级成为可能
 - 可选的 16 KB 缓存用于优化总线带宽和闪存执行性能
 - Flex 存储器具有高达 512 KB 的 FlexNVM 和高达 16 KB 的 FlexRAM。FlexNVM 能够被分区以支持额外的程序闪存 (例如引导加载程序)、数据闪存 (例如存储大表) 或者 EEPROM 备份。FlexRAM 支持 EEPROM 字节写 / 字节擦除操作，并且指示最大 EEPROM 空间
 - EEPROM 最高超过一千万次的使用寿命
 - EEPROM 擦除 / 写速度远高于传统的 EEPROM
- 模拟混合信号：
 - 快速、高精度的 16 位 ADC、12 位 DAC、可编程增益放大器、高速比较器和内部电压参考。提供强大的信号调节、转换和分析性能的同时降低了系统成本

2 K30 系列介绍

K30 微控制器系列在引脚、外设和软件上和 K10 系列完全兼容，和 K10 系列相比，它特有灵活的低功耗段式 LCD 控制器，最多支持 320 段。K30 系列具有丰富的模拟、通信、定时和控制外设，从 64 QFN 封装 64 KB 闪存开始可扩展到 144 MAPBGA 512KB 闪存。

3 K30 模块结构图

下图为 K30 系列器件的模块结构总图。本系列中的各具体器件的功能特性为图中总功能特性的子集。

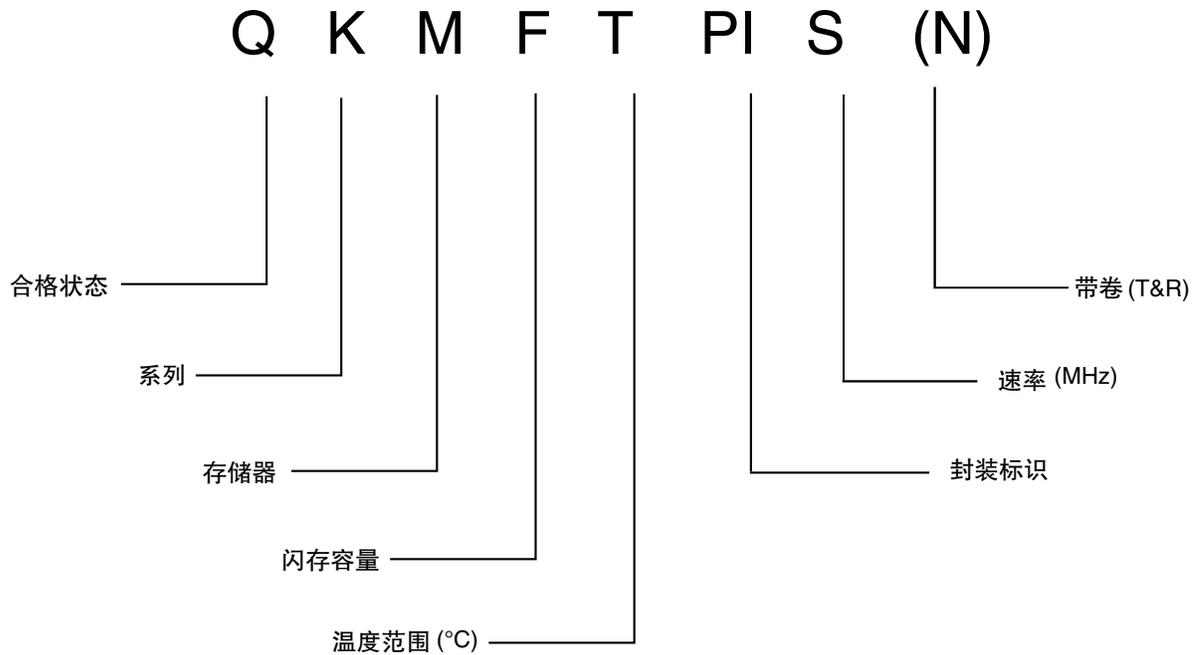


图 4. 器件号组成示意图

| 域 | 描述 | 值 |
|---|------|--|
| Q | 合格状态 | <ul style="list-style-type: none"> • M = 完全合格，正式进入市场 • P = 工程产品 |
| K | 系列 | <ul style="list-style-type: none"> • K30 |
| M | 存储器 | <ul style="list-style-type: none"> • N = 不带 Flex 存储器 • X = 带 Flex 存储器 |
| F | 闪存容量 | <ul style="list-style-type: none"> • 32 = 32 KB • 64 = 64 KB • 128 = 128 KB • 256 = 256 KB • 512 = 512 KB • 1M0 = 1 MB |

特性

| 域 | 描述 | 值 |
|----|--------------|---|
| T | 温度范围 (°C) | • V = -40 to 105 |
| PI | 封装标识 | <ul style="list-style-type: none"> • FM = 32 QFN (5mm x 5mm) • FT = 48 QFN (7mm x 7mm) • LF = 48 LQFP (7mm x 7mm) • FX = 64 QFN (9mm x 9mm) • LH = 64 LQFP (10mm x 10mm) • LK = 80 LQFP (12mm x 12mm) • MB = 81 MAPBGA (10mm x 10mm) • LL = 100 LQFP (14mm x 14mm) • ML = 104 MAPBGA (10mm x 10mm) • LQ = 144 LQFP (20mm x 20mm) • MD = 144 MAPBGA (13mm x 13mm) • MF = 196 MAPBGA (15mm x 15mm) • MJ = 256 MAPBGA (17mm x 17mm) |
| S | CPU 速率 (MHz) | <ul style="list-style-type: none"> • 50 = 50 MHz • 72 = 72 MHz • 100 = 100 MHz • 120 = 120 MHz • 150 = 150 MHz |
| N | 带卷 (T&R) | <ul style="list-style-type: none"> • Blank = 非 T&R • R = T&R |

4.4 K30 系列特性

下面各节列出了 K30 系列中各器件的区别，内容的划分基于性能等级。

每个器件号下面列出的特性为此器件的最大配置。哪些模块可以同时使用由信号复用配置决定。

4.4.1 K30 系列特性 (72MHz)

表 3. CPU 频率为 72 MHz 的 K30

| 器件号 | MK30 X64V LH72 (R) | MK30 X64V FX72(R) | MK30 X64V LK72 (R) | MK30 X64V MB72 (R) | MK30 X128 VLH7 2(R) | MK30 X128 VFX7 2(R) | MK30 X128 VLK7 2(R) | MK30 X256 VLK7 2(R) | MK30 X128 VMB 72(R) | MK30 X256 VMB 72(R) | MK30 X128 VLL7 2(R) | MK30 X256 VLL7 2(R) | MK30 X128 VML7 2(R) | MK30 X256 VML7 2(R) |
|-----------|-----------------------------|-----------------------------|-----------------------------|-----------------------------|------------------------------|------------------------------|------------------------------|------------------------------|------------------------------|------------------------------|------------------------------|------------------------------|------------------------------|------------------------------|
| 基本性能 | | | | | | | | | | | | | | |
| CPU 频率 | 72MH Z | 72MH Z | 72MH Z | 72MH Z | 72MH Z | 72MH Z | 72MH Z | 72MH Z | 72MH Z | 72MH Z | 72MH Z | 72MH Z | 72MH Z | 72MH Z |
| 引脚数 | 64 | 64 | 80 | 81 | 64 | 64 | 80 | 80 | 81 | 81 | 100 | 100 | 104 | 104 |
| 封装 | LQFP | QFN | LQFP | MAP BGA | LQFP | QFN | LQFP | LQFP | MAP BGA | MAP BGA | LQFP | LQFP | MAP BGA | MAP BGA |
| 存储器和存储器接口 | | | | | | | | | | | | | | |
| 闪存总容量 | 96KB | 96KB | 96KB | 96KB | 160K B | 160K B | 160K B | 288K B | 160K B | 288K B | 160K B | 288K B | 160K B | 288K B |
| 闪存 | 64KB | 64KB | 64KB | 64KB | 128K B | 128K B | 128K B | 256K B | 128K B | 256K B | 128K B | 256K B | 128K B | 256K B |

表 3. CPU 频率为 72 MHz 的 K30 (续上页)

| 器件号 | MK30 X64V LH72 (R) | MK30 X64V FX72(R) | MK30 X64V LK72 (R) | MK30 X64V MB72 (R) | MK30 X128 VLH7 2(R) | MK30 X128 VFX7 2(R) | MK30 X128 VLK7 2(R) | MK30 X256 VLK7 2(R) | MK30 X128 VMB 72(R) | MK30 X256 VMB 72(R) | MK30 X128 VLL7 2(R) | MK30 X256 VLL7 2(R) | MK30 X128 VML7 2(R) | MK30 X256 VML7 2(R) |
|--------------------------|------------------------------|------------------------------|------------------------------|------------------------------|------------------------------|------------------------------|------------------------------|------------------------------|------------------------------|------------------------------|------------------------------|------------------------------|------------------------------|------------------------------|
| FlexNVM | 32KB |
| EEPROM/FlexRAM | 2KB |
| SRAM | 16KB | 16KB | 16KB | 16KB | 32KB | 32KB | 32KB | 64KB | 32KB | 64KB | 32KB | 64KB | 32KB | 64KB |
| 外部总线接口 (Flex 总线) | - | - | - | - | - | - | - | - | - | - | - | - | - | - |
| DDR 控制器 | - | - | - | - | - | - | - | - | - | - | - | - | - | - |
| NAND 闪存控制器 | - | - | - | - | - | - | - | - | - | - | - | - | - | - |
| 缓存 | - | - | - | - | - | - | - | - | - | - | - | - | - | - |
| 核心模块 | | | | | | | | | | | | | | |
| DSP | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 |
| SPFPU | - | - | - | - | - | - | - | - | - | - | - | - | - | - |
| 调试 | JTAG, cJTAG, G, SWD |
| 跟踪 | TPIU, FPB, DWT, ITM |
| NMI | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 |
| 系统模块 | | | | | | | | | | | | | | |
| 软件看门狗 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 |
| 硬件看门狗 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 |
| PMC | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 |
| MPU | - | - | - | - | - | - | - | - | - | - | - | - | - | - |
| DMA | 16ch |
| 时钟模块 | | | | | | | | | | | | | | |
| MCG | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 |
| 主 OSC (4-32MHz) | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 |
| RTC (32KHz Osc, Vbat) | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 |
| 安全和完整性 | | | | | | | | | | | | | | |

表 3. CPU 频率为 72 MHz 的 K30 (续上页)

| 器件号 | MK30 X64V LH72 (R) | MK30 X64V FX72(R) | MK30 X64V LK72 (R) | MK30 X64V MB72 (R) | MK30 X128 VLH7 2(R) | MK30 X128 VFX7 2(R) | MK30 X128 VLK7 2(R) | MK30 X256 VLK7 2(R) | MK30 X128 VMB 72(R) | MK30 X256 VMB 72(R) | MK30 X128 VLL7 2(R) | MK30 X256 VLL7 2(R) | MK30 X128 VML7 2(R) | MK30 X256 VML7 2(R) |
|---------------------------|-----------------------------|-----------------------------|-----------------------------|-----------------------------|------------------------------|------------------------------|------------------------------|------------------------------|------------------------------|------------------------------|------------------------------|------------------------------|------------------------------|------------------------------|
| 硬件加密 | - | - | - | - | - | - | - | - | - | - | - | - | - | - |
| 防篡改检测 | - | - | - | - | - | - | - | - | - | - | - | - | - | - |
| CRC | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 |
| 模拟 | | | | | | | | | | | | | | |
| ADC0, SE: 单端 DP: 差分对 | 14ch SE + 2chD P | 14ch SE + 2chD P | 14ch SE + 2chD P | 14ch SE + 2chD P | 14ch SE + 2chD P | 14ch SE + 2chD P | 16ch SE + 3chD P | 16ch SE + 3chD P | 16ch SE + 3chD P | 16ch SE + 3chD P |
| ADC1 | 4chS E + 2chD P | 4chS E + 2chD P | 13ch SE + 2chD P | 13ch SE + 2chD P | 4chS E + 2chD P | 4chS E + 2chD P | 13ch SE + 2chD P | 13ch SE + 2chD P | 13ch SE + 2chD P | 13ch SE + 2chD P | 14ch SE + 3chD P | 14ch SE + 3chD P | 14ch SE + 3chD P | 14ch SE + 3chD P |
| ADC2 | - | - | - | - | - | - | - | - | - | - | - | - | - | - |
| ADC3 | - | - | - | - | - | - | - | - | - | - | - | - | - | - |
| PGA | 2 | 2 | 2 | 2 | 2 | 2 | 2 | 2 | 2 | 2 | 2 | 2 | 2 | 2 |
| 12 位 DAC | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| 模拟比较器 | 2 | 2 | 3 | 3 | 3 | 3 | 3 | 3 | 3 | 3 | 3 | 3 | 3 | 3 |
| Vref | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 |
| 定时器 | | | | | | | | | | | | | | |
| 电机控制 / 通用 /PWM | 1x8ch | 1x8ch | 1x8ch | 1x8ch | 1x8ch | 1x8ch | 1x8ch | 1x8ch | 1x8ch | 1x8ch | 1x8ch | 1x8ch | 1x8ch | 1x8ch |
| 正交解码 / 通用 /PWM | 1x2ch | 1x2ch | 2x2ch | 2x2ch | 2x2ch | 2x2ch | 2x2ch | 2x2ch | 2x2ch | 2x2ch | 2x2ch | 2x2ch | 2x2ch | 2x2ch |
| IEEE1588 定时器 / 通用 /PWM | - | - | - | - | - | - | - | - | - | - | - | - | - | - |
| 低功耗定时器 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| PIT | 1x4ch | 1x4ch | 1x4ch | 1x4ch | 1x4ch | 1x4ch | 1x4ch | 1x4ch | 1x4ch | 1x4ch | 1x4ch | 1x4ch | 1x4ch | 1x4ch |
| PDB | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| 通信接口 | | | | | | | | | | | | | | |
| SDHC | - | - | - | - | - | - | - | - | - | - | - | - | - | - |
| UART (ISO-7816) | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| UART | 2 | 2 | 3 | 3 | 2 | 2 | 3 | 3 | 3 | 3 | 4 | 4 | 4 | 4 |
| SPI | 1 | 1 | 2 | 2 | 1 | 1 | 2 | 2 | 2 | 2 | 2 | 2 | 2 | 2 |
| I ² C | 2 | 2 | 2 | 2 | 2 | 2 | 2 | 2 | 2 | 2 | 2 | 2 | 2 | 2 |

表 4. CPU 频率为 100 MHz 的 K30 (续上页)

| 器件号 | MK30X 128VL Q100(R) | MK30X 128VM D100(R) | MK30X 256VL Q100(R) | MK30X 256VM D100(R) | MK30N 512VL K100(R) | MK30N 512VM B100(R) | MK30N 512VL L100(R) | MK30N 512VM L100(R) | MK30N 512VL Q100(R) | MK30N 512VM D100(R) |
|------------------|--|--|--|--|--|--|--|--|--|--|
| 引脚数 | 144 | 144 | 144 | 144 | 80 | 81 | 100 | 104 | 144 | 144 |
| 封装 | LQFP | MAPB GA |
| 存储器 and 存储器接口 | | | | | | | | | | |
| 闪存总容量 | 256KB | 256KB | 512KB |
| 闪存 | 128KB | 128KB | 256KB | 256KB | 512KB | 512KB | 512KB | 512KB | 512KB | 512KB |
| FlexNVM | 128KB | 128KB | 256KB | 256KB | - | - | - | - | - | - |
| EEPROM/FlexRAM | 4KB | 4KB | 4KB | 4KB | - | - | - | - | - | - |
| SRAM | 32KB | 32KB | 64KB | 64KB | 128KB | 128KB | 128KB | 128KB | 128KB | 128KB |
| 外部总线接口 (Flex 总线) | 有 | 有 | 有 | 有 | - | - | - | - | 有 | 有 |
| DDR 控制器 | - | - | - | - | - | - | - | - | - | - |
| NAND 闪存控制器 | - | - | - | - | - | - | - | - | - | - |
| 缓存 | - | - | - | - | - | - | - | - | - | - |
| 核心模块 | | | | | | | | | | |
| DSP | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 |
| SPFPU | - | - | - | - | - | - | - | - | - | - |
| 调试 | JTAG, cJTAG, SWD |
| 跟踪 | TPIU, FPB, DWT, ITM, ETM, ETB |
| NMI | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 |
| 系统模块 | | | | | | | | | | |
| 软件看门狗 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 |
| 硬件看门狗 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 |
| PMC | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 |
| MPU | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 |
| DMA | 16ch |
| 时钟模块 | | | | | | | | | | |
| MCG | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 |

表 4. CPU 频率为 100 MHz 的 K30 (续上页)

| 器件号 | MK30X 128VL Q100(R) | MK30X 128VM D100(R) | MK30X 256VL Q100(R) | MK30X 256VM D100(R) | MK30N 512VL K100(R) | MK30N 512VM B100(R) | MK30N 512VL L100(R) | MK30N 512VM L100(R) | MK30N 512VL Q100(R) | MK30N 512VM D100(R) |
|---------------------------|-------------------------------|-------------------------------|-------------------------------|-------------------------------|-------------------------------|-------------------------------|-------------------------------|-------------------------------|-------------------------------|-------------------------------|
| 主 OSC (4-32MHz) | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 |
| RTC (32KHz Osc, Vbat) | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 |
| 安全和完整性 | | | | | | | | | | |
| 硬件加密 | - | - | - | - | - | - | - | - | - | - |
| 防篡改检测 | - | - | - | - | - | - | - | - | - | - |
| CRC | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 |
| 模拟 | | | | | | | | | | |
| ADC0, SE: 单端 DP: 差分对 | 19chSE + 3chDP | 19chSE + 3chDP | 19chSE + 3chDP | 19chSE + 3chDP | 14chSE + 2chDP | 14chSE + 2chDP | 16chSE + 3chDP | 16chSE + 3chDP | 19chSE + 3chDP | 19chSE + 3chDP |
| ADC1 | 18chSE + 3chDP | 18chSE + 3chDP | 18chSE + 3chDP | 18chSE + 3chDP | 13chSE + 2chDP | 13chSE + 2chDP | 14chSE + 3chDP | 14chSE + 3chDP | 18chSE + 3chDP | 18chSE + 3chDP |
| ADC2 | - | - | - | - | - | - | - | - | - | - |
| ADC3 | - | - | - | - | - | - | - | - | - | - |
| PGA | 2 | 2 | 2 | 2 | 2 | 2 | 2 | 2 | 2 | 2 |
| 12 位 DAC | 2 | 2 | 2 | 2 | 1 | 1 | 1 | 1 | 2 | 2 |
| 模拟比较器 | 3 | 3 | 3 | 3 | 3 | 3 | 3 | 3 | 3 | 3 |
| Vref | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 | 有 |
| 定时器 | | | | | | | | | | |
| 电机控制 / 通用 /PWM | 1x8ch |
| 正交解码 / 通用 /PWM | 2x2ch |
| IEEE1588 定时器 / 通用 /PWM | - | - | - | - | - | - | - | - | - | - |
| 低功耗定时器 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| PIT | 1x4ch |
| PDB | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| 通信接口 | | | | | | | | | | |
| SDHC | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| UART (ISO-7816) | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| UART | 5 | 5 | 5 | 5 | 3 | 3 | 4 | 4 | 5 | 5 |
| SPI | 3 | 3 | 3 | 3 | 2 | 2 | 3 | 3 | 3 | 3 |
| I ² C | 2 | 2 | 2 | 2 | 2 | 2 | 2 | 2 | 2 | 2 |

- 集成的数字信号处理 (DSP)
- 可配置的嵌套向量中断控制器 (NVIC)
- 高级可配置调试跟踪组件
- 嵌入式跟踪宏单元 (ETM)

4.5.1.2 嵌套的向量中断控制器 (NVIC)

- 和 Cortex-M4 的 Harvard 构架紧密耦合，使处理低延时中断成为可能
- 高达 120 个中断源
- 包括一个单非屏蔽中断
- 16 个优先级，每个中断源动态可配置
- 当更高优先级的中断被触发时，支持中断嵌套
- 重定位向量表

4.5.1.3 唤醒中断控制器 (WIC)

- 当系统时钟在低功耗模式被关闭时支持中断处理
- 当进入深度休眠时被 NVIC 正确地启动后，接管和模仿 NVIC 的作用
- 一个基本的中断屏蔽系统，当检测到未屏蔽信号产生无优先级的逻辑信号用于唤醒
- 不提供程序员模型可视状态，在休眠模式时降低了功耗且终端用户不可操作

4.5.1.4 调试控制器

- 串口 JTAG 调试端口 (SWJ-DP) 包含
 - 为调试提供标准的 JTAG 和 cJTAG 外部接口
 - 提供串口电缆半双工调试外部接口
- 数据观察与跟踪单元 (DWT) 具有以下功能：
 - 四个比较器可配置为一个硬件检测点、一个 ETM 触发器、一个 PC 采样事件触发器或者一个数据地址采样事件触发器
 - 用于性能概要分析的多个计数器和一个数据匹配事件触发器
 - 可配置用于按定义的间隔发出 PC 采样或者发出中断事件信息
- 指令跟踪宏单元 (ITM) 具有以下功能：
 - 软件跟踪 - 对 ITM 刺激寄存器的直接写操作会造成发送数据包
 - 硬件跟踪 - ITM 发送由 DWT 产生的数据包
 - 时间标记 - 和数据包相关的发送
- 嵌入式跟踪宏单元支持指令跟踪
- CoreSight™ 嵌入式跟踪缓冲区 (ETB) 是一个用于存储跟踪数据的存储器映射缓存区。允许使用标准的 JTAG 工具来进行程序流重组。
- 测试端口接口单元 (TPIU) 在 ITM 或者 ETM 和一个片外端口跟踪仪之间起桥接作用
- 闪存片和断点单元 (FPB) 实现硬件中断点、代码片段和数据从代码空间到系统空间的转移

4.5.2 系统模块

4.5.2.1 功耗管理控制单元 (PMC)

- 独立的数字（经过稳压）和模拟（参考数字）电源输出

特性

- 可设置的低功耗模式
- 不需要输出电源去耦电容
- 通过内部模块和外部输入从低功耗模式下唤醒
- 集成上电复位 (POR)
- 集成低压检测 (LVD)，具有复位能力
- 可选的 LVD 跳变点
- 可设置的低压预警 (LVW) 中断功能
- 缓冲区的带隙参考电压输出
- 出厂设置的带隙和 LVD 修正
- 1 kHz 低功耗振荡器 (LPO)

4.5.2.2 DMA 通道复用 (DMA MUX)

- 16 个独立可选择的 DMA 通道路由
- 4 个周期性触发源
- 每个通道路由可被指配到 64 个外设 DMA 源中的一个

4.5.2.3 DMA 控制器

- 最多 32 个完全可编程通道，带 32 字节的传输控制描述符
- 数据移动通过双地址传送 8 位、16 位、32 位和 128 位数值
- 可编程源地址、目标地址、传输数、支持增强地址模式
- 支持主要的次要嵌套累加器，每个通道一个请求一个中断
- 支持通道到通道的链路，分散 / 收集用于固定优先级的和时间片轮转通道仲裁的连续传输

4.5.2.4 看门狗定时器 (WDOG)

- 独立可配置时钟源输入
- 带解锁序列的单次写比特
- 可编程超时周期
- 能测试看门狗定时器和复位
- 窗口刷新选项
- 稳定的刷新机制
- 两次上电复位之间的看门狗复位次数累加
- 可配置的超时中断

4.5.2.5 外部看门狗监控 (EWM)

- 独立的 1 kHz LPO 时钟源
- CPU 控制或者外部输入控制的输出信号选通外部电路

4.5.2.6 系统时钟

- 锁频环路 (FLL)
 - 数字控制振荡器 (DCO)
 - DCO 的频率范围可设置
 - 可以针对 32.768kHz 的外部参考时钟源设置 DCO 频率

- 内部或外部参考时钟可作为 FLL 输入源
- 0.2% 分辨率，使用 32 kHz 内部参考时钟
- 使用 32 kHz 内部参考时钟时全电压和温度有 2% 的偏差；在有限的温度范围（0°C 至 70°C）内偏差为 1%
- 锁相环路 (PLL)
 - 电压控制振荡器 (VCO)
 - 外部参考时钟被用作 PLL 源
 - 模数 VCO 分频器相位 / 频率检测器
 - 集成环路过滤器
- 内部参考时钟产生器
 - 低速时钟使用 9 个修正位确保准确性
 - 快速时钟带四个修正位
 - 可用于控制 FLL
 - 可以选择低速或快速时钟作为 MCU 的时钟源
 - 可以用作其他片上外设的时钟源
- 来自晶体振荡器（XOSC）的外部时钟
 - 可以用作 FLL 和 / 或 PLL 源
 - 可以选择作为 MCU 的时钟源
- 具有复位请求能力的外部时钟监控
- 具有中断请求功能的锁检测器，用于 PLL
- 自动修正机（ATM），用于修正低频率范围和快速内部参考时钟
- 提供了用于 FLL 和 PLL 的基准分频器
- 所选的时钟源可以 1、2、4 或 8 预分频
- 从 FLL 或者 PLL 提供 MCGPLLCLK 作为时钟源用于其他片上外设
- 提供 MCGFFCLK 作为时钟源用于其他片上外设

4.5.3 存储器和存储器接口

4.5.3.1 片上存储器

- 50MHz 器件
 - 高达 128KB 程序闪存
 - Flex 存储器模块提供高达 32KB 的 FlexNVM 和 2KB FlexRAM 以及最高达 2KB 的 EEPROM
 - 高达 32KB 的 SRAM
- 72MHz performance devices
 - 高达 256KB 程序闪存
 - Flex 存储器模块提供高达 32KB 的 FlexNVM 和 2KB FlexRAM 以及最高达 2KB 的 EEPROM
 - 高达 64KB 的 SRAM
- 100MHz 器件
 - 高达 512KB 程序闪存
 - Flex 存储器模块提供高达 256KB 的 FlexNVM 和 4KB FlexRAM 以及最高达 4KB 的 EEPROM
 - 高达 128KB 的 SRAM
- 安全电路，防止对 RAM 和闪存内容进行未经授权访问

4.5.3.2 外部总线接口 (FlexBus)

- 六个独立的、可由用户设置的片选信号，可以与外部 SRAM、PROM、EPROM、EEPROM、闪存和其他外设无缝接口
- 支持高达 2 GB 的寻址空间
- 8 位、16 位和 32 位数据总线宽度，提供复用或非复用的地址和数据总线的配置
- 字节、字、长字和 16 字节行传输
- 片选时可根据芯片选择的断言来设置地址建立时间
- 可根据芯片选择和发送方向的协商来设置的地址保持时间

4.5.3.3 串行程序接口 (EzPort)

- 和业界标准的 SPI 闪存使用相同的的串行接口，命令集为其子集。
- 能够读、擦除和编程闪存
- 闪存编程后用复位命令重启系统

4.5.4 安全和完整性

4.5.4.1 循环冗余校检 (CRC)

- 采用 16 位或 32 位移位寄存器的 CRC 发生器电路
- 16/32 位 CRC 用户可配置
- 可编程的生成器多项式
- 误码检测功能可以检测所有单、双、奇误码及大多数多位误码
- 可编程的初始种子值
- 高速 CRC 计算
- 通过转置寄存器转置输入数据和 CRC 结果，此为可选特性，用于某些字节是 lsb 格式的应用

4.5.5 模拟外设

4.5.5.1 16 位逐次逼近模数转换器 (ADC)

- 线性逐次逼近算法，最高 16 位分辨率
- 最高 14.5 ENOB
- 最多 4 对差分 and 24 个单端外部模拟输入
- 输出模式：
 - 差分 16 位、13 位、11 位和 9 位模式，使用 2 的补码的 16 位符号扩展格式
 - 单端 16 位、12 位、10 位、8 位模式，使用右对齐无符号格式
- 单次或连续转换
- 可配置的采样时间和转换速度 / 功耗
- 转换完成和硬件平均完成标记和中断
- 可从最多四个源中选择输入时钟
- 在低功耗模式下运行，降低噪声
- 使用异步时钟源降低噪声，并可以选择输出时钟
- 可选择异步硬件转换触发器，具有硬件通道选择

- 自动比较各种可设置的中断值
- 温度传感器
- 硬件平均功能
- 可选择电压参考
- 自动校准模式

4.5.5.2 高速模拟比较器 (CMP)

- 6 位 DAC 可编程参考生成器输出
- 典型 5 mV 输入偏移
- 在启用模式下功耗低于 40 μA ，在禁用模式下功耗低于 1 nA（可编程的参考生成器不包含在内）
- 固定的 ACMP 滞后，范围在 3 mV 至 20 mV 之间
- 最多 8 个可选比较器输入；每个输入都可以按照极性顺序与其他任何输入进行比较
- 中断在比较器输出的上升沿，下降沿或者上升下降沿可选
- 比较器输出可被采样，窗口（用于过零检测）或者数字过滤
- 在低功耗模式下运行

4.5.5.3 12 位数模转换器 (DAC)

- 12 位分辨率
- 在输入字 497-3599 确保 6-sigma 的单调性
- 高低速转换
 - 高速下转换率为 1 μs ，低速为 2 μs
- 下电模式
- DAC 能驱动 3 k Ω , 400pF 负载
- 同步异步更新可选
- 自动模式下允许 DAC 产生自己的输出波形，包括方波、三角波和锯齿波。
- 自动模式下周期、更新率和范围可编程
- DMA 支持可配置浮标

4.5.5.4 电压参考 (VREF)

- 可配置的修正寄存器，以 0.5 mV 为单位递增，在复位后自动加载室内温度值
- 可配置的模式选择：
 - 关闭
 - 带隙输出（或稳定延迟）
 - 低功耗缓冲模式
 - 紧稳压缓冲模式
- 室温下名义输出电压为 1.2 V，40 ppm/ $^{\circ}\text{C}$
- 特定引脚输出，VREFO
- 紧稳压模式下提供最大 100 $\mu\text{V}/\text{mA}$ 负载调整
- 电源抑制比为 0.1 mV DC 和 -60 dB AC

4.5.6.3 可编程中断定时器 (PITs)

- 最多四个通用中断定时器
- 最多四个用于触发 ADC 转换的中断定时器
- 32 位计数器分辨率
- 同步系统时钟频率
- 支持 DMA

4.5.6.4 低功耗定时器

- 预分频器 / 毛刺过滤器的时钟可选
 - 1 kHz 内部 LPO
 - 32.768 kHz 外部晶振
 - 内部参考时钟 (在低漏模式不可用)
- 带 15 位计数器的可配置的毛刺过滤器或预分频器
- 带比较的 16 位时间或者脉冲累加器
- 在定时器比较时产生的中断
- 在定时器比较时产生硬件触发 (在低漏模式不可用)

4.5.6.5 载波调制定时器 (CMT)

- 4 种运行模式
 - 时间模式, 独立控制高电平和低电平时间
 - 基带
 - 频移键控 (FSK)
 - 直接通过软件控制 IRO 引脚
- 在时间、基带和 FSK 模式下扩展空间操作
- 可选择的输入时钟分频
- 在循环结束时中断
 - 能够关闭 CMT_IRO 信号并用于定时器中断

4.5.6.6 实时时钟 (RTC)

- 独立的电源, POR 和 32 kHz 晶振
- 32 位秒计数器和 32 位告警
- 16 位预分频器带补偿能够更正 0.12 ppm 到 3906 ppm 之间的错误
- 寄存器写保护
 - 硬锁要求通过 VBAT POR 来打开写权限
 - 软锁要求通过系统复位来打开写 / 读权限

4.5.7 通信接口

4.5.7.1 CAN 模块

- 支持 CAN 规范 2.0 版本, B 部分的所有内容
 - 标准的数据和远程帧 (最长 109 位)

- 标准标记 / 空间不归零 (NRZ) 格式
- 可选 IrDA 1.4 翻转归零 (RZI) 格式, 脉冲宽度可编程
- 支持使用 ISO 7816 协议与智能卡交互
- 13 位波特率选择, 支持 1/32 小数分频
- 可编程的 8 位或 9 位数据格式
- 单独启用发射器和接收器
- 可编程的发射器输出极性
- 可编程的接收输入极性
- 13 位分隔符选项
- 11 位分隔符检测选项
- 两种接收器唤醒方式:
 - 空闲行唤醒
 - 地址标记唤醒
- 接收器具有地址匹配特性, 可以降低地址标记唤醒 ISR 开销
- 中断驱动操作, 带有 10 个标记
- 接收帧错误检测
- 硬件奇偶校验产生和检测
- 1/16 位噪声检测
- DMA 请求

4.5.7.5 安全数据主机控制器 (SDHC)

- 和以下规范兼容:
 - 带测试用例寄存器和高级的 DMA 的 SD 主机控制器标准规范, 2.0 版本 *SD Host Controller Standard Specification, Version 2.0* (<http://www.sdcard.org>),
 - 多媒体卡系统规范 4.2 版 *MultiMediaCard System Specification, Version 4.2* (<http://www.mmca.org>)
 - SD 存储卡规范 2.0 版, 支持大容量 SD 存储卡 *SD Memory Card Specification, Version 2.0* (<http://www.sdcard.org>)
 - SDIO 卡规范 2.0 版 *SDIO Card Specification, Version 2.0* (<http://www.sdcard.org>)
 - CE-ATA 卡规范 1.0 版 *CE-ATA Card Specification, Version 1.0* (<http://www.sdcard.org>)
- 设计用于 CE-ATA、SD 存储器、miniSD 存储器、SDIO、miniSDIO、SD Combo、MMC、MMCplus 和 RS-MMC 卡
- SD 总线时钟频率最高可达 50 MHz
- 支持 1/4 位 SD 和 SDIO 模式、1/4/8 位 MMC 模式和 1/4/8 位 CE-ATA 设备
- 使用 4 条并行数据线和 SD/SDIO 卡数据传输最高可达 200 Mbps
- 使用 8 条并行数据线和 MMC 数据传输最高可达 416 Mbps
- 单块多块读和写
- 块大小为 1-4096 字节
- 写操作带写保护开关
- 同步和异步异常终止
- 数据传输中在块间隙暂停
- SDIO 读、等待、挂起和恢复操作
- 多块传输支持自动 CMD12
- 主机能够在数据传送过程中初始化非数据传送命令
- 允许卡在 1 位和 4 位 SDIO 模式中断主机

特性

- 支持中断周期，在 SDIO 标准中定义
- 用于读写数据的 128 x 32 位 FIFO 可配置
- 内部 DMA
- 通过配置矢量相关的寄存器位来支持电压选择
- 支持高级 DMA 来执行连接的存储器访问

4.5.7.6 同步串行接口 (I²S)

- 为支持音频，独立（异步）或者共享（同步）发送和接收段，带分离的或者共享的内部 / 外部时钟和帧同步，运行于主或从模式
- 可运行于主模式或者从模式
- 正常模式时使用帧同步
- 网络模式下允许多个设备共享端口，最多 32 个时隙
- 可编程的数据接口模式，例如 I²S、LSB 和 MSB
- 可编程的字长度 (8、10、12、16、18、20、22 或者 24 位)
- 支持 AC97

4.5.8 人机接口

4.5.8.1 通用输入 / 输出 (GPIO)

- 可编程毛刺过滤器，中断在所有输入引脚上极性可选
- 所有输入引脚上具备滞后并且上拉电阻下拉电阻可配置
- 所有输出引脚都具备可配置的斜率和驱动强度
- 独立引脚值寄存器，在数字引脚上读取逻辑电平
- 可选最大输入电压 5 V 的器件

4.5.8.2 触摸传感输入 (TSI)

- 16 通道输入，支持最多 16 个独立的触摸键
- 4 个触摸键可组成滑动条
- 中断可配置为基于键或者基于滑动条
- 运行于低功耗模式时允许通过单触摸从最低功耗模式中唤醒
- 可选使用内部参考时钟

4.5.8.3 段式 LCD

- LCD 波形在低功耗模式正常运行
- 最多 48 个引脚，可选择配置为段（frontplane）或者公共端（backplane）
 - 最多可产生 44 个段信号
 - 最多可产生 8 个公共端信号
- LCD 帧频率可配置
- 闪烁模式和频率可配置
 - 闪烁过程中所有段空白
 - 每个 LCD 段在少于等于 × 4 模式交替显示
 - 低功耗时能正常闪烁

- LCD 电源开关可配置，为电池电源和板级应用提供了理想的解决方案
 - 充电泵只需要四个外部电容
 - 内部 LCD 电源使用 VDD（1.8 到 3.6 V）
 - 内部 VIREG 变压电源可选用 3 V 或者 5 V LCD 显示屏
 - 外部 VLL3 电源可选（3 V）
- 内部变压电压源带 4 位调整寄存器来进行对比控制
- 集成充电泵来产生 LCD 偏置电压
 - 驱动 3 V 或者 5 V LCD 面板硬件可配置
 - 片上产生偏置电压
- 波形存储寄存器
- 公共端重赋值来支持在点阵显示器上垂直方向卷屏
- LCD 帧频率中断软件可配置

5 功耗模式

功耗管理控制器 (PMC) 为用户提供了多种功耗模式可供选择。支持多达十种不同的功耗模式，便于用户根据需要优化功耗。

根据用户应用对于停止（stop）的需要，提供了多种 stop 模式来提供状态保持，某些逻辑和 / 或存储器部分休眠或者全部休眠。所有功耗模式中输入 / 输出状态保持。下表提供了各种功耗模式的比较。

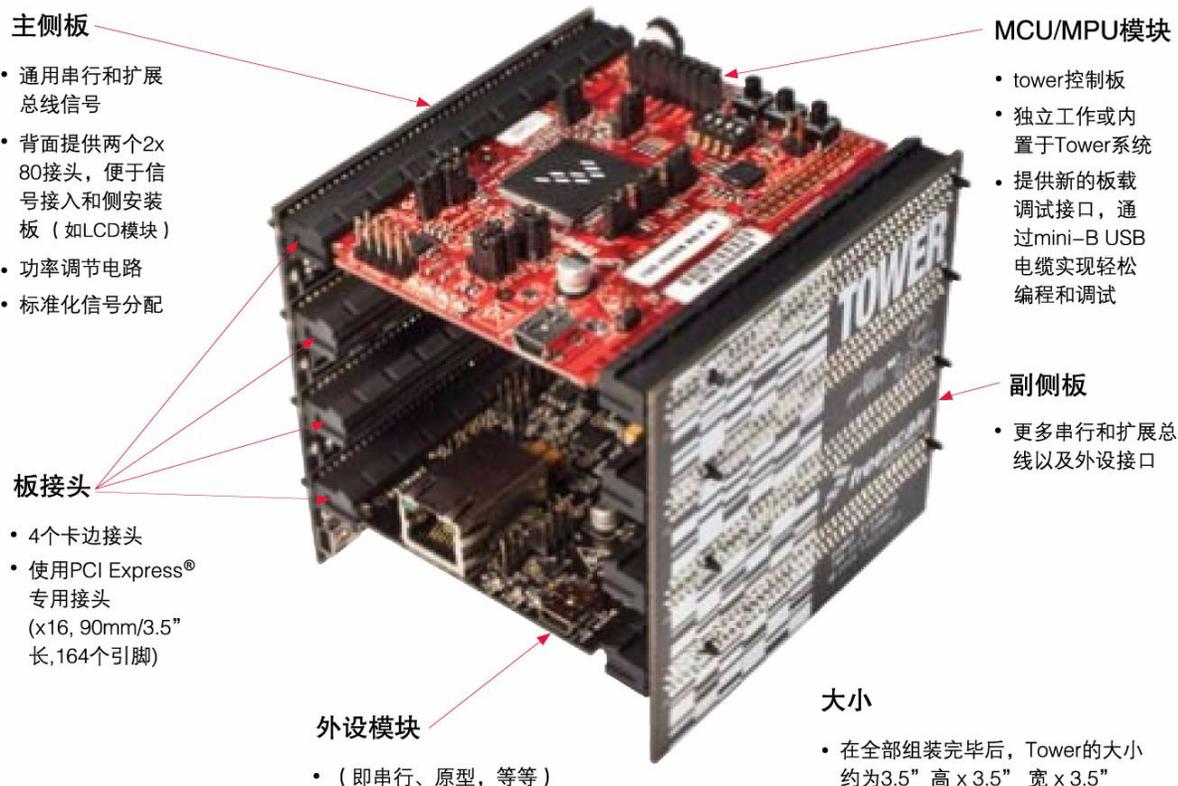
每种运行（run）模式都有对应的等待（wait）模式和停止（stop）模式。等待模式和 ARM 的休眠模式类似。停止模式（VLPS，STOP）和 ARM 的深度休眠模式类似。当处理应用时不需要最大的总线频率，采用极低功耗运行（VLPR）模式能极大地减少运行时的功耗。

CPU 有三种主要的操作模式：运行、等待和停止。WFI 和 WFE 指令被用于将芯片从等待和停止模式中唤醒。芯片增加了多种停止、等待和运行模式，用于根据应用需要降低功耗。

表 5. 芯片功耗模式

| 功耗模式 | 描述 | 正常的恢复方法 |
|------------------|---|-----------|
| 正常运行 | 允许 MCU 达到最大性能 | - |
| 正常等待（WFI） | 允许外设 CPU 休眠期间正常工作，从而降低功耗 | 中断 |
| 正常停止（WFI） | 芯片进入静止状态。低功耗模式，支持 LVD 保护的同时保持所有寄存器内容。 | 中断 |
| 正常停止（WFE） | 芯片进入静止状态。低功耗模式，支持 LVD 保护的同时保持所有寄存器内容。 | （中断后）重新开始 |
| VLPR（超低功耗运行） | 降低频率（1 MHz）的闪存访问模式。稳压器处于低功耗模式下，LVD 关闭。内部稳压器低功耗；为内核和外设提供 2 MHz 的时钟源。 | 中断 |
| VLPW（超低功耗等待，WFI） | 与 VLPR 类似，CPU 处于休眠状态来进一步降低功耗。 | 中断 |
| VLPS（超低功耗停止，WFI） | MCU 处于静止状态，LVD 操作关闭。低功耗模式，ADC 和引脚中断仍可工作。LPT、RTC、ACMP、DAC 正常工作。 | 中断 |
| VLPS（超低功耗停止，WFE） | MCU 处于静止状态，LVD 操作关闭。低功耗模式，ADC 和引脚中断仍可工作。LPT、RTC、ACMP、DAC 正常工作。 | （中断后）重新开始 |

飞思卡尔tower系统



Kinetis 系列提供以下塔式模块, 关于塔式系统的更多信息请参考 <http://www.freescale.com/tower>。

表 6. Kinetis 系列微控制器的塔式模块

| 微控制器模块 | 特性 |
|----------------------|--|
| Kinetis K40 系列微控制器模块 | K40 系列 512 KB 闪存 MCU, 144 引脚 MAPBGA 封装 板载 JTAG 调试接口 访问包括段式 LCD 和 USB 在内的所有特性 |
| Kinetis K60 系列微控制器模块 | K60 系列 512 KB 闪存 MCU, 144 引脚 MAPBGA 封装 板载 JTAG 调试接口 访问包括以太网和 USB 在内的所有特性 |

6.2 CodeWarrior 开发组件

飞思卡尔的 CodeWarrior Development Studio for Microcontrollers v10.x 将 RS08、HCS08 和 ARM 架构的开发工具集成到一个基于 Eclipse 开放开发平台的产品中。Eclipse 提供了一个用于构建软件开发环境的出色框架, 并且成为由众多嵌入式软件厂商使用的标准框架。

- Eclipse IDE 3.4
- 编译系统, 包含针对 RS08、HCS08, ARM 和 ColdFire 处理器的优化的 C/C++ 编译器

开发环境

- 简单消息传递：消息可以来自一个系统池或一个专用池，根据紧急状态或用户定义优先级发送，可以广播或与某任务相关。为获得最大程度的灵活性，接收任务可以在与发送任务相同的 CPU 上运行，或者在同一系统的不同 CPU 上运行。

更多的信息请参考 MQX 的网页 <http://www.freescale.com/mqx>。

MQX RTOS-可定制的组件集

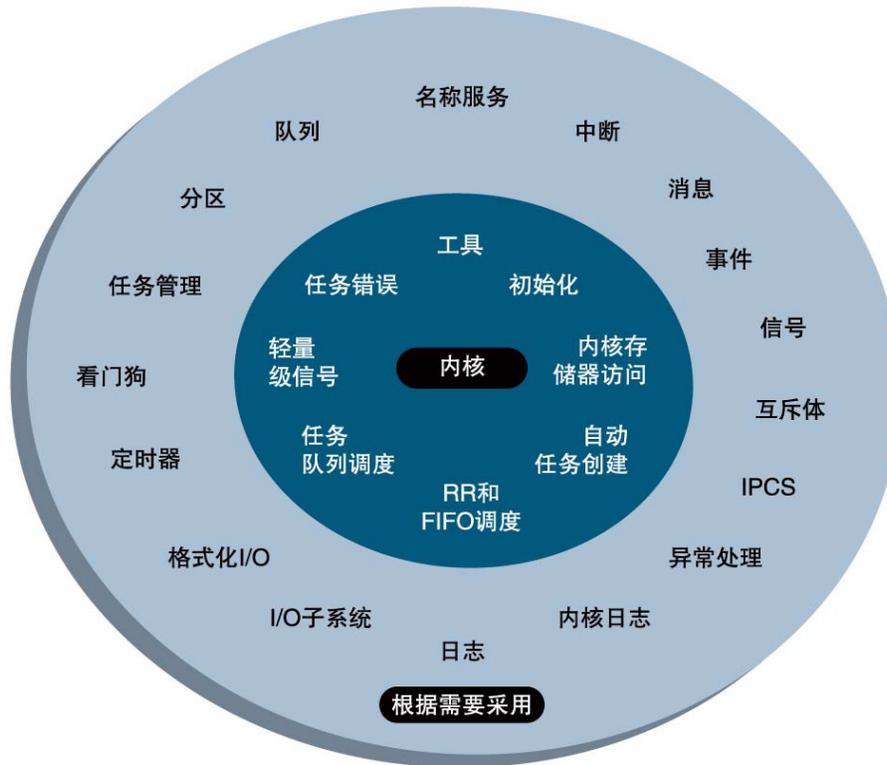


图 6. MQX 可用户定义的组件集

6.4 额外提供的软件栈

- 算术，数字信号处理和加密库
- 电机控制库
- 传感软件组件
- 附赠的 bootloaders（USB、以太网、RF 和串口）
- 附赠的飞思卡尔内嵌式 GUI
- 附赠的飞思卡尔 MQX RTOS、USB、TCP/IP 堆栈和 MFS 文件系统
- 用于飞思卡尔 MQX RTOS 的低成本 Nano SSL/Nano SSH。
- 完整的 ARM 系统

7 修订记录

下表列出了本手册的修订记录。

表 8. 修订记录

| 版本号 | 日期 | 修订 |
|-----|---------|---|
| 1 | 8/2010 | 中文版第一次发布，本版本对应于 K30PB Rev.5。 |
| 2 | 10/2010 | 将表 2 中 81BGA 和 104BGA 的封装大小改为 8 × 8 更改 81MAPBGA 的封装标识为 MB 将表 3 中 MK30X64VLH50(R) 和 MK30X64VFX50(R) 的 PGA 数量更改为 2，12 位 DAC 数量更改为 1 |