



Welcome to E-XFL.COM

What is "[Embedded - Microcontrollers](#)"?

"[Embedded - Microcontrollers](#)" refer to small, integrated circuits designed to perform specific tasks within larger systems. These microcontrollers are essentially compact computers on a single chip, containing a processor core, memory, and programmable input/output peripherals. They are called "embedded" because they are embedded within electronic devices to control various functions, rather than serving as standalone computers. Microcontrollers are crucial in modern electronics, providing the intelligence and control needed for a wide range of applications.

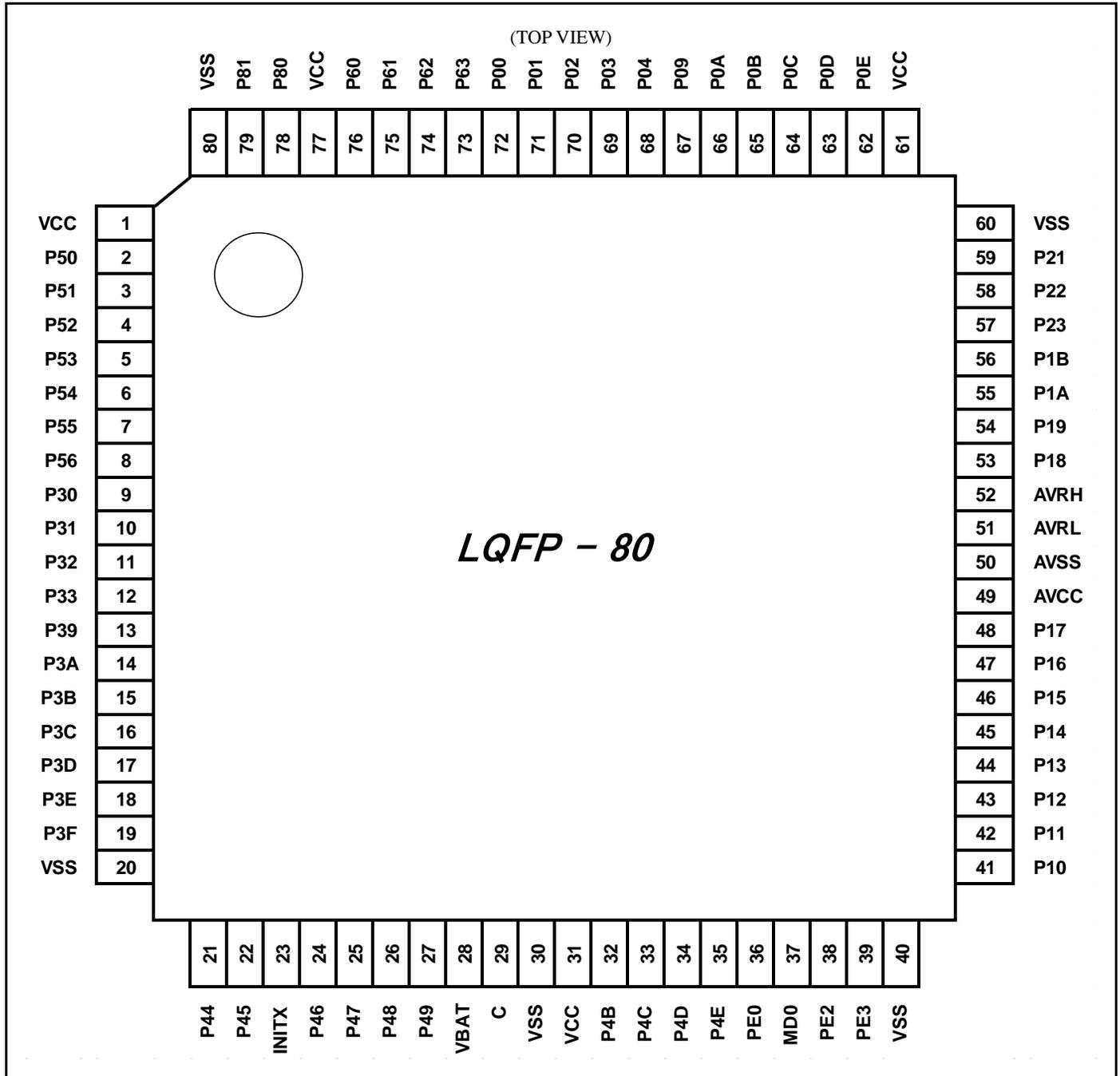
Applications of "[Embedded - Microcontrollers](#)"

Details

Product Status	Active
Core Processor	ARM® Cortex®-M4F
Core Size	32-Bit Single-Core
Speed	160MHz
Connectivity	CSIO, EBI/EMI, I ² C, LINbus, UART/USART
Peripherals	DMA, LVD, POR, PWM, WDT
Number of I/O	100
Program Memory Size	288KB (288K x 8)
Program Memory Type	FLASH
EEPROM Size	-
RAM Size	32K x 8
Voltage - Supply (Vcc/Vdd)	2.7V ~ 5.5V
Data Converters	A/D 24x12b; D/A 2x12b
Oscillator Type	Internal
Operating Temperature	-40°C ~ 125°C (TA)
Mounting Type	Surface Mount
Package / Case	120-LQFP
Supplier Device Package	120-LQFP (16x16)
Purchase URL	https://www.e-xfl.com/product-detail/infineon-technologies/s6e2h14g0agv20000

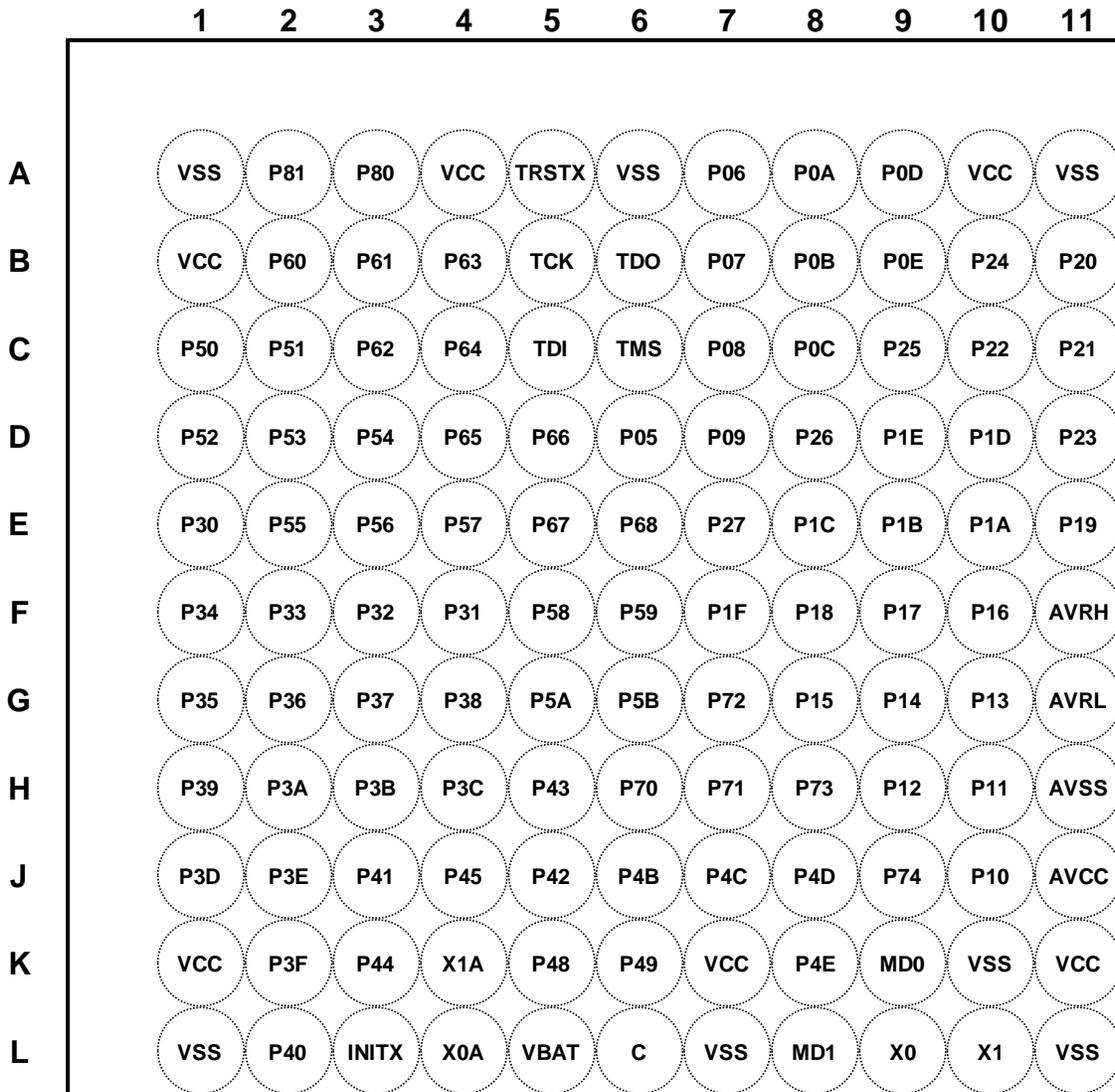
3. 端子配列図

LQH080



FDI121

(TOP VIEW)



端子番号				端子名	入出力回路形式	端子状態形式
LQFP120	LQFP100	LQFP80	FBGA121			
63	53	42	H10	P11	F	L
				AN01		
				SOT1_1 (SDA1_1)		
				IC00_2		
				MAD08_0		
64	54	43	H9	P12	F	L
				AN02		
				SCK1_1 (SCL1_1)		
				IC01_2		
				RTCCO_1		
				SUBOUT_1		
MAD09_0						
65	55	44	G10	P13	F	M
				AN03		
				SIN0_1		
				IC02_2		
				INT03_1		
MAD10_0						
66	56	45	G9	P14	F	L
				AN04		
				SOT0_1 (SDA0_1)		
				IC03_2		
MAD11_0						
67	57	46	G8	P15	F	L
				AN05		
				SCK0_1 (SCL0_1)		
				MAD12_0		
				ZIN2_2		
				RTO22_0		
68	58	47	F10	P16	F	M
				AN06		
				SIN2_2		
				INT14_1		
				MAD13_0		
				BIN2_2		
RTO21_0						
69	59	48	F9	P17	F	P
				AN07		
				SOT2_2 (SDA2_2)		
				WKUP3		
				MAD14_0		
				AIN2_2		
RTO20_0						
70	60	49	J11	AVCC	-	-
71	61	50	H11	AVSS	-	-
72	62	51	G11	AVRL	-	-
73	63	52	F11	AVRH	-	-

端子機能別

XXX_1, XXX_2 のように、「_(アンダバー)」がついている端子の、「_」以降の数字はリロケーションポート番号を示しています。

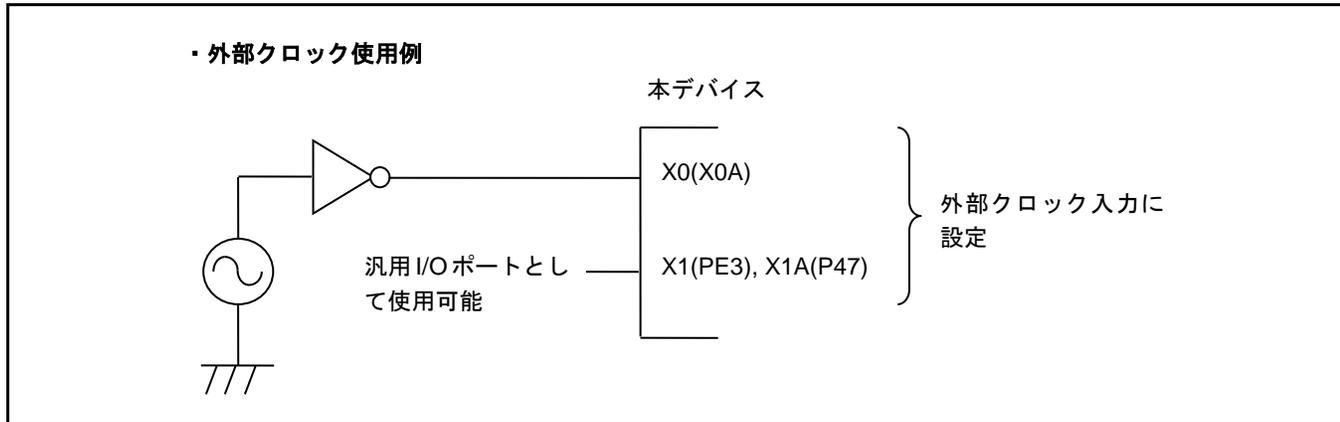
端子機能	端子名	機能説明	端子番号			
			LQFP 120	LQFP 100	LQFP 80	FBGA 121
ADC	ADTG_0	A/D コンバータ外部トリガ入力端子	101	86	-	D6
	ADTG_1		7	7	7	E2
	ADTG_2		23	18	13	H1
	ADTG_3		114	94	74	C3
	ADTG_4		81	-	-	F7
	ADTG_5		80	70	-	D9
	ADTG_6		17	12	12	F2
	ADTG_7		35	30	-	H5
	ADTG_8	110	-	-	D5	
	AN00	A/D コンバータアナログ入力端子。 ANxx は ADC ch.xx を示す。	62	52	41	J10
	AN01		63	53	42	H10
	AN02		64	54	43	H9
	AN03		65	55	44	G10
	AN04		66	56	45	G9
	AN05		67	57	46	G8
	AN06		68	58	47	F10
	AN07		69	59	48	F9
	AN08		74	64	53	F8
	AN09		75	65	54	E11
	AN10		76	66	55	E10
	AN11		77	67	56	E9
	AN12		78	68	-	E8
	AN13		79	69	-	D10
	AN14		80	70	-	D9
	AN15		86	71	57	D11
	AN16		87	72	58	C10
	AN17		88	73	59	C11
	AN18		89	74	-	B11
	AN19		97	82	67	D7
	AN20		98	83	-	C7
	AN21		99	84	-	B7
	AN22		100	85	-	A7
AN23	101	86	-	D6		
ベース タイマ 0	TIOA0_0	ベースタイマ ch.0 の TIOA 端子	32	27	-	L2
	TIOA0_1		24	19	14	H2
	TIOA0_2		99	84	-	B7
	TIOB0_0	ベースタイマ ch.0 の TIOB 端子	37	32	22	J4
	TIOB0_1		14	9	9	E1
	TIOB0_2		100	85	-	A7
ベース タイマ 1	TIOA1_0	ベースタイマ ch.1 の TIOA 端子	33	28	-	J3
	TIOA1_1		25	20	15	H3
	TIOA1_2		5	5	5	D2
	TIOB1_0	ベースタイマ ch.1 の TIOB 端子	47	42	32	J6
	TIOB1_1		15	10	10	F4
TIOB1_2	6	6	6	D3		
ベース タイマ 2	TIOA2_0	ベースタイマ ch.2 の TIOA 端子	34	29	-	J5
	TIOA2_1		26	21	16	H4
	TIOA2_2		116	96	76	B2
	TIOB2_0	ベースタイマ ch.2 の TIOB 端子	48	43	33	J7
	TIOB2_1		16	11	11	F3
	TIOB2_2		115	95	75	B3

端子機能	端子名	機能説明	端子番号			
			LQFP 120	LQFP 100	LQFP 80	FBGA 121
外部バス	MAD00_0	外部バスインタフェースアドレスバス	27	22	17	J1
	MAD01_0		28	23	18	J2
	MAD02_0		29	24	19	K2
	MAD03_0		47	42	32	J6
	MAD04_0		48	43	33	J7
	MAD05_0		49	44	34	J8
	MAD06_0		50	45	35	K8
	MAD07_0		62	52	41	J10
	MAD08_0		63	53	42	H10
	MAD09_0		64	54	43	H9
	MAD10_0		65	55	44	G10
	MAD11_0		66	56	45	G9
	MAD12_0		67	57	46	G8
	MAD13_0		68	58	47	F10
	MAD14_0		69	59	48	F9
	MAD15_0		74	64	53	F8
	MAD16_0		75	65	54	E11
	MAD17_0		76	66	55	E10
	MAD18_0		77	67	56	E9
	MAD19_0		78	68	-	E8
	MAD20_0		79	69	-	D10
	MAD21_0		80	70	-	D9
	MAD22_0		86	71	-	D11
	MAD23_0		88	73	-	C11
MAD24_0	89	74	-	B11		

端子機能	端子名	機能説明	端子番号			
			LQFP 120	LQFP 100	LQFP 80	FBGA 121
GPIO	P40	汎用入出力ポート 4	32	27	-	L2
	P41		33	28	-	J3
	P42		34	29	-	J5
	P43		35	30	-	H5
	P44		36	31	21	K3
	P45		37	32	22	J4
	P46		39	34	24	L4
	P47		40	35	25	K4
	P48		41	36	26	K5
	P49		42	37	27	K6
	P4B		47	42	32	J6
	P4C		48	43	33	J7
	P4D		49	44	34	J8
	P4E		50	45	35	K8
	P50		汎用入出力ポート 5	2	2	2
	P51	3		3	3	C2
	P52	4		4	4	D1
	P53	5		5	5	D2
	P54	6		6	6	D3
	P55	7		7	7	E2
	P56	8		8	8	E3
	P57	9		-	-	E4
	P58	10		-	-	F5
	P59	11		-	-	F6
	P5A	12	-	-	G5	
	P5B	13	-	-	G6	
	P60	汎用入出力ポート 6	116	96	76	B2
	P61		115	95	75	B3
	P62		114	94	74	C3
	P63		113	93	73	B4
	P64		112	-	-	C4
	P65		111	-	-	D4
	P66		110	-	-	D5
	P67		109	-	-	E5
	P68	108	-	-	E6	
	P70	汎用入出力ポート 7	51	-	-	H6
	P71		52	-	-	H7
	P72		53	-	-	G7
	P73		54	-	-	H8
	P74		55	-	-	J9
P80	汎用入出力ポート 8	118	98	78	A3	
P81		119	99	79	A2	
PE0	汎用入出力ポート E	56	46	36	L8	
PE2		58	48	38	L9	
PE3		59	49	39	L10	

外部クロック使用時の注意

メインクロックの入力として外部クロックを使用する場合は、X0/X1 端子を外部クロック入力に設定し、X0 端子にクロックを入力してください。X1(PE3)端子は汎用 I/O ポートとして使用できます。
 同様にサブクロックの入力として外部クロックを使用する場合は、X0A/X1A 端子を外部クロック入力に設定し、X0A 端子にクロックを入力してください。X1A(P47)端子は汎用 I/O ポートとして使用できます。

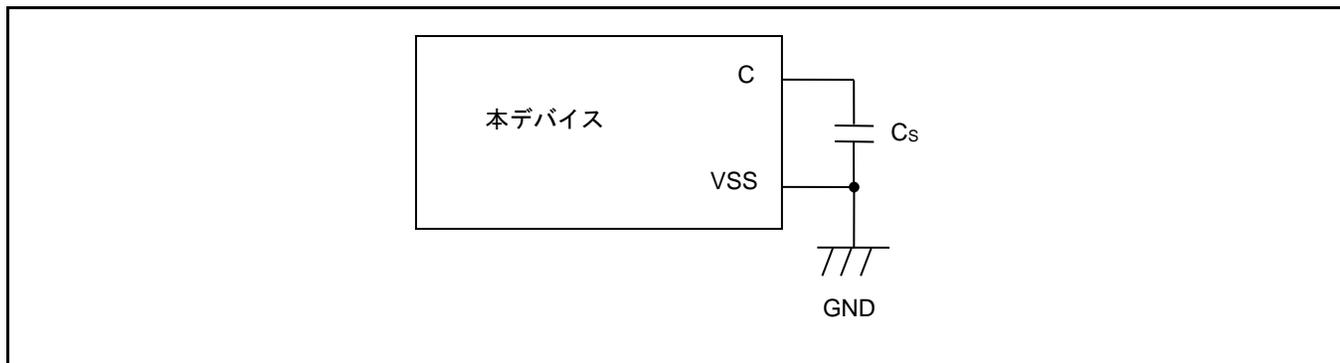


マルチファンクションシリアル端子を I²C 端子として使用する場合の扱いについて

マルチファンクションシリアル端子を I²C 端子として使用する場合、デジタル出力 P-ch トランジスタは常にディセーブルです。しかし、I²C 端子もほかの端子と同様に、デバイスの電気的特性を守り、電源をオフにしたまま外部 I²C バスシステムへ接続してはいけません。

C 端子について

本シリーズはレギュレータを内蔵しています。必ず C 端子と GND 端子の間にレギュレータ用の平滑コンデンサ(C_s)を接続してください。平滑コンデンサにはセラミックコンデンサまたは同程度の周波数特性のコンデンサを使用してください。なお、積層セラミックコンデンサは、温度による容量値の変化幅に特性(F 特性, Y5V 特性)を持つものがあります。コンデンサの温度特性を確認し、使用条件において規格値を満たすコンデンサを使用してください。本シリーズでは 4.7 μF 程度の平滑コンデンサを推奨します。



モード端子(MD0)について

モード端子(MD0)は VCC 端子または VSS 端子に直接接続してください。内蔵フラッシュメモリ書換えなどの目的で、モード端子レベルを変更できるようにプルアップまたはプルダウンをする場合には、ノイズによりデバイスが意図せずテストモードに入るのを防止するため、プルアップまたはプルダウンに使用する抵抗値はできるだけ低く抑えると共に、モード端子から VCC 端子または VSS 端子への距離を最小にし、できるだけ低インピーダンスで接続するようにプリント基板を設計してください。

端子状態形式	グループ機能名	パワーオンリセットまたは低電圧検出状態	INITX入力状態	デバイス内部リセット状態	ランモードまたはスリープモード状態	タイマモード, RTCモードまたはストップモード状態		ディープスタンバイRTCモードまたはディープスタンバイストップモード状態		ディープスタンバイモード復帰直後状態
		電源不安定	電源安定		電源安定	電源安定		電源安定		電源安定
		-	INITX=0	INITX=1	INITX=1	INITX=1		INITX=1		INITX=1
		-	-	-	-	SPL=0	SPL=1	SPL=0	SPL=1	-
G	JTAG 選択時	Hi-Z	プルアップ/入力可	プルアップ/入力可	直前状態保持	直前状態保持	直前状態保持	直前状態保持	直前状態保持	直前状態保持
	GPIO 選択時	設定不可	設定不可	設定不可			Hi-Z/内部入力"0"固定	GPIO 選択内部入力"0"固定	Hi-Z/内部入力"0"固定	GPIO 選択
H	JTAG 選択時	Hi-Z	プルアップ/入力可	プルアップ/入力可	直前状態保持	直前状態保持	直前状態保持	直前状態保持	直前状態保持	直前状態保持
	上記以外のリソース選択時 GPIO 選択時	設定不可	設定不可	設定不可			Hi-Z/内部入力"0"固定	GPIO 選択内部入力"0"固定	Hi-Z/内部入力"0"固定	GPIO 選択
I	リソース選択時	Hi-Z	Hi-Z/入力可	Hi-Z/入力可	直前状態保持	直前状態保持	Hi-Z/内部入力"0"固定	GPIO 選択内部入力"0"固定	Hi-Z/内部入力"0"固定	GPIO 選択
	GPIO 選択時									
J	アナログ出力選択時	設定不可	設定不可	設定不可	直前状態保持	*2	*3	GPIO 選択内部入力"0"固定	Hi-Z/内部入力"0"固定	GPIO 選択
	上記以外のリソース選択時 GPIO 選択時	Hi-Z	Hi-Z/入力可	Hi-Z/入力可		直前状態保持	Hi-Z/内部入力"0"固定			
K	外部割込み許可選択時	設定不可	設定不可	設定不可	直前状態保持	直前状態保持	直前状態保持	GPIO 選択内部入力"0"固定	Hi-Z/内部入力"0"固定	GPIO 選択
	上記以外のリソース選択時 GPIO 選択時	Hi-Z	Hi-Z/入力可	Hi-Z/入力可			Hi-Z/内部入力"0"固定			

端子状態形式	グループ機能名	パワーオンリセットまたは低電圧検出状態	INITX入力状態	デバイス内部リセット状態	ランモードまたはスリープモード状態	タイマモード, RTCモードまたはストップモード状態		ディープスタンバイRTCモードまたはディープスタンバイストップモード状態		ディープスタンバイモード復帰直後状態
		電源不安定	電源安定		電源安定	電源安定		電源安定		電源安定
		-	INITX=0	INITX=1	INITX=1	INITX=1	SPL=0	SPL=1	SPL=0	SPL=1
		-	-	-	-	SPL=0	SPL=1	SPL=0	SPL=1	-
N	アナログ入力選択時	Hi-Z	Hi-Z/ 内部入力 "0"固定/ アナログ 入力可							
	トレース選択時						トレース 出力			
	上記以外のリソース選択時	設定不可	設定不可	設定不可	直前状態 保持	直前状態 保持		GPIO 選択 内部入力 "0"固定	Hi-Z/ 内部入力 "0"固定	GPIO 選択
	GPIO 選択時						Hi-Z/ 内部入力 "0"固定			
O	アナログ入力選択時	Hi-Z	Hi-Z/ 内部入力 "0"固定/ アナログ 入力可							
	トレース選択時						トレース 出力			
	外部割込み許可選択時				直前状態 保持	直前状態 保持	直前状態 保持	GPIO 選択 内部入力 "0"固定	Hi-Z/ 内部入力 "0"固定	GPIO 選択
	上記以外のリソース選択時	設定不可	設定不可	設定不可			Hi-Z/ 内部入力 "0"固定			
GPIO 選択時										
P	アナログ入力選択時	Hi-Z	Hi-Z/ 内部入力 "0"固定/ アナログ 入力可							
	WKUP 許可時						直前状態 保持	WKUP 入力可	Hi-Z/ WKUP 入力可	
	上記以外のリソース選択時	設定不可	設定不可	設定不可	直前状態 保持	直前状態 保持	Hi-Z/ 内部入力 "0"固定	GPIO 選択 内部入力 "0"固定	Hi-Z/ 内部入力 "0"固定	GPIO 選択
GPIO 選択時										

Table 12-8 ストップモード、タイマモード、RTC モードの標準と最大の消費電流

項目	記号	端子名	条件	周波数	規格値		単位	備考
					標準*1	最大*2		
電源電流	I _{CC} H	VCC	ストップモード	-	0.21	0.94	mA	*3, *4 T _A =+25°C
					-	7.6	mA	*3, *4 T _A =+85°C
					-	10	mA	*3, *4 T _A =+105°C
	I _{CC} T		タイマモード *5 (メイン発振)	4 MHz	1.4	2.1	mA	*3, *4 T _A =+25°C
				-	8.8	mA	*3, *4 T _A =+85°C	
				-	11	mA	*3, *4 T _A =+105°C	
			タイマモード (内蔵高速 CR)	4 MHz	0.49	1.2	mA	*3, *4 T _A =+25°C
				-	7.9	mA	*3, *4 T _A =+85°C	
				-	11	mA	*3, *4 T _A =+105°C	
			タイマモード (サブ発振)	32 kHz	0.23	0.96	mA	*3, *4 T _A =+25°C
				-	7.6	mA	*3, *4 T _A =+85°C	
				-	10	mA	*3, *4 T _A =+105°C	
	タイマモード (内蔵低速 CR)		100 kHz	0.24	0.97	mA	*3, *4 T _A =+25°C	
			-	7.6	mA	*3, *4 T _A =+85°C		
			-	10	mA	*3, *4 T _A =+105°C		
	I _{CC} R		RTC モード (サブ発振)	32 kHz	0.21	0.94	mA	*3, *4 T _A =+25°C
				-	7.6	mA	*3, *4 T _A =+85°C	
				-	10	mA	*3, *4 T _A =+105°C	

*1: V_{CC}=3.3 V

*2: V_{CC}=5.5 V

*3: 全ポート固定時

*4: LVD OFF 時

*5: 水晶振動子(4 MHz)使用時(発振回路の消費電流を含む)

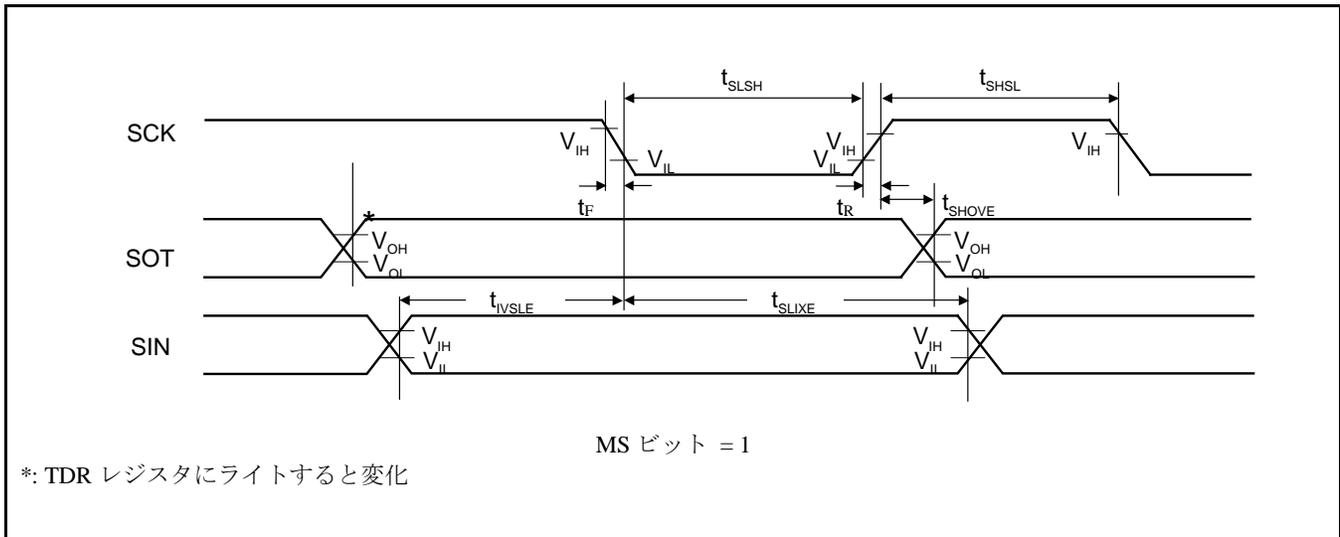
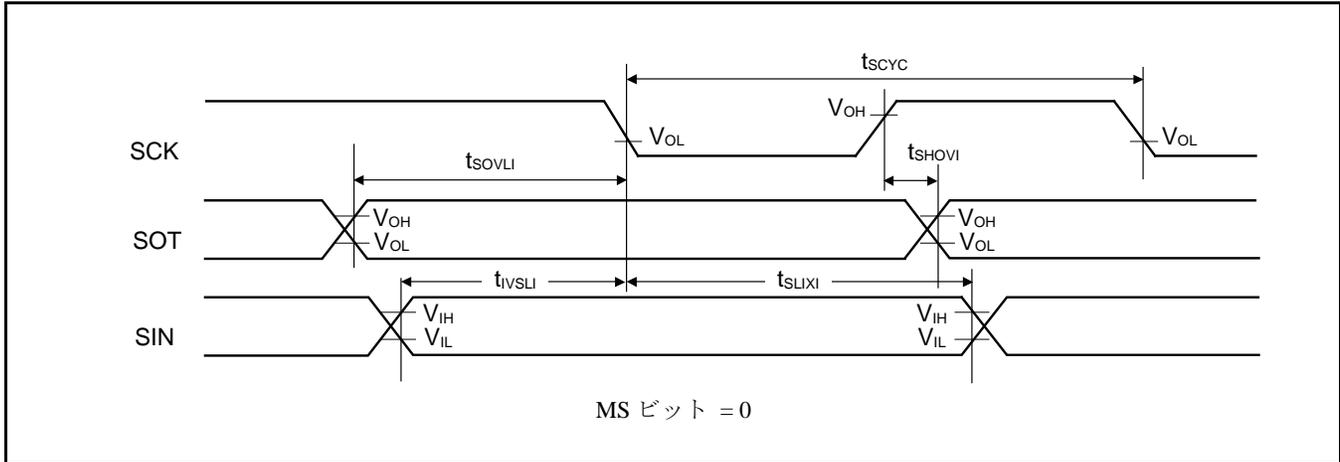
SDRAM モード

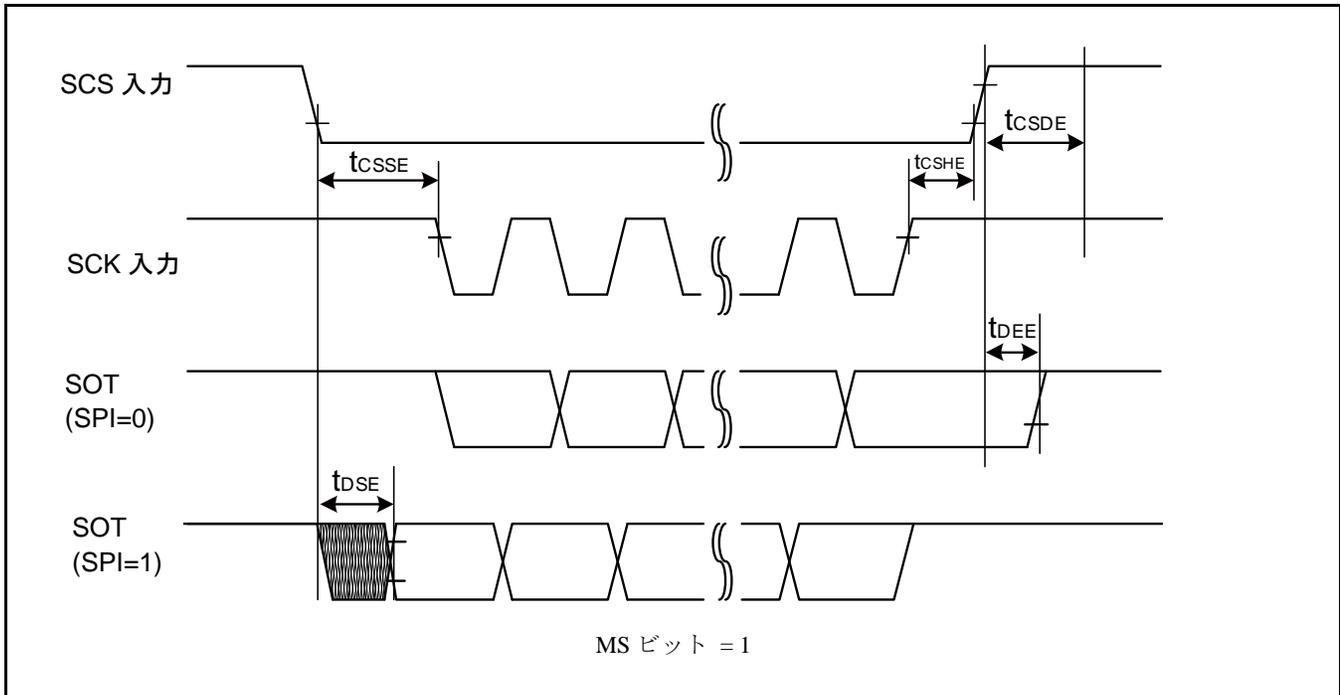
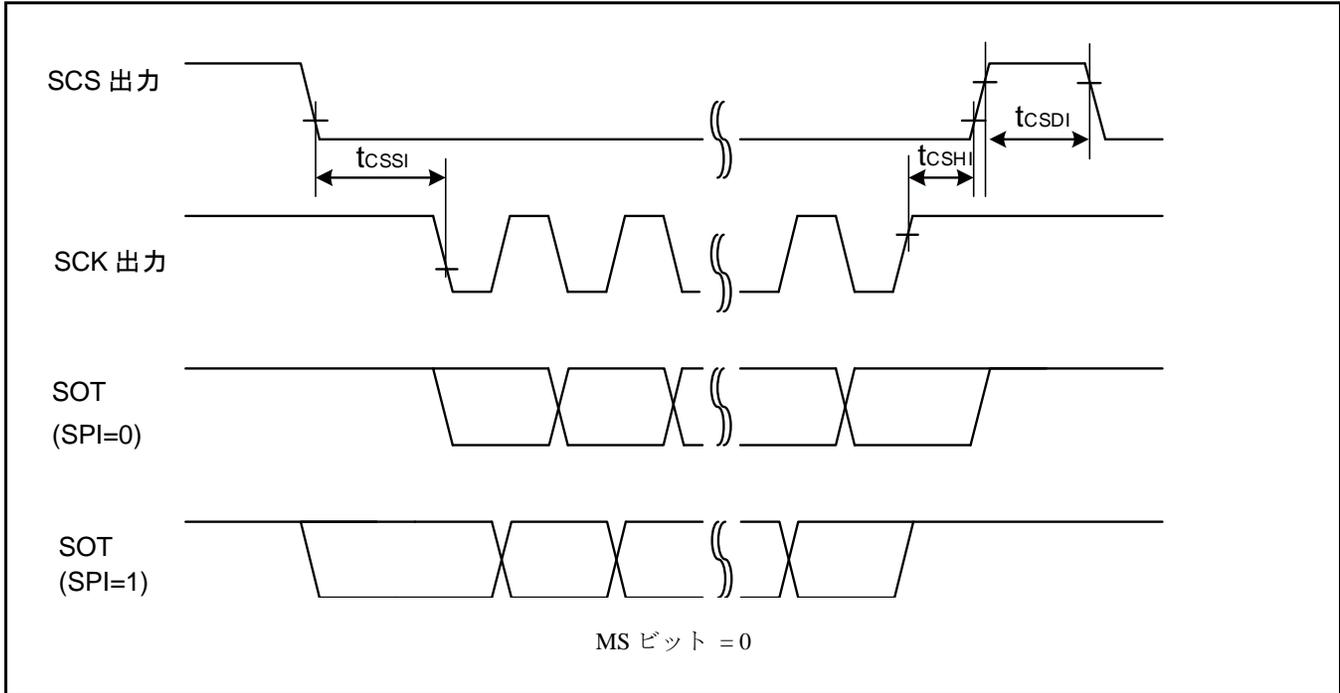
($V_{CC} = 2.7V \sim 3.6V$, $V_{SS} = 0V$)

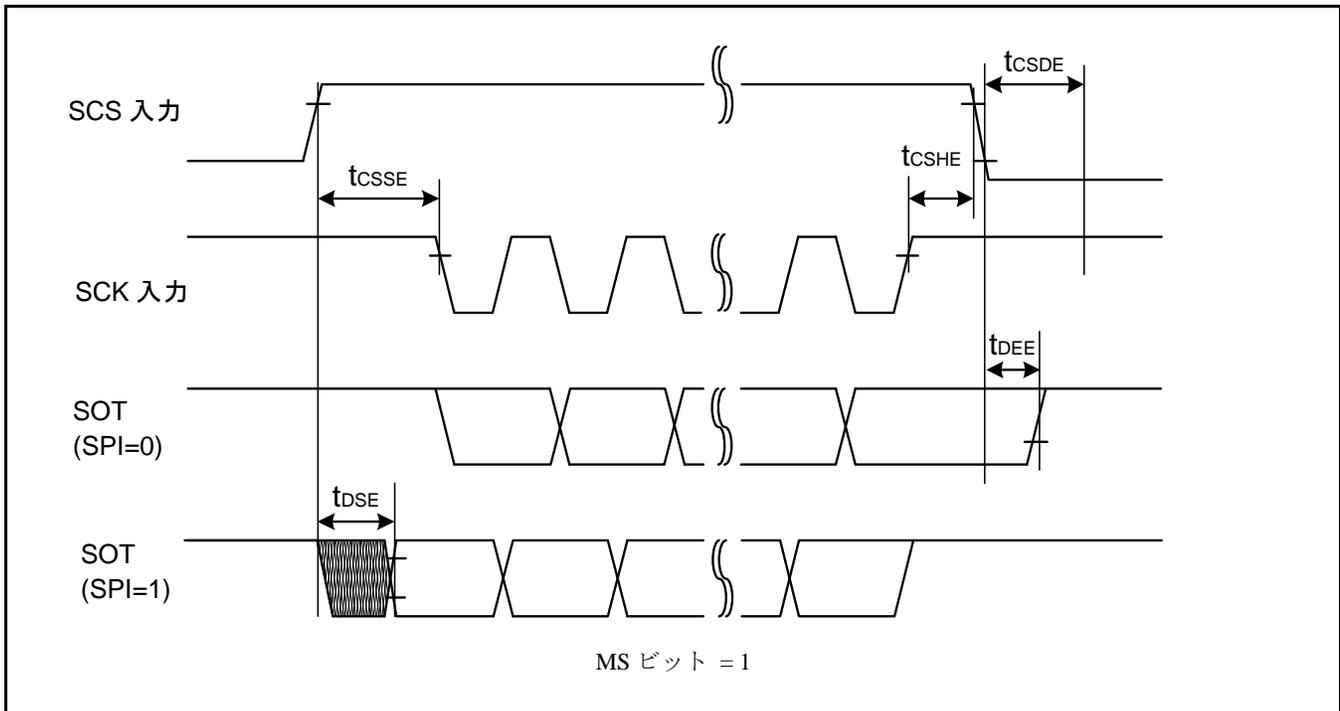
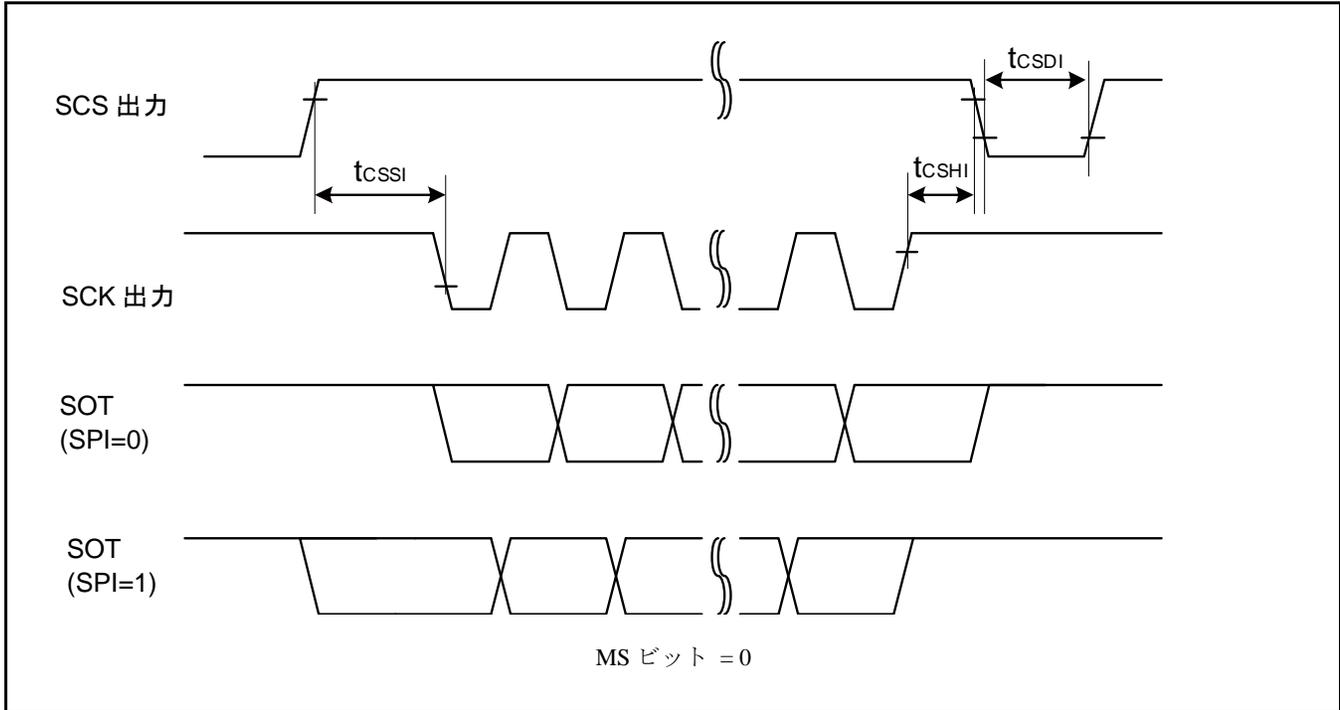
項目	記号	端子名	規格値		単位
			最小	最大	
出力周波数	tCYCSD	MSDCLK	-	32	MHz
アドレス遅延時間	tAOSD	MSDCLK, MAD[15:0]	2	12	ns
MSDCLK ↑ → データ 出力遅延時間	tDOSD	MSDCLK, MADATA[31:0]	2	12	ns
MSDCLK ↑ → データ 出力 Hi-Z 時間	tDOZSD	MSDCLK, MADATA[31:0]	2	20	ns
MDQM[1:0]遅延時間	twROSD	MSDCLK, MDQM[1:0]	1	12	ns
MCSX 遅延時間	tMCSSD	MSDCLK, MCSX8	2	12	ns
MRASX 遅延時間	tRASSD	MSDCLK, MRASX	2	12	ns
MCASX 遅延時間	tCASSD	MSDCLK, MCASX	2	12	ns
MSDWEX 遅延時間	tMWESD	MSDCLK, MSDWEX	2	12	ns
MSDCKE 遅延時間	tCKESD	MSDCLK, MSDCKE	2	12	ns
データセットアップ時間	tDSSD	MSDCLK, MADATA[31:0]	23	-	ns
データホールド時間	tDHSD	MSDCLK, MADATA[31:0]	0	-	ns

<注意事項>

- 外部負荷容量 $C_L = 30 \text{ pF}$ 時







高速同期シリアル チップセレクト使用時(SCINV = 0, CSLVL=1)

(V_{CC} = 2.7V ~ 5.5V, V_{SS} = 0V)

項目	記号	条件	V _{CC} < 4.5 V		V _{CC} ≥ 4.5 V		単位
			最小	最大	最小	最大	
SCS ↓ → SCK ↓ セットアップ時間	t _{CSSI}	内部シフト クロック 動作	(*1)-20	(*1)+0	(*1)-20	(*1)+0	ns
SCK ↑ → SCS ↑ ホールド時間	t _{CSHI}		(*2)+0	(*2)+20	(*2)+0	(*2)+20	ns
SCS ディセレクト時間	t _{CSDI}		(*3)-20 +5t _{CYCP}	(*3)+20 +5t _{CYCP}	(*3)-20 +5t _{CYCP}	(*3)+20 +5t _{CYCP}	ns
SCS ↓ → SCK ↓ セットアップ時間	t _{CSSE}	外部シフト クロック 動作	3t _{CYCP} +15	-	3t _{CYCP} +15	-	ns
SCK ↑ → SCS ↑ ホールド時間	t _{CSHE}		0	-	0	-	ns
SCS ディセレクト時間	t _{CSDE}		3t _{CYCP} +15	-	3t _{CYCP} +15	-	ns
SCS ↓ → SOT 遅延時間	t _{DSE}		-	25	-	25	ns
SCS ↑ → SOT 遅延時間	t _{DEE}		0	-	0	-	ns

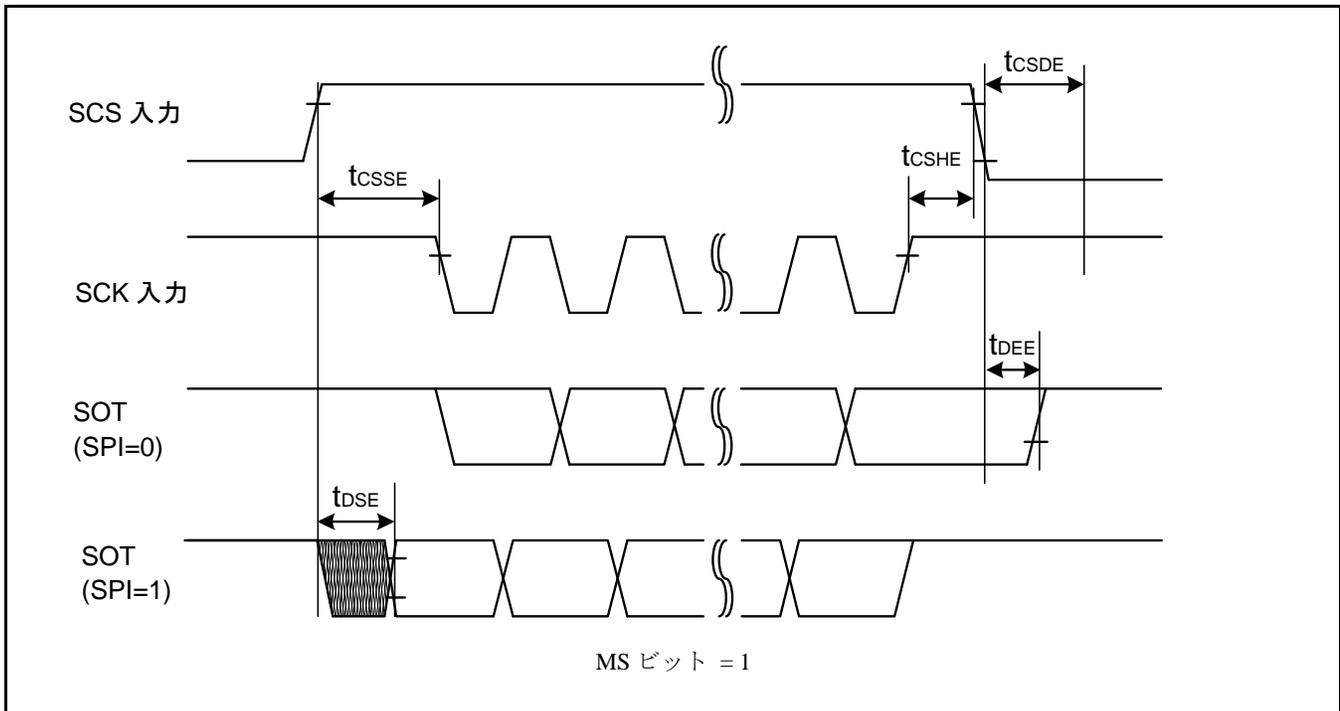
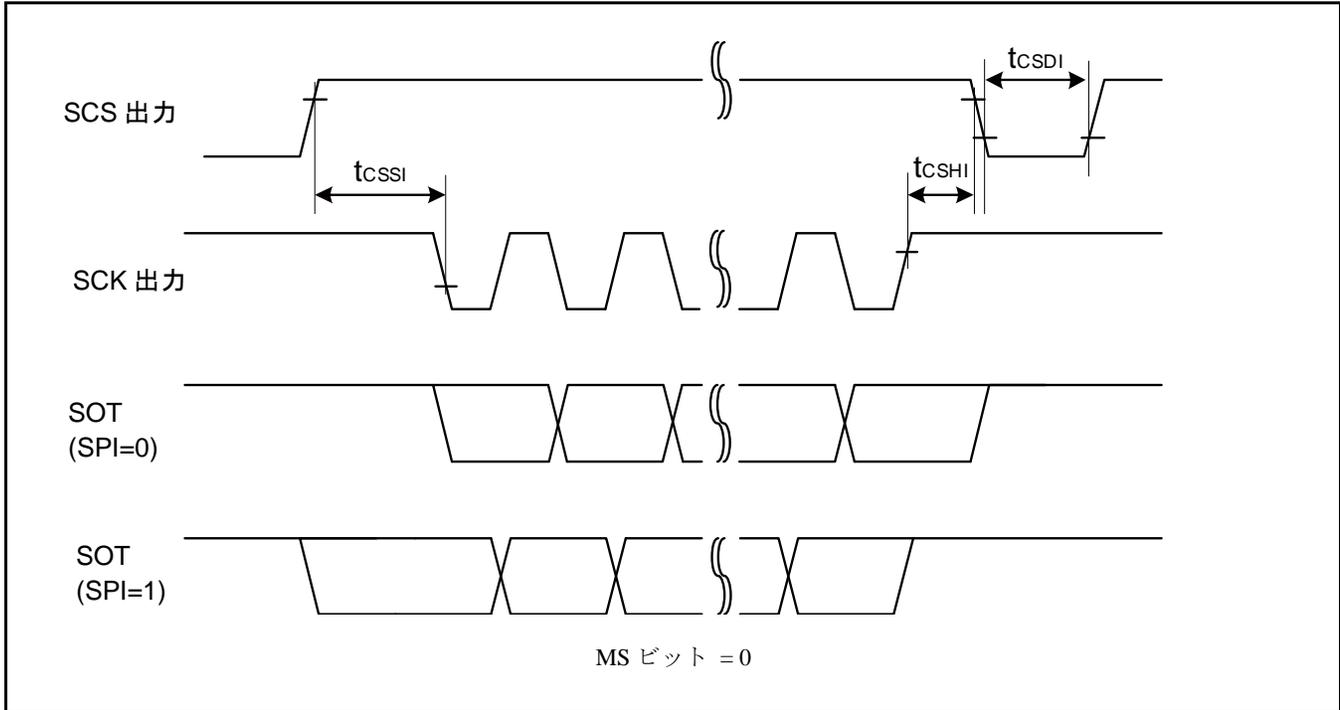
(*1): CSSU ビット値×シリアルチップセレクトタイミング動作クロック周期[ns]

(*2): CSHD ビット値×シリアルチップセレクトタイミング動作クロック周期[ns]

(*3): CSDS ビット値×シリアルチップセレクトタイミング動作クロック周期[ns]

<注意事項>

- t_{CYCP} は、APB バスクロックのサイクル時間です。
マルチファンクションシリアルが接続されている APB バス番号については「8. ブロックダイアグラム」を参照してください。
- CSSU, CSHD, CSDS, シリアルチップセレクトタイミング動作クロックは『FM4 ファミリー ペリフェラルマニュアル』を参照してください。
- 外部負荷容量 C_L = 30 pF 時



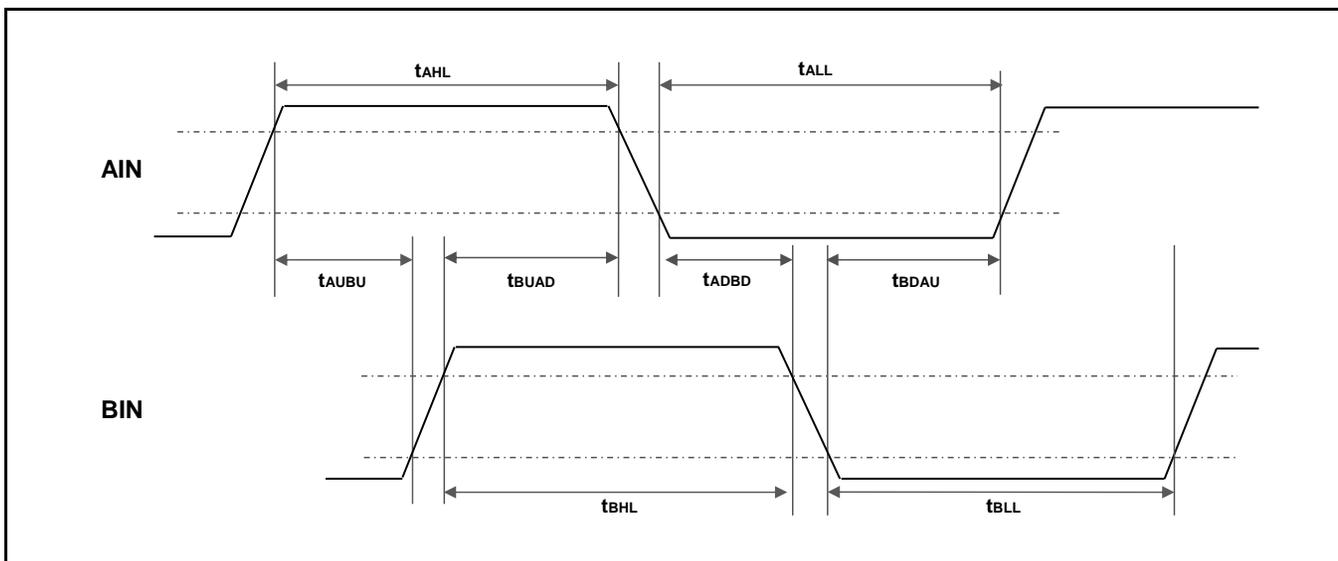
12.4.13 クアッドカウンタ タイミング

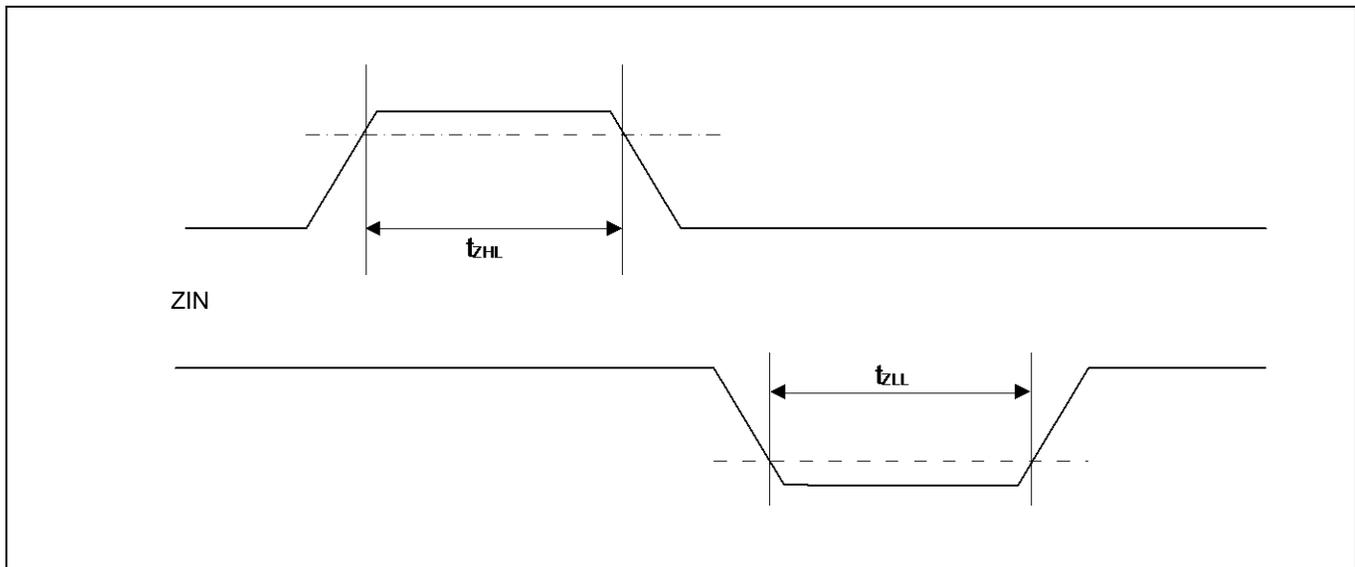
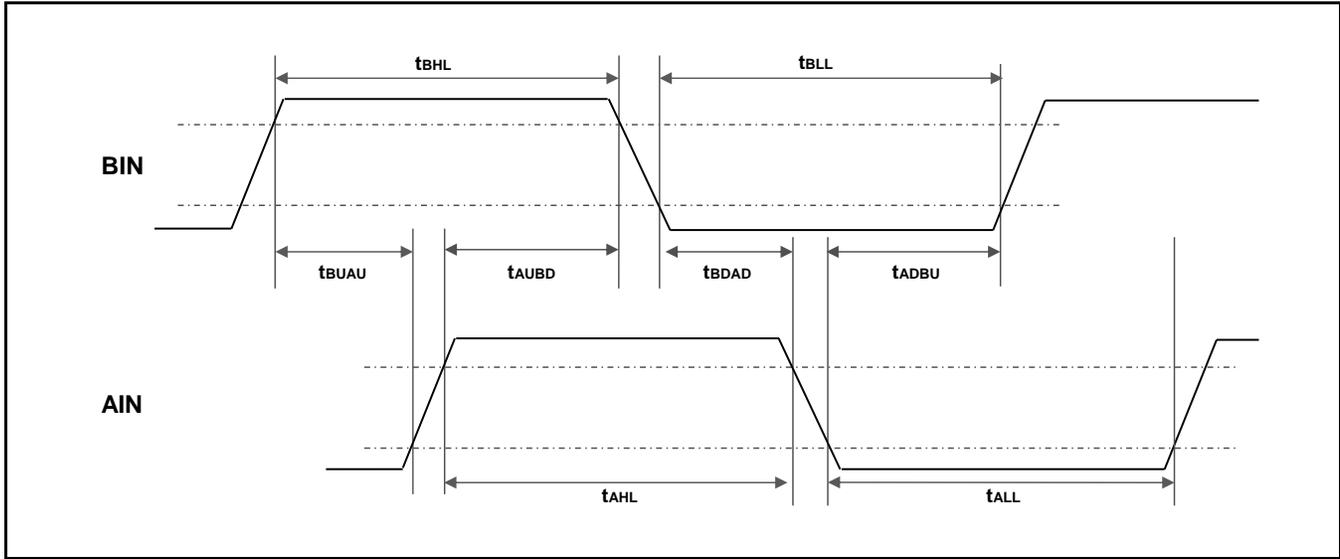
($V_{CC} = 2.7V \sim 5.5V, V_{SS} = 0V$)

項目	記号	条件	規格値		単位
			最小値	最大値	
AIN 端子 H 幅	t _{AHL}	-	2t _{cyCP} *	-	ns
AIN 端子 L 幅	t _{ALL}	-			
BIN 端子 H 幅	t _{BHL}	-			
BIN 端子 L 幅	t _{BLL}	-			
AIN H レベルから BIN 立上り時間	t _{AUBU}	PC_Mode2 または PC_Mode3			
BIN H レベルから AIN 立下り時間	t _{BUAD}	PC_Mode2 または PC_Mode3			
AIN L レベルから BIN 立下り時間	t _{ADBD}	PC_Mode2 または PC_Mode3			
BIN L レベルから AIN 立上り時間	t _{BDAU}	PC_Mode2 または PC_Mode3			
BIN H レベルから AIN 立上り時間	t _{BUAU}	PC_Mode2 または PC_Mode3			
AIN H レベルから BIN 立下り時間	t _{AUBD}	PC_Mode2 または PC_Mode3			
BIN L レベルから AIN 立下り時間	t _{BDAD}	PC_Mode2 または PC_Mode3			
AIN L レベルから BIN 立上り時間	t _{ADBU}	PC_Mode2 または PC_Mode3			
ZIN 端子 H 幅	t _{ZHL}	QCR:CGSC="0"			
ZIN 端子 L 幅	t _{ZLL}	QCR:CGSC="0"			
ZIN レベル確定から AIN/BIN 立下り立上り時間	t _{ZABE}	QCR:CGSC="1"			
AIN/BIN 立下り立上り時間から ZIN レベル確定	t _{ZABEZ}	QCR:CGSC="1"			

*: t_{cyCP}は APB バスクロックのサイクル時間です(タイマモード, ストップモード時を除く)。

クアッドカウンタが接続されている APB バス番号については「8. ブロックダイアグラム」を参照してください。





12.5 12ビット A/D コンバータ

A/D 変換部電気的特性

($V_{CC} = AV_{CC} = 2.7V \sim 5.5V$, $V_{SS} = AV_{SS} = AV_{RL} = 0V$)

項目	記号	端子名	規格値			単位	備考
			最小	標準	最大		
分解能	-	-	-	-	12	bit	
積分直線性誤差	-	-	-	-	±4.5	LSB	AVRH = 2.7V ~ 5.5V オフセットキャ リブレーション 機能使用時
微分直線性誤差	-	-	-	-	±2.5	LSB	
ゼロトランジション 電圧	V _{ZT}	AN _{xx}	-	±2	±7	LSB	
フルスケールトラン ジション電圧	V _{FST}	AN _{xx}	-	AVRH±2	AVRH±7	LSB	
総合誤差	-	-	-	±3	±8	LSB	
変換時間	-	-	0.5*1	-	-	μs	AV _{CC} ≥ 4.5 V
サンプリング時間 *2	t _s	-	0.15	-	10	μs	AV _{CC} ≥ 4.5 V
			0.3	-			AV _{CC} < 4.5 V
コンペアクロック周 期*3	tc _{CK}	-	25	-	1000	ns	AV _{CC} ≥ 4.5 V
			50	-	1000		AV _{CC} < 4.5 V
動作許可状態遷移時 間	t _{STT}	-	-	-	1.0	μs	
電源電流 (アナログ + デジタ ル)	-	AV _{CC}	-	0.69	0.92	mA	A/D 1unit 動作時
			-	1.0	18	μA	A/D 停止時
基準電源電流 (AVRH)	-	AVRH	-	1.1	1.97	mA	A/D 1unit 動作時 AVRH=5.5 V
			-	0.3	6.3	μA	A/D 停止時
アナログ入力容量	C _{AIN}	-	-	-	12.05	pF	
アナログ入力抵抗	R _{AIN}	-	-	-	1.2	kΩ	AV _{CC} ≥ 4.5 V
					1.8		AV _{CC} < 4.5 V
チャンネル間ばらつき	-	-	-	-	4	LSB	
アナログポート入力 リーク電流	-	AN _{xx}	-	-	5	μA	
アナログ入力電圧	-	AN _{xx}	AV _{SS}	-	AVRH	V	
基準電圧	-	AVRH	4.5	-	AV _{CC}	V	T _{ck} < 50 ns
			2.7	-	AV _{CC}		T _{ck} ≥ 50 ns
	-	AV _{RL}	AV _{SS}	-	AV _{SS}	V	

*1: 変換時間は サンプリング時間 (t_s) + コンペア時間 (t_c) の値です。

最小変換時間の条件は、サンプリング時間: 150ns, コンペア時間: 350 ns (AV_{CC} ≥ 4.5 V)の値です。

必ずサンプリング時間(t_s), コンペアクロック周期(tc_{CK})の規格を満足するようにしてください。

サンプリング時間, コンペアクロック周期の設定については、『FM4 ファミリー ペリフェラルマニュアル アナログマクロ編』の『CHAPTER 1-1: A/D コンバータ』の章を参照してください。

A/D コンバータのレジスタの設定は周辺クロックタイミングで反映されます。

サンプリングおよびコンペアクロックはベースクロック(HCLK)にて設定されます。

*2: 外部インピーダンスにより必要なサンプリング時間は変わります。

必ず(式1)を満たすようにサンプリング時間を設定してください。

*3: コンペア時間(t_c) は (式2)の値です。

Package Type	Package Code
LQFP 100	LQI100

