



Welcome to [E-XFL.COM](https://www.e-xfl.com)

What is "[Embedded - Microcontrollers](#)"?

"[Embedded - Microcontrollers](#)" refer to small, integrated circuits designed to perform specific tasks within larger systems. These microcontrollers are essentially compact computers on a single chip, containing a processor core, memory, and programmable input/output peripherals. They are called "embedded" because they are embedded within electronic devices to control various functions, rather than serving as standalone computers. Microcontrollers are crucial in modern electronics, providing the intelligence and control needed for a wide range of applications.

Applications of "[Embedded - Microcontrollers](#)"

Details

Product Status	Active
Core Processor	ARM® Cortex®-M4F
Core Size	32-Bit Single-Core
Speed	160MHz
Connectivity	CSIO, EBI/EMI, I ² C, LINbus, SD, UART/USART
Peripherals	DMA, LVD, POR, PWM, WDT
Number of I/O	100
Program Memory Size	544KB (544K x 8)
Program Memory Type	FLASH
EEPROM Size	-
RAM Size	64K x 8
Voltage - Supply (Vcc/Vdd)	2.7V ~ 5.5V
Data Converters	A/D 24x12b; D/A 2x12b
Oscillator Type	Internal
Operating Temperature	-40°C ~ 125°C (TA)
Mounting Type	Surface Mount
Package / Case	120-LQFP
Supplier Device Package	120-LQFP (16x16)
Purchase URL	https://www.e-xfl.com/product-detail/infineon-technologies/s6e2he6g0agv20000

12 位 A/D 转换器	16 个通道 (3 个单元)	24 个通道 (3 个单元)
12 位 D/A 转换器	2 个单元 (最多)	
CSV (时钟监控)	支持	
LVD (低电压检测)	2 个通道	
内置 CR	高速	4 MHz ($\pm 2\%$)
	低速	100 kHz (典型值)
调试功能	SWJ-DP/ETM	
唯一 ID	支持	

注意:

- 由于封装引脚数量限制, 不能对每种产品中外设功能的所有信号进行分配, 需要根据所需功能来使用 I/O 端口的重定位功能。
- 请参考第 12.4.3 节内置 CR 振荡特性, 了解内置 CR 的精度。

2. 封装

产品名称封装	S6E2HE4E0A S6E2HE6E0A	S6E2HE4F0A S6E2HE6F0A	S6E2HE4G0A S6E2HE6G0A
LQFP: LQH080 (间距为 0.5 mm)	○	-	-
LQFP: LQI100 (间距为 0.5 mm)	-	○	-
LQFP: LQM120 (间距为 0.5 mm)	-	-	○
BGA: FDI121 (间距为 0.5 mm)	-	-	○

○: 支持

注意:

- 请参见第 14 章封装尺寸, 了解详细信息。

引脚编号				引脚名称	I/O 电路类型	引脚状态类型
LQFP120	LQFP100	LQFP80	BGA121			
80	70	-	D9	P1E	F	L
				AN14		
				ADTG_5		
				FRCK0_1		
				MAD21_0		
81	-	-	F7	P1F	E	I
				ADTG_4		
				TIOB6_2		
				RTO05_1 (PPG04_1)		
82	-	-	E7	P27	E	K
				TIOA6_2		
				RTO04_1 (PPG04_1)		
				INT02_2		
83	-	-	D8	P26	E	I
				TIOB5_0		
				SCK2_1 (SCL2_1)		
				RTO03_1 (PPG02_1)		
84	-	-	C9	P25	E	I
				TIOA5_0		
				SOT2_1 (SDA2_1)		
				RTO02_1 (PPG02_1)		
85	-	-	B10	P24	E	K
				SIN2_1		
				RTO01_1 (PPG00_1)		
				INT01_2		
86	71	57	D11	P23	F	L
				AN15		
				TIOA7_1		
				SCK0_0 (SCL0_0)		
				RTO00_1 (PPG00_1)		
				MAD22_0		
		-				

引脚功能	引脚名称	功能说明	引脚编号			
			LQFP 120	LQFP 100	LQFP 80	BGA 121
基础定时器 1	TIOA1_0	基础定时器通道 1 TIOA 引脚	33	28	-	J3
	TIOA1_1		25	20	15	H3
	TIOA1_2		5	5	5	D2
	TIOB1_0	基础定时器通道 1 TIOB 引脚	47	42	32	J6
	TIOB1_1		15	10	10	F4
	TIOB1_2		6	6	6	D3
基础定时器 2	TIOA2_0	基础定时器通道 2 TIOA 引脚	34	29	-	J5
	TIOA2_1		26	21	16	H4
	TIOA2_2		116	96	76	B2
	TIOB2_0	基础定时器通道 2 TIOB 引脚	48	43	33	J7
	TIOB2_1		16	11	11	F3
	TIOB2_2		115	95	75	B3
基础定时器 3	TIOA3_0	基础定时器通道 3 TIOA 引脚	35	30	-	H5
	TIOA3_1		27	22	17	J1
	TIOA3_2		97	82	67	D7
	TIOB3_0	基础定时器通道 3 TIOB 引脚	49	44	34	J8
	TIOB3_1		17	12	12	F2
	TIOB3_2		98	83	-	C7
基础定时器 4	TIOA4_0	基础定时器通道 4 TIOA 引脚	36	31	21	K3
	TIOA4_1		28	23	18	J2
	TIOA4_2		51	-	-	H6
	TIOB4_0	基础定时器通道 4 TIOB 引脚	50	45	35	K8
	TIOB4_1		18	13	-	F1
	TIOB4_2		52	-	-	H7
基础定时器 5	TIOA5_0	基础定时器通道 5 TIOA 引脚	84	-	-	C9
	TIOA5_1		29	24	19	K2
	TIOA5_2		93	78	63	A9
	TIOB5_0	基础定时器通道 5 TIOB 引脚	83	-	-	D8
	TIOB5_1		19	14	-	G1
	TIOB5_2		92	77	62	B9
基础定时器 6	TIOA6_0	基础定时器通道 6 TIOA 引脚	53	-	-	G7
	TIOA6_1		94	79	64	C8
	TIOA6_2		82	-	-	E7
	TIOB6_0	基础定时器通道 6 TIOB 引脚	54	-	-	H8
	TIOB6_1		95	80	65	B8
	TIOB6_2		81	-	-	F7
基础定时器 7	TIOA7_0	基础定时器通道 7 TIOA 引脚	112	-	-	C4
	TIOA7_1		86	71	57	D11
	TIOA7_2		109	-	-	E5
	TIOB7_0	基础定时器通道 7 TIOB 引脚	111	-	-	D4
	TIOB7_1		87	72	58	C10
	TIOB7_2		108	-	-	E6

引脚功能	引脚名称	功能说明	引脚编号			
			LQFP 120	LQFP 100	LQFP 80	BGA 121
GPIO	P60	通用 I/O 端口 6	116	96	76	B2
	P61		115	95	75	B3
	P62		114	94	74	C3
	P63		113	93	73	B4
	P64		112	-	-	C4
	P65		111	-	-	D4
	P66		110	-	-	D5
	P67		109	-	-	E5
	P68		108	-	-	E6
	P70	通用 I/O 端口 7	51	-	-	H6
	P71		52	-	-	H7
	P72		53	-	-	G7
	P73		54	-	-	H8
	P74	通用 I/O 端口 8	55	-	-	J9
	P80		118	98	78	A3
	P81		119	99	79	A2
	PE0	通用 I/O 端口 E	56	46	36	L8
	PE2		58	48	38	L9
	PE3		59	49	39	L10
多功能串行接口 0	SIN0_0	多功能串行接口通道 0 输入引脚	88	73	59	C11
	SIN0_1		65	55	44	G10
	SOT0_0 (SDA0_0)	多功能串行接口通道 0 输出引脚。 用于 UART/CSIO/LIN（操作模式 0 到 3）接口时，该引脚作为 SOT0 使用；而用于 I2C（操作模式 4）时，则作为 SDA0 使用。	87	72	58	C10
	SOT0_1 (SDA0_1)		66	56	45	G9
	SCK0_0 (SCL0_0)		86	71	57	D11
多功能串行接口 1	SCK0_1 (SCL0_1)	多功能串行接口通道 0 时钟 I/O 引脚。 用于 UART/CSIO/LIN（操作模式 0 到 3）接口时，该引脚作为 SCK0 使用；而用于 I2C（操作模式 4）时，则作为 SCL0 使用。	67	57	46	G8
	SIN1_0	多功能串行接口通道 1 输入引脚	96	81	66	A8
	SIN1_1		62	52	41	J10
	SOT1_0 (SDA1_0)	多功能串行接口通道 1 输出引脚。 用于 UART/CSIO/LIN（操作模式 0 到 3）接口时，该引脚作为 SOT1 使用；而用于 I2C（操作模式 4）时，则作为 SDA1 使用。	97	82	67	D7
	SOT1_1 (SDA1_1)		63	53	42	H10
	SCK1_0 (SCL1_0)	多功能串行接口通道 1 时钟 I/O 引脚。 用于 CSIO（操作模式 2）接口时，该引脚作为 SCK1 使用；而用于 I2C（操作模式 4）时，则作为 SCL1 使用。	98	83	-	C7
	SCK1_1 (SCL1_1)		64	54	43	H9

6.3 使用环境注意事项

如前面章节所述，半导体器件的可靠性取决于环境温度和其他条件。

为使性能可靠，请遵守以下原则：

(1) 湿度

在高湿环境下长期使用会导致器件间的电流泄漏，印刷电路板之间同理。如能预知应用于高湿环境，则需要考虑额外的防潮措施。

(2) 静电放电

当高压带电物体靠近半导体器件时，放电会引起运行异常。在这种情况下，请使用防静电措施或工艺来防止放电发生。

(3) 腐蚀性气体、粉尘或油

暴露在腐蚀性气体、粉尘或油等环境时可能会引起化学反应，从而对该器件产生不利影响。如果在这些条件下使用器件，则需要考虑采取措施防止器件暴露于此类物质中以保护器件。

(4) 辐射，包括宇宙射线

大多数的器件设计并没考虑到应对辐射或宇宙辐线的措施。因此，用户最好适当屏蔽。

(5) 烟雾、燃烧

警告：塑封器件易燃，因此需要远离易燃物质。如果设备冒烟或燃烧，存在释放有毒气体的危险。

如果客户考虑在其他特殊环境条件下使用赛普拉斯产品，请联系销售代表。

请在以下 URL 中查看最新注意事项。

<http://www.spansion.com/fjdocuments/fj/datasheet/e-ds/DS00-00004.pdf>

12.2 推荐工作条件

参数	符号	条件	值		单位	备注
			最小值	最大值		
供电电压	V _{CC}	—	2.7*3	5.5	V	
供电电压 (VBAT)	V _{BAT}	—	2.7	5.5	V	
模拟供电电压	AV _{CC}	—	2.7	5.5	V	AV _{CC} =V _{CC}
模拟参考电压	AV _{RH}	—	*2	AV _{CC}	V	
工作温度	结温	T _J	—	- 40	+ 125	°C
	环境温度	T _A	—	- 40	*1	°C

*1: 结温 (T_J) 允许值决定环境温度 (T_A) 的最大动态范围。

环境温度 (T_A) 的计算公式如下:

$$T_A (\text{最大值}) = T_J (\text{最大值}) - P_d (\text{最大值}) \times \theta_{ja}$$

P_d: 功耗 (W)

θ_{ja}: 封装热阻 (°C/W)

$$P_d (\text{最大值}) = V_{CC} \times I_{CC} (\text{最大值}) + \sum (I_{OL} \times V_{OL}) + \sum ((V_{CC} - V_{OH}) \times (-I_{OH}))$$

I_{OL}: 低电平输出电流

I_{OH}: 高电平输出电流

V_{OL}: 低电平输出电压

V_{OH}: 高电平输出电压

各种封装的热阻和最大允许功耗如下。

当半导体器件功耗小于或等于最大允许值时, 可确保正常运行。

*2: 模拟参考电压的最小值取决于比较时钟周期值 (T_{ck})。更多详细信息, 请参考第 12.5 节 “12 位 A/D 转换器”。

*3: 如果工作电压等于或大于低压复位/中断检测电压, 并且小于供电电压的最小值, 这时只能执行由内置高速 CR (包括所使用的主 PLL) 或内置低速 CR 提供时钟的指令和低压检测功能。

各种封装的热阻和最大允许功耗列表

封装	印刷电路板	热阻 θ _{ja} (°C/W)	最大允许功耗 (mW)	
			T _A = +85°C	T _A = +105°C
LQH080 (间距为 0.5 mm)	单层双面	82	488	244
	四层	56	714	357
LQI100 (间距为 0.5 mm)	单层双面	59	678	339
	四层	39	1026	513
LQM120 (间距为 0.5 mm)	单层双面	71	563	282
	四层	50	800	400
FDI121 (间距为 0.5 mm)	单层双面	63	635	317
	四层	37	1081	540

警告:

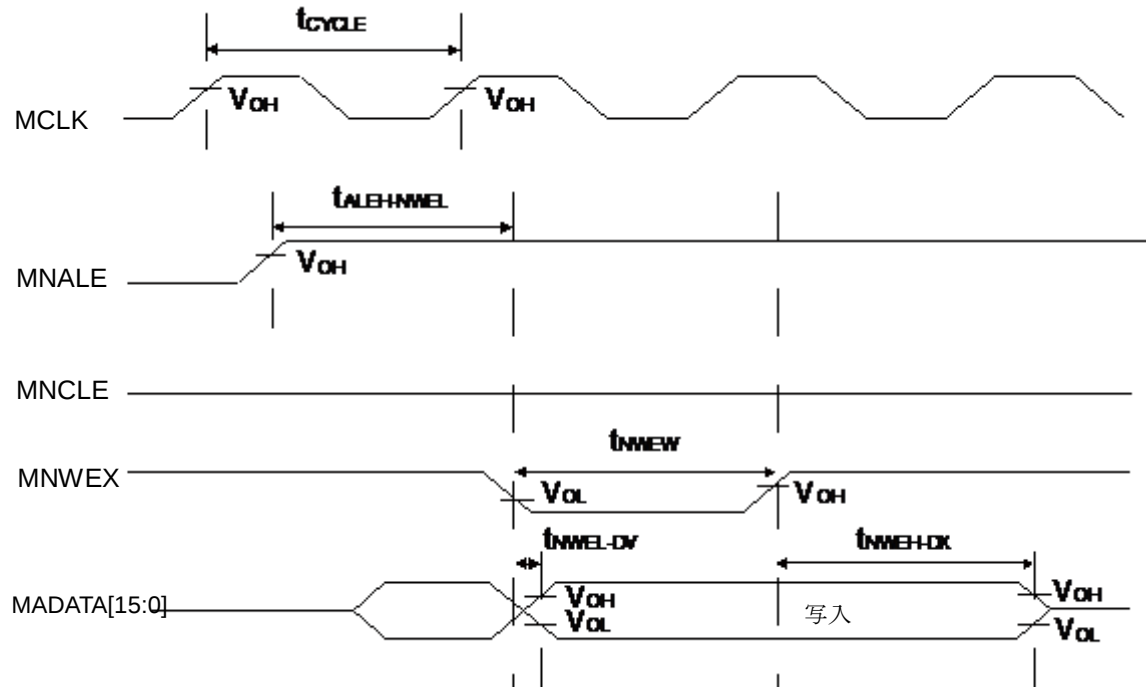
1. 需要遵循所推荐的工作条件, 以确保半导体器件正常运行。器件在这些条件下运行时, 所有器件的电气特性均能得到保证。

要根据推荐的工作条件来使用半导体器件。

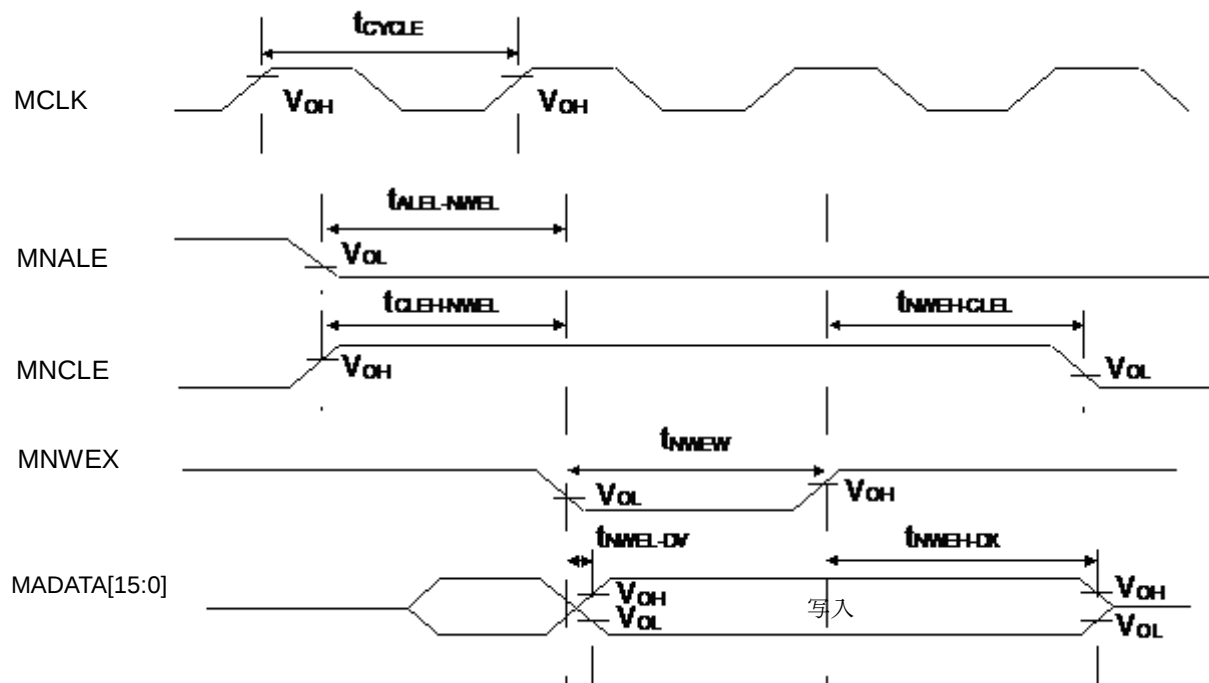
在其他条件下进行操作可能会影响器件的可靠性, 并会导致器件故障。

赛普拉斯公司对本数据手册中没有显示的使用、工作条件或组合不作任何担保。除了这里所列出的条件外, 如果您想要在其他条件下使用这些应用, 请提前联系销售部门。

NAND 闪存写地址



NAND 闪存写数据

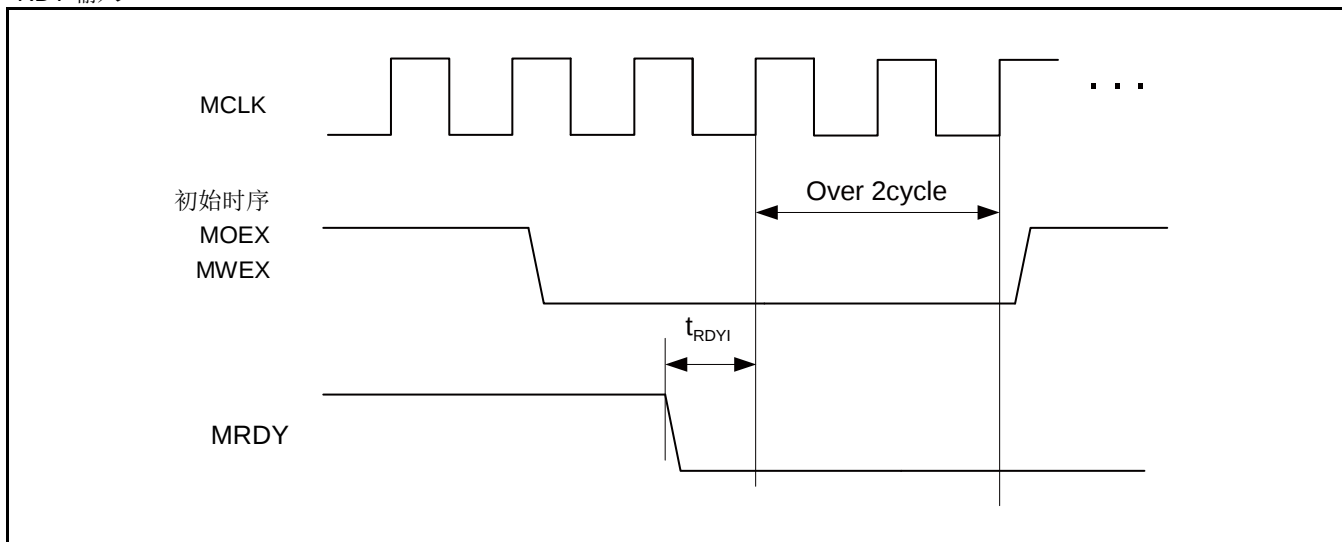


外部就绪信号输入时序

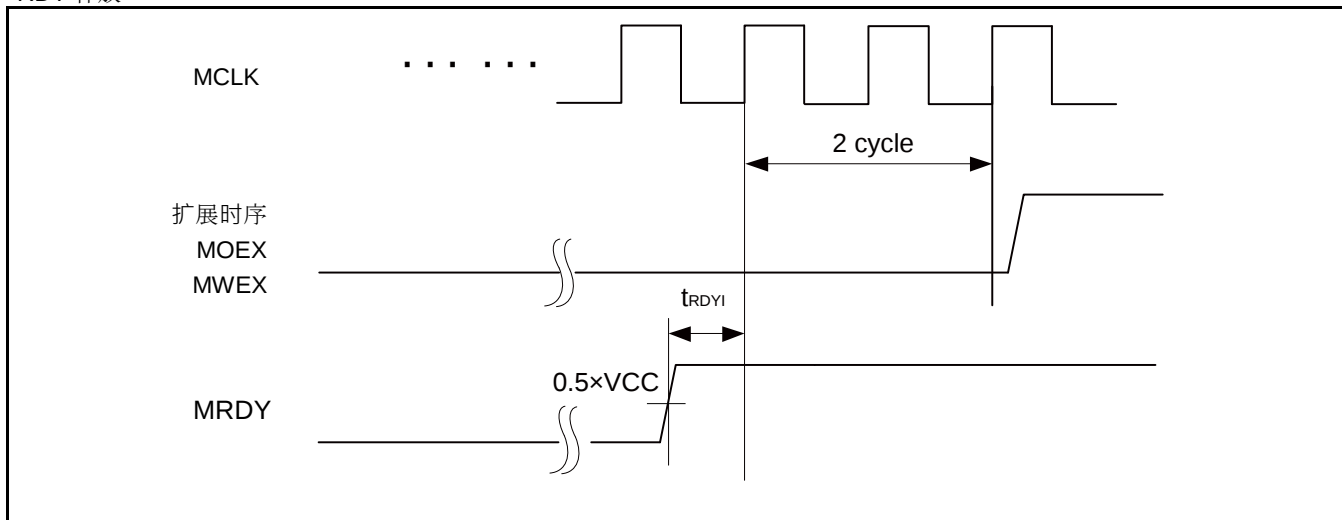
($V_{CC} = 2.7\text{ V} \sim 5.5\text{ V}$, $V_{SS} = 0\text{ V}$)

参数	符号	引脚名称	条件	值		单位	备注
				最小值	最大值		
MCLK 上升沿到 MRDY 输入建立时间	t_{RDYI}	MCLK, MRDY	$V_{CC} \geq 4.5\text{ V}$	19	—	ns	
			$V_{CC} < 4.5\text{ V}$	37			

■RDY 输入



■RDY 释放



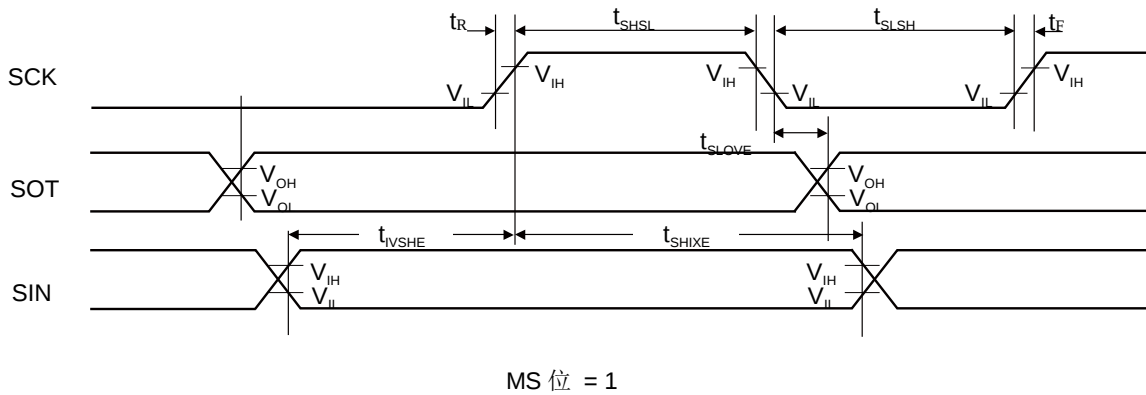
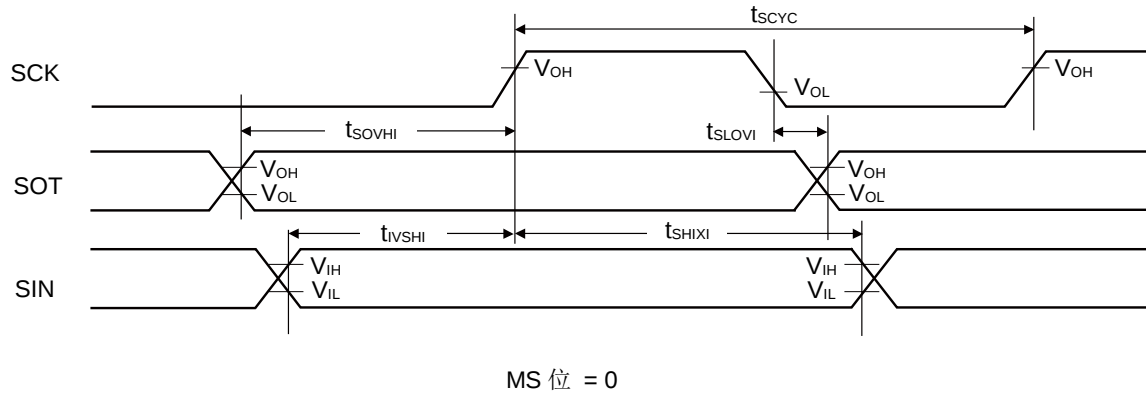
同步串行模式 (SPI = 0, SCINV = 1)

 (V_{CC} = 2.7 V ~ 5.5 V, V_{SS} = 0 V)

参数	符号	引脚名称	条件	V _{CC} < 4.5 V		V _{CC} ≥ 4.5 V		单位
				最小值	最大值	最小值	最大值	
串行时钟周期时间	t _{SCYC}	SCKx	内部移位时钟	4t _{CYCP}	—	4t _{CYCP}	—	ns
SCK 上升沿到 SOT 延迟时间	t _{SHOVI}	SCKx, SOTx		- 30	+ 30	- 20	+ 20	ns
SIN 到 SCK 下降沿建立时间	t _{IVSLI}	SCKx, SINx		50	—	30	—	ns
SCK 下降沿到 SIN 保持时间	t _{SLIXI}	SCKx, SINx		0	—	0	—	ns
串行时钟低电平脉宽	t _{LSH}	SCKx	外部移位时钟	2t _{CYCP} - 10	—	2t _{CYCP} - 10	—	ns
串行时钟高电平脉宽	t _{SHSL}	SCKx		t _{CYCP} + 10	—	t _{CYCP} + 10	—	ns
SCK 上升沿到 SOT 延迟时间	t _{SHOVE}	SCKx, SOTx		—	50	—	30	ns
SIN 到 SCK 下降沿建立时间	t _{IVSLE}	SCKx, SINx		10	—	10	—	ns
SCK 下降沿到 SIN 保持时间	t _{SLIXE}	SCKx, SINx		20	—	20	—	ns
SCK 下降时间	t _F	SCKx		—	5	—	5	ns
SCK 上升时间	t _R	SCKx		—	5	—	5	ns

注意:

- 上述特性适用于 CLK 同步模式。
- t_{CYCP} 指的是 APB 总线时钟周期时间。
有关多功能串行接口挂接的 APB 总线编号的详细信息, 请参考第 8 章框图的内容。
- 这些特性只对相同重定位端口编号有效。
例如, 对 SCLKx_0 和 SOTx_1 的组合为无效。
- 外部负载电容 C_L 为 30 pF。



同步串行片选模式 (SPI = 1, SCINV = 1, MS=0, CSLVL = 1)

 (V_{CC} = 2.7 V ~ 5.5 V, V_{SS} = 0 V)

参数	符号	条件	V _{CC} < 4.5 V		V _{CC} ≥ 4.5 V		单位
			最小值	最大值	最小值	最大值	
SCS 下降沿到 SCK 上升沿建立时间	t _{CSSI}	内部移位时钟	(*1)-50	(*1)+0	(*1)-50	(*1)+0	ns
SCK 下降沿到 SCS 上升沿保持时间	t _{CSHI}		(*2)+0	(*2)+50	(*2)+0	(*2)+50	ns
SCS 取消时间	t _{CSDI}		(*3)-50 +5t _{CYCP}	(*3)+50 +5t _{CYCP}	(*3)-50 +5t _{CYCP}	(*3)+50 +5t _{CYCP}	ns
SCS 下降沿到 SCK 上升沿建立时间	t _{CSSE}	外部移位时钟	3t _{CYCP} +30	—	3t _{CYCP} +30	—	ns
SCK 下降沿到 SCS 上升沿保持时间	t _{CSHE}		0	—	0	—	ns
SCS 取消时间	t _{CSDE}		3t _{CYCP} +30	—	3t _{CYCP} +30	—	ns
SCS 下降沿到 SOT 延迟时间	t _{DSE}		—	40	—	40	ns
SCS 上升沿到 SOT 延迟时间	t _{DEE}		0	—	0	—	ns

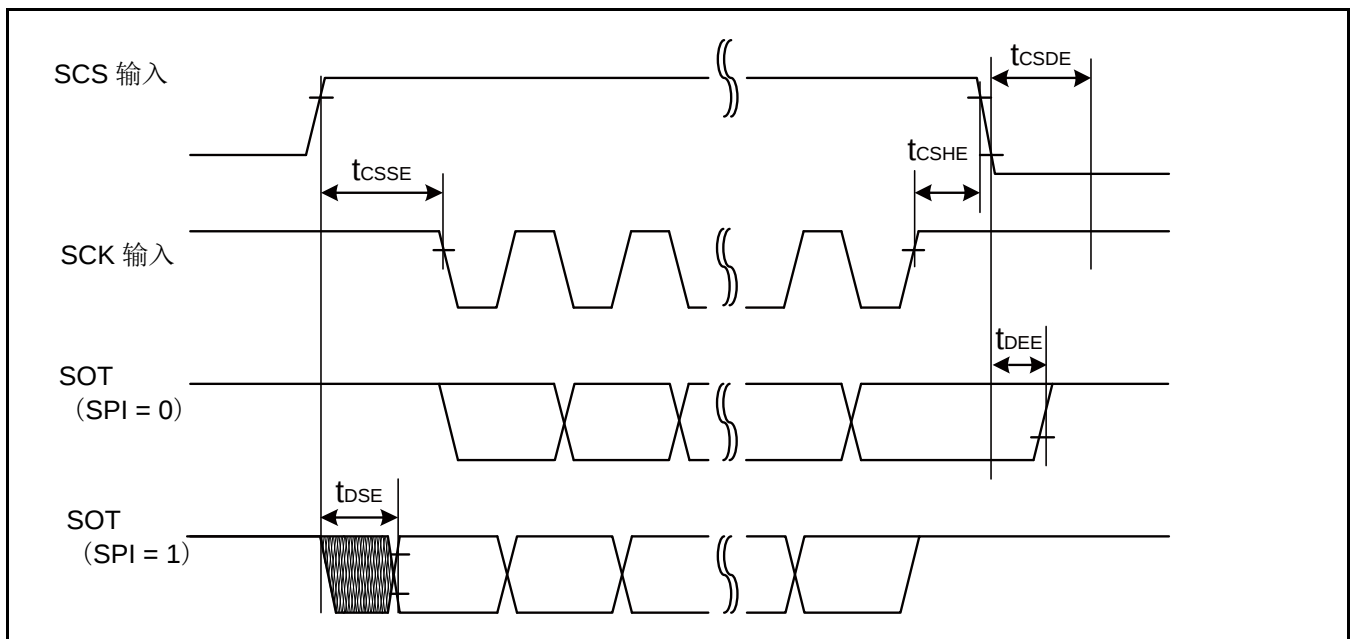
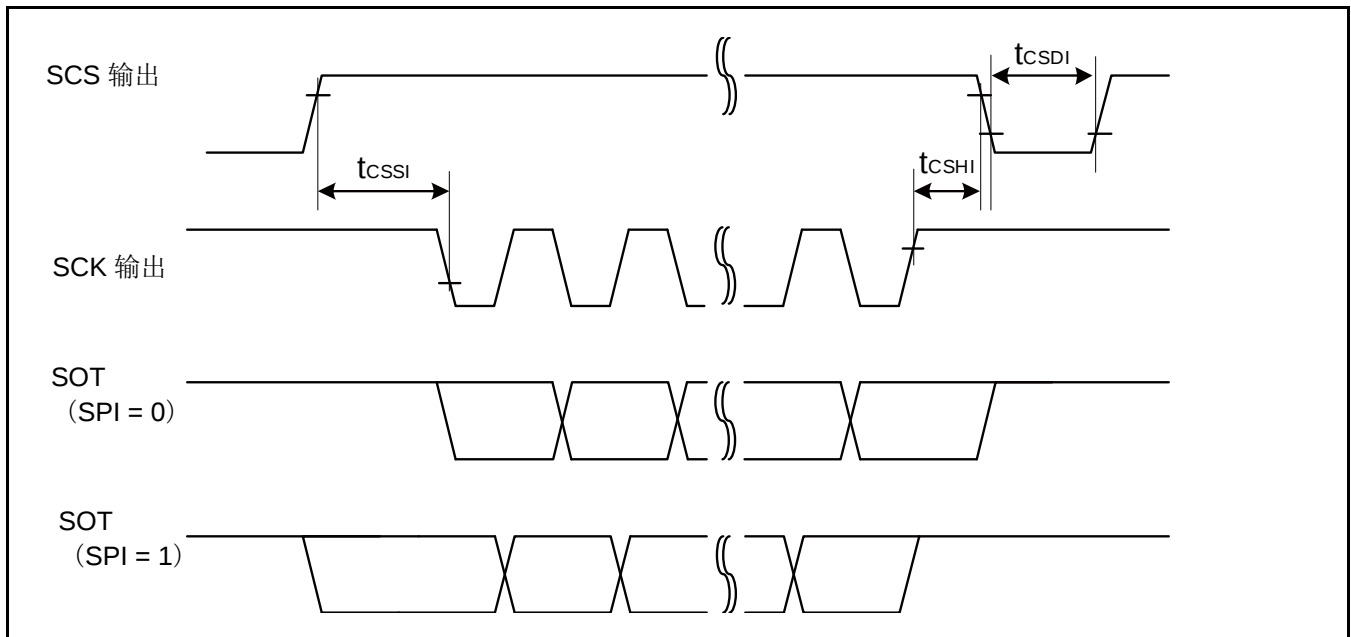
(*1): CSSU 位值 × 串行片选时序操作时钟周期[ns]

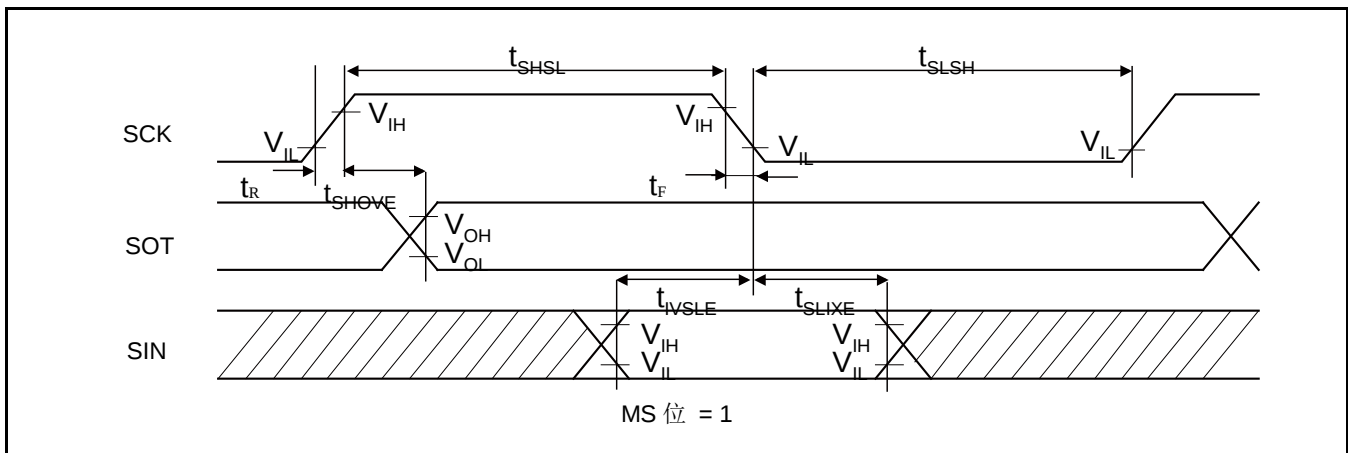
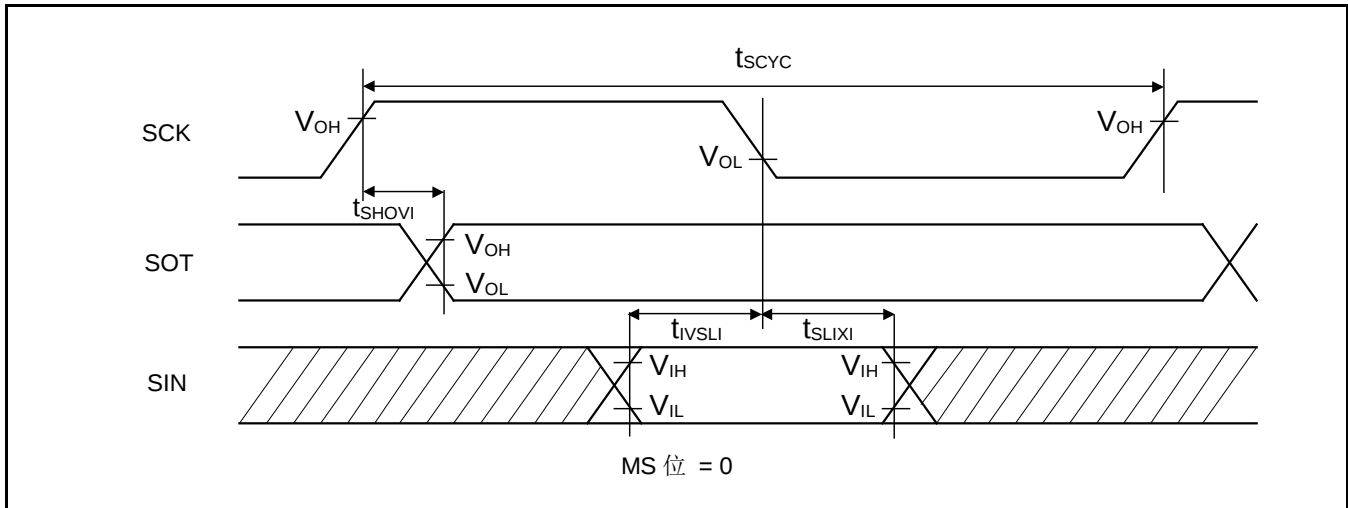
(*2): CSHD 位值 × 串行片选时序操作时钟周期[ns]

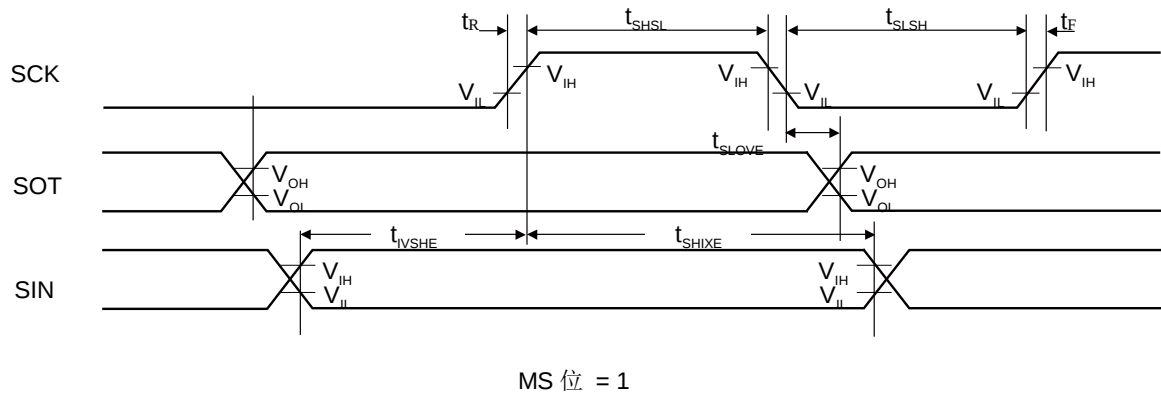
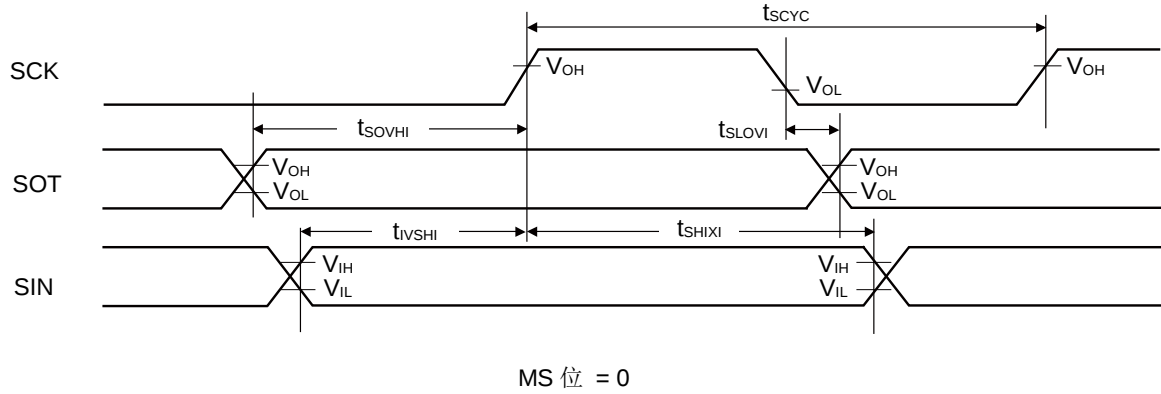
(*3): CSDS 位值 × 串行片选时序操作时钟周期[ns]

注意:

- t_{CYCP} 指的是 APB 总线时钟周期时间。
有关多功能串行接口挂接的 APB 总线编号的详细信息, 请参考第 8 章框图的内容。
- 更多有关 CSSU、CSHD、CSDS 以及串行片选时序操作时钟的详细信息, 请参考“FM4 系列外设手册”中“主要”部分 (MN709-00001) 的内容。
- 外部负载电容 C_L 为 30 pF。







高速同步串行片选模式 (SPI = 1, SCINV = 0, MS = 0, CSLVL = 1)

 (V_{CC} = 2.7 V ~ 5.5 V, V_{SS} = 0 V)

参数	符号	条件	V _{CC} < 4.5 V		V _{CC} ≥ 4.5 V		单位
			最小值	最大值	最小值	最大值	
SCS 下降沿到 SCK 下降沿建立时间	t _{CSSI}	内部移位时钟	(*1)-20	(*1)+0	(*1)-20	(*1)+0	ns
SCK 上升沿到 SCS 上升沿保持时间	t _{CSHI}		(*2)+0	(*2)+20	(*2)+0	(*2)+0	ns
SCS 取消时间	t _{CSDI}		(*3)-20 +5t _{CYCP}	(*3)+20 +5t _{CYCP}	(*3)-20 +5t _{CYCP}	(*3)+20 +5t _{CYCP}	ns
SCS 下降沿到 SCK 下降沿建立时间	t _{CSSE}	外部移位时钟	3t _{CYCP} +15	—	3t _{CYCP} +15	—	ns
SCK 上升沿到 SCS 上升沿保持时间	t _{CSHE}		0	—	0	—	ns
SCS 取消时间	t _{CSDE}		3t _{CYCP} +15	—	3t _{CYCP} +15	—	ns
SCS 下降沿到 SOT 延迟时间	t _{DSE}		—	25	—	25	ns
SCS 上升沿到 SOT 延迟时间	t _{DEE}		0	—	0	—	ns

(*1): CSSU 位值 × 串行片选时序操作时钟周期[ns]

(*2): CSHD 位值 × 串行片选时序操作时钟周期[ns]

(*3): CSDS 位值 × 串行片选时序操作时钟周期[ns]

注意:

- t_{CYCP} 指的是 APB 总线时钟周期时间。
有关多功能串行接口挂接的 APB 总线编号的详细信息, 请参考第 8 章框图的内容。
- 更多有关 CSSU、CSHD、CSDS 以及串行片选时序操作时钟的详细信息, 请参考 FM4 系列外设手册。
- 外部负载电容 C_L 为 30 pF。

高速同步串行片选模式 (SPI = 1, SCINV = 1, MS = 0, CSLVL = 1)

(V_{CC} = 2.7 V ~ 5.5 V, V_{SS} = 0 V)

参数	符号	条件	V _{CC} < 4.5 V		V _{CC} ≥ 4.5 V		单位
			最小值	最大值	最小值	最大值	
SCS 下降沿到 SCK 上升沿建立时间	t _{CSSI}	内部移位时钟	(*1)-20	(*1)+0	(*1)-20	(*1)+0	ns
SCK 下降沿到 SCS 上升沿保持时间	t _{CSHI}		(*2)+0	(*2)+20	(*2)+0	(*2)+0	ns
SCS 取消时间	t _{CSDI}		(*3)-20 +5t _{CYCP}	(*3)+20 +5t _{CYCP}	(*3)-20 +5t _{CYCP}	(*3)+20 +5t _{CYCP}	ns
SCS 下降沿到 SCK 上升沿建立时间	t _{CSSE}	外部移位时钟	3t _{CYCP} +15	—	3t _{CYCP} +15	—	ns
SCK 下降沿到 SCS 上升沿保持时间	t _{CSHE}		0	—	0	—	ns
SCS 取消时间	t _{CSDE}		3t _{CYCP} +15	—	3t _{CYCP} +15	—	ns
SCS 下降沿到 SOT 延迟时间	t _{DSE}		—	25	—	25	ns
SCS 上升沿到 SOT 延迟时间	t _{DEE}		0	—	0	—	ns

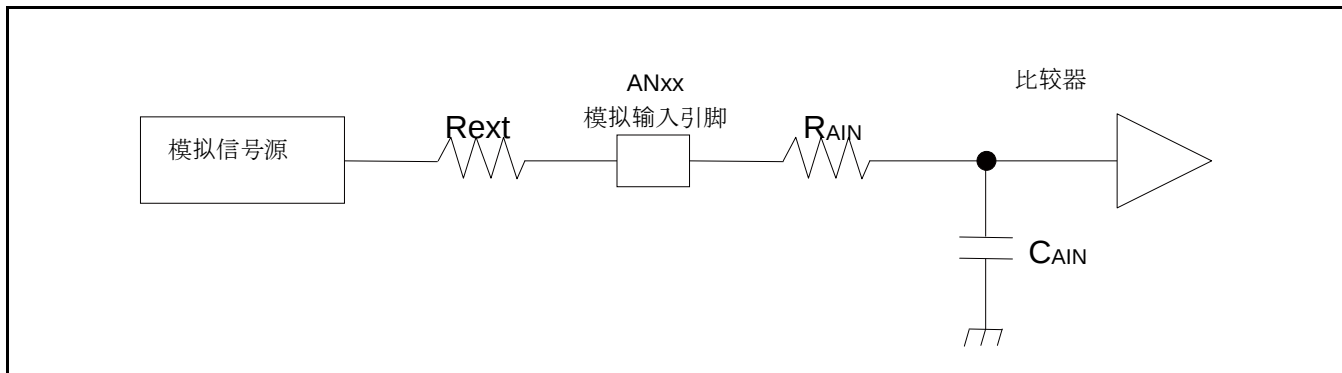
(*1): CSSU 位值 × 串行片选时序操作时钟周期[ns]

(*2): CSHD 位值 × 串行片选时序操作时钟周期[ns]

(*3): CSDS 位值 × 串行片选时序操作时钟周期[ns]

注意:

- t_{CYCP} 指的是 APB 总线时钟周期时间。
有关多功能串行接口挂接的 APB 总线编号的详细信息, 请参考第 8 章框图的内容。
- 更多有关 CSSU、CSHD、CSDS 以及串行片选时序操作时钟的详细信息, 请参考“FM4 系列外设手册”中“主要”部分 (MN709-00001) 的内容。
- 外部负载电容 C_L 为 30 pF。



(公式 1) $t_s \geq (R_{AIN} + R_{ext}) \times C_{AIN} \times 9$

t_s : 采样时间

R_{AIN} : A/D 转换器的输入阻抗 = 1.2 k Ω , 4.5 V < AV_{CC} < 5.5 V

A/D 转换器的输入阻抗 = 1.8 k Ω , 2.7 V < AV_{CC} < 4.5 V

C_{AIN} : A/D 转换器的输出电容 = 12.05pF, 2.7 V < AV_{CC} < 5.5 V

R_{ext} : 外部电路的输出阻抗

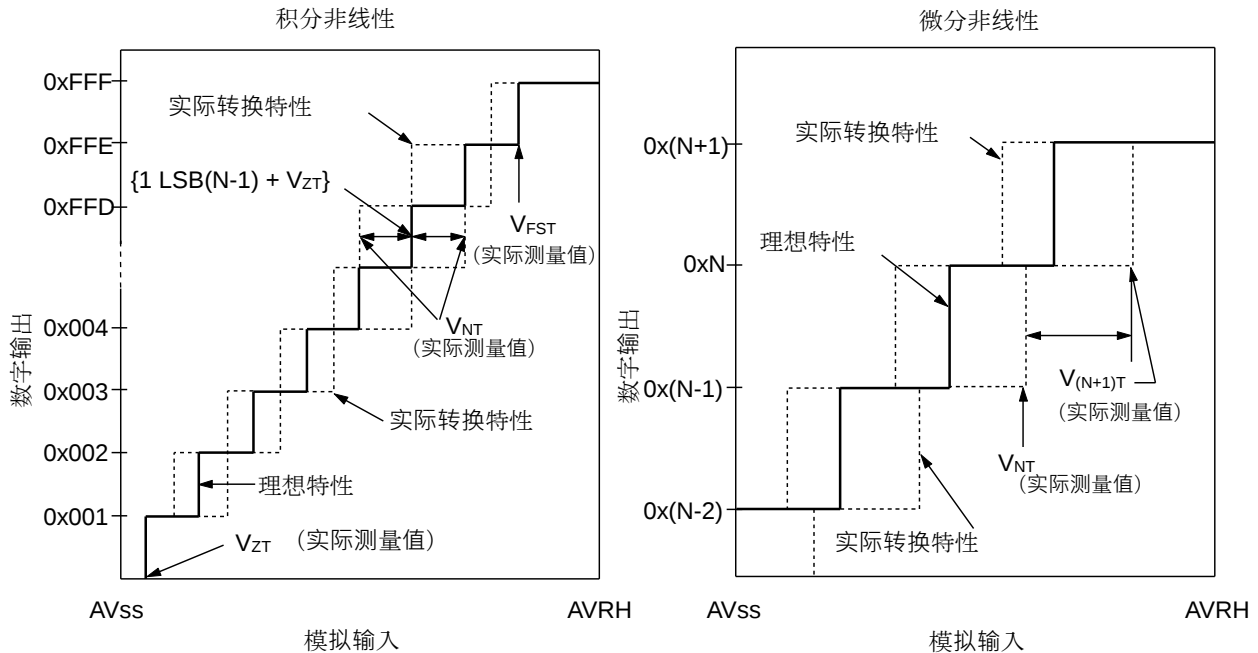
(公式 2) $t_c = t_{CCK} \times 14$

t_c : 比较时间

t_{CCK} : 比较时钟周期

12 位 A/D 转换器定义术语

- 分辨率: A/D 转换器能识别出的数值变动最小刻度。
- 积分非线性: 零转换点 (0b000000000000 $\longleftrightarrow$ 0b000000000001) 到全量程转换点 (0b111111111110 $\longleftrightarrow$ 0b111111111111) 之间连线与实际转换特性的偏差。
- 差分非线性: 与输入电压理想值的偏差, 用于对输出值进行 1 LSB 调整。



$$\text{数字输出 } N \text{ 的积分非线性} = \frac{V_{NT} - \{1\text{LSB} \times (N - 1) + V_{ZT}\}}{1\text{LSB}} \quad [\text{LSB}]$$

$$\text{数字输出 } N \text{ 的微分非线性} = \frac{V_{(N+1)T} - V_{NT}}{1\text{LSB}} - 1 \quad [\text{LSB}]$$

$$1\text{LSB} = \frac{V_{FST} - V_{ZT}}{4094}$$

N: A/D 转换器的数字输出值。

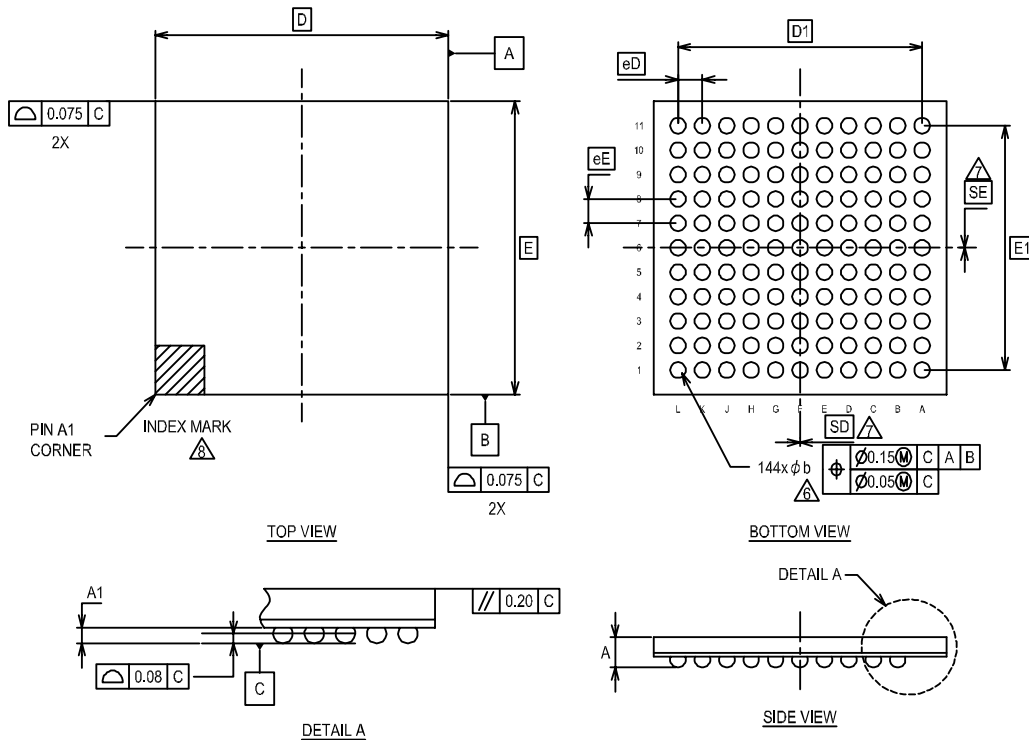
V_{ZT} : 数字输出值从 0x000 变为 0x001 的电压。

V_{FST} : 数字输出值由 0xFFE 变为 0xFFF 的电压。

V_{NT} : 数字输出值由 0x(N - 1)更改为 0xN 的电压。

封装类型	封装代码
PFBGA121	FDI121

FDI121 121 ball Low Profile Fine Pitch Ball Grid Array Package



PACKAGE	FDI121			NOTE
SYMBOL	MIN.	NOM.	MAX.	
A	—	—	1.20	PROFILE
A1	0.20	0.25	0.30	TERMINAL HEIGHT
D	6.00 BSC.			BODY SIZE
E	6.00 BSC.			BODY SIZE
D1	5.00 BSC.			MATRIX FOOTPRINT
E1	5.00 BSC.			MATRIX FOOTPRINT
MD	11			MATRIX SIZE D DIRECTION
ME	11			MATRIX SIZE E DIRECTION
n	121			BALL COUNT
φb	0.27	0.32	0.37	BALL DIAMETER
eD	0.50 BSC.			BALL PITCH
eE	0.50 BSC.			BALL PITCH
SD/SE	0.00			SOLDER BALL PLACEMENT

1. DIMENSIONS AND TOLERANCES METHODS PER ASME Y14.5-2009. THIS OUTLINE CONFORMS TO JEP95, SECTION 4.5.

2. ALL DIMENSIONS ARE IN MILLIMETERS.

3. BALL POSITION DESIGNATION PER JEP95, SECTION 3, SPP-010.

4. $\square$ REPRESENTS THE SOLDER BALL GRID PITCH.

5. SYMBOL "MD" IS THE BALL MATRIX SIZE IN THE "D" DIRECTION. SYMBOL "ME" IS THE BALL MATRIX SIZE IN THE "E" DIRECTION. n IS THE NUMBER OF POPULATED SOLDER BALL POSITIONS FOR MATRIX SIZE MD X ME.

$\triangle$ DIMENSION "b" IS MEASURED AT THE MAXIMUM BALL DIAMETER IN A PLANE PARALLEL TO DATUM C.

$\triangle$ SD AND SE ARE MEASURED WITH RESPECT TO DATUMS A AND B AND DEFINE THE POSITION OF THE CENTER SOLDER BALL IN THE OUTER ROW. WHEN THERE IS AN ODD NUMBER OF SOLDER BALLS IN THE OUTER ROW, SD OR SE = 0. WHEN THERE IS AN EVEN NUMBER OF SOLDER BALLS IN THE OUTER ROW, SD OR SE = $\frac{b}{2}$

$\triangle$ A1 CORNER TO BE IDENTIFIED BY CHAMFER, LASER OR INK MARK. METALLIZED MARK INDENTATION OR OTHER MEANS.

9. "+" INDICATES THE THEORETICAL CENTER OF DEPOPULATED BALLS.

销售, 解决方案和法律信息

全球销售和 design 支持

赛普拉斯公司拥有由办事处、解决方案中心、厂商代表和经销商组成的全球性网络。查找最近的办事处, 请访问[赛普拉斯所在地](#)。

产品

汽车类产品	cypress.com/go/automotive
时钟与缓冲器	cypress.com/go/clocks
接口	cypress.com/go/interface
照明与电源控制	cypress.com/go/powerpsoc
存储器	cypress.com/go/memory
PSoC	cypress.com/go/psoc
触摸感应产品	cypress.com/go/touch
USB 控制器	cypress.com/go/USB
无线/射频	cypress.com/go/wireless
Spansion 产品	spansion.com/products

PSoC® 解决方案

psoc.cypress.com/solutions

[PSoC 1](#) | [PSoC 3](#) | [PSoC 4](#) | [PSoC 5LP](#)

赛普拉斯开发者社区

[社区](#) | [论坛](#) | [博客](#) | [视频](#) | [培训](#)

技术支持

cypress.com/go/support

赛普拉斯、赛普拉斯徽标、Spansion®、Spansion 徽标、MirrorBit®、MirrorBit® Eclipse™、ORNAND™、Easy DesignSim™、Traveo™ 及其组合, 均是赛普拉斯半导体公司的商标和注册商标。ARM 和 Cortex 是 ARM Limited 在欧盟和其他国家的商标和注册商标。此处引用的所有其他商标或注册商标归其各自所有者所有。

©赛普拉斯半导体公司, 2015。此处所包含的信息可能会随时更改, 恕不另行通知。除赛普拉斯产品内嵌的电路外, 赛普拉斯半导体公司不对任何其他电路的使用承担任何责任。也不根据专利或其他权利以明示或暗示的方式授予任何许可。除非与赛普拉斯签订明确的书面协议, 否则赛普拉斯不保证产品能够用于或适用于医疗、生命支持、救生、关键控制或安全应用领域。此外, 对于有可能因为发生功能异常和故障而对用户造成严重伤害的生命支持系统, 赛普拉斯不授权将其产品用作此类系统的关键组件。若将赛普拉斯产品用于生命支持系统中, 则表示制造商将承担因此类使用而招致的所有风险, 并确保赛普拉斯免于因此而受到任何指控。

该源代码(软件和/或固件)均归赛普拉斯半导体公司(赛普拉斯)所有, 并受全球专利法规(美国和美国以外的专利法规)、美国版权法以及国际条约规定的保护和约束。赛普拉斯据此向获许可者授予适用于个人的、非独占性、不可转让的许可, 用以复制、使用、修改、创建赛普拉斯源代码的派生作品、编译赛普拉斯源代码和派生作品, 并且其目的只能是创建自定义软件和/或固件, 以支持获许可者仅将其获得的产品依照适用协议规定的方式与赛普拉斯集成电路配合使用。除上述指定的用途外, 未经赛普拉斯明确的书面许可, 不得对此类源代码进行任何复制、修改、转换、编译或演示。

免责声明: 赛普拉斯不针对此材料提供任何类型的明示或暗示保证, 包括(但不限于)针对特定用途的适销性和适用性的暗示保证。赛普拉斯保留在不做出通知的情况下对此处所述材料进行更改的权利。赛普拉斯不对此处所述之任何产品或电路的应用或使用承担任何责任。对于可能因为发生功能异常和故障, 而对用户造成严重伤害的生命支持系统, 赛普拉斯不授权将其产品用作此类系统的关键组件。若将赛普拉斯产品用于生命支持系统, 则表示制造商将承担因此类使用而招致的所有风险, 并确保赛普拉斯免于因此而受到任何指控。

产品使用可能受赛普拉斯相应软件的许可协议限制。